



UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

UIT-T

SECTOR DE NORMALIZACIÓN
DE LAS TELECOMUNICACIONES
DE LA UIT

G.705

(10/2000)

SERIE G: SISTEMAS Y MEDIOS DE TRANSMISIÓN,
SISTEMAS Y REDES DIGITALES

Equipos terminales digitales – Generalidades

**Características de los bloques funcionales de
equipos de la jerarquía digital plesiócroma**

Recomendación UIT-T G.705

(Anteriormente Recomendación del CCITT)

RECOMENDACIONES UIT-T DE LA SERIE G
SISTEMAS Y MEDIOS DE TRANSMISIÓN, SISTEMAS Y REDES DIGITALES

CONEXIONES Y CIRCUITOS TELEFÓNICOS INTERNACIONALES	G.100–G.199
CARACTERÍSTICAS GENERALES COMUNES A TODOS LOS SISTEMAS ANALÓGICOS DE PORTADORAS	G.200–G.299
CARACTERÍSTICAS INDIVIDUALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES DE PORTADORAS EN LÍNEAS METÁLICAS	G.300–G.399
CARACTERÍSTICAS GENERALES DE LOS SISTEMAS TELEFÓNICOS INTERNACIONALES EN RADIOENLACES O POR SATÉLITE E INTERCONEXIÓN CON LOS SISTEMAS EN LÍNEAS METÁLICAS	G.400–G.449
COORDINACIÓN DE LA RADIOTELEFONÍA Y LA TELEFONÍA EN LÍNEA	G.450–G.499
EQUIPOS DE PRUEBAS	G.500–G.599
CARACTERÍSTICAS DE LOS MEDIOS DE TRANSMISIÓN	G.600–G.699
EQUIPOS TERMINALES DIGITALES	G.700–G.799
Generalidades	G.700–G.709
Codificación de señales analógicas mediante modulación por impulsos codificados (MIC)	G.710–G.719
Codificación de señales analógicas mediante métodos diferentes de la MIC	G.720–G.729
Características principales de los equipos múltiplex primarios	G.730–G.739
Características principales de los equipos múltiplex de segundo orden	G.740–G.749
Características principales de los equipos múltiplex de orden superior	G.750–G.759
Características principales de los transcodificadores y de los equipos de multiplicación de circuitos digitales	G.760–G.769
Características de operación, administración y mantenimiento de los equipos de transmisión	G.770–G.779
Características principales de los equipos múltiplex de la jerarquía digital síncrona	G.780–G.789
Otros equipos terminales	G.790–G.799
REDES DIGITALES	G.800–G.899
SECCIONES DIGITALES Y SISTEMAS DIGITALES DE LÍNEA	G.900–G.999

Para más información, véase la Lista de Recomendaciones del UIT-T.

Recomendación UIT-T G.705

Características de los bloques funcionales de equipos de la jerarquía digital plesiócroma

Resumen

Esta Recomendación especifica los componentes y la metodología que deben utilizarse para especificar la funcionalidad PDH de los elementos de red en la jerarquía digital plesiócroma; no especifica un determinado equipo PDH, como tal.

Orígenes

La UIT-T G.705, preparada por la Comisión de Estudio 15 (1997-2000) del UIT-T, fue aprobada por la Asamblea Mundial de Normalización de las Telecomunicaciones (Montreal, 27 de septiembre – 6 de octubre de 2000).

Palabras clave

Bloques funcionales de equipo, PDH

PREFACIO

La UIT (Unión Internacional de Telecomunicaciones) es el organismo especializado de las Naciones Unidas en el campo de las telecomunicaciones. El UIT-T (Sector de Normalización de las Telecomunicaciones de la UIT) es un órgano permanente de la UIT. Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Asamblea Mundial de Normalización de las Telecomunicaciones (AMNT), que se celebra cada cuatro años, establece los temas que han de estudiar las Comisiones de Estudio del UIT-T, que a su vez producen Recomendaciones sobre dichos temas.

La aprobación de Recomendaciones por los Miembros del UIT-T es el objeto del procedimiento establecido en la Resolución 1 de la AMNT.

En ciertos sectores de la tecnología de la información que corresponden a la esfera de competencia del UIT-T, se preparan las normas necesarias en colaboración con la ISO y la CEI.

NOTA

En esta Recomendación, la expresión "Administración" se utiliza para designar, en forma abreviada, tanto una administración de telecomunicaciones como una empresa de explotación reconocida de telecomunicaciones.

PROPIEDAD INTELECTUAL

La UIT señala a la atención la posibilidad de que la utilización o aplicación de la presente Recomendación suponga el empleo de un derecho de propiedad intelectual reivindicado. La UIT no adopta ninguna posición en cuanto a la demostración, validez o aplicabilidad de los derechos de propiedad intelectual reivindicados, ya sea por los miembros de la UIT o por terceros ajenos al proceso de elaboración de Recomendaciones.

En la fecha de aprobación de la presente Recomendación, la UIT no ha recibido notificación de propiedad intelectual, protegida por patente, que puede ser necesaria para aplicar esta Recomendación. Sin embargo, debe señalarse a los usuarios que puede que esta información no se encuentre totalmente actualizada al respecto, por lo que se les insta encarecidamente a consultar la base de datos sobre patentes de la TSB.

© UIT 2002

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

ÍNDICE

		Page
1	Alcance	1
2	Referencias.....	1
3	Términos y definiciones	2
4	Abreviaturas.....	4
5	Convenios	12
5.1	Nombres de capas de transmisión específicos de la PDH.....	12
6	Procesos de supervisión y flujos de información de gestión	12
6.1	Modo punto de terminación de camino y modo puerto.....	12
6.2	Defectos.....	12
6.2.1	Supervisión de la continuidad	12
6.2.2	Supervisión de la conectividad.....	12
6.2.3	Supervisión de la calidad de la señal.....	13
6.2.4	Supervisión del tipo de cabida útil	13
6.2.5	Supervisión de la alineación	13
6.2.6	Supervisión de la señal de mantenimiento.....	14
6.2.7	Supervisión de protocolo	14
6.3	Acciones consiguientes	14
6.4	Correlaciones de defectos.....	14
6.5	Ventana de un segundo para la supervisión de la calidad de funcionamiento.....	14
7	Flujo de información (XXX_MI) a través de los puntos de referencia XXX_MP	14
8	Procesos genéricos	14
8.1	Procesos de codificación de línea y pseudoaleatorización.....	14
8.2	Procesos de alineación.....	14
8.2.1	Alineación de trama P _{qe} ($q=4, 31, 22$).....	14
8.2.2	Alineación de trama P ₃₂	15
8.2.3	Alineación de trama P _{21e}	15
8.2.4	Alineación de trama y de multitrama P _{12s}	15
8.2.5	Alineación de trama P _{qs} ($q=4, 31$).....	15
8.2.6	Alineación de multitrama VC-1, VC-2 de orden inferior.....	16
8.2.7	Alineación de multitrama de conexión en cascada	16
8.3	Procesos de supervisión de la calidad de la señal	17
8.4	Procesos de compensación de BIP	17
9	Capa física PDH (E _q) ($q=4, 31, 32, 22, 21, 12, 11$).....	17
9.1	Funciones de capa de sección E _q ($q=4, 32, 31, 22, 21, 12, 11$).....	17
9.1.1	Funciones de conexión E _q (N/A)	23

	Page
9.1.2	Funciones de terminación de camino Eq ($q=4,31,22,12$) 23
9.1.3	Funciones de adaptación Eq ($q=4, 32, 31, 22, 21, 12, 11$) 26
10	Funciones de capa de trayecto de la jerarquía PDH a 2048 kbit/s (Pqe) ($q=4, 31, 22$)..... 37
10.1	Funciones de conexión Pqe 42
10.2	Funciones de terminación de camino Pqe Pqe_TT y $Pqem_TT$ ($q=4, 31, 22$)..... 42
10.2.1	Fuente de terminación de camino Pqe Pqe_TT_So 42
10.2.2	Sumidero de terminación de camino Pqe Pqe_TT_Sk 43
10.2.3	Función de supervisión no intrusiva de capa Pqe $Pqem_TT_Sk$ 45
10.3	Funciones de adaptación Pqe ($q=4, 31, 22$)..... 46
10.3.1	Fuente de adaptación Pqe a Pyx Pqe/Pyx_A_So ($(q,y) = (4,31), (31,22), (22,12)$) 46
10.3.2	Sumidero de adaptación Pqe a Pyx Pqe/Pyx_A_Sk ($(q,y) = (4,31), (31,22), (22,12)$) 48
10.3.3	Fuente de adaptación Pqe a Pye Pqe/Pye_A_So ($(q,y) = (4,31), (31,22)$) 51
10.3.4	Sumidero de adaptación Pqe a Pye Pqe/Pye_A_Sk ($(q,y) = (4,31), (31,22)$). 53
10.3.5	Fuente de adaptación $P4e$ a $P31s$ $P4e/P31s_A_So$ 55
10.3.6	Sumidero de adaptación $P4e$ a $P31s$ $P4e/P31s_A_Sk$ 56
10.3.7	Fuente de adaptación $P22e$ a $P12s$ $P22e/P12s_A_So$ 58
10.3.8	Sumidero de adaptación $P22e$ a $P12s$ $P22e/P12s_A_Sk$ 59
10.4	Fuente de adaptación de reloj de equipo PDH Pqe Pqe_PEC ($q=4, 31, 22$) 61
11	Funciones de capa de trayecto Pqs ($q=4, 31$)..... 62
11.1	Funciones de conexión Pqs 66
11.2	Funciones de terminación de camino Pqs Pqs_TT y $Pqsm_TT$ 66
11.2.1	Fuente de terminación de camino Pqs Pqs_TT_So 66
11.2.2	Sumidero de terminación de camino Pqs Pqs_TT_Sk 67
11.2.3	Función de supervisión no intrusiva Pqs $Pqsm_TT_Sk$ 69
11.3	Funciones de adaptación Pqs 71
11.3.1	Función fuente de adaptación compuesta de capa $P31s$ a capa VC-12, VC-11 $P31s/SX_A_So$ 71
11.3.2	Función sumidero de adaptación compuesta de capa $P31s$ a capa VC-12, VC-11 $P31s/SX_A_Sk$ 80
11.3.3	Función fuente de adaptación compuesta de capa $P4s$ a capa VC-3, VC-2, VC-12 y VC-11 $P4s/SX-TUG3_A_So$ 86
11.3.4	Función sumidero de adaptación compuesta de capa $P4s$ a capa VC-3, VC-2, VC-12 y VC-11 $P4s/SX-TUG3_A_Sk$ 100
11.3.5	Función compuesta fuente de adaptación de capa $P4s$ a capa VC-2, VC-12 y VC-11 $P4s/SX-TUG2_A_So$ 109
11.3.6	Función compuesta sumidero de adaptación de capa $P4s$ a capa VC-2, VC-12 y VC-11 $P4s/SX-TUG2_A_Sk$ 121

	Page
11.3.7 Fuente de adaptación de capa Pqs a capa P0s Pqs/P0s_A_So	128
11.3.8 Función sumidero de adaptación de capa Pqs a capa P0s Pqs/P0s_A_Sk.....	129
11.3.9 Fuente de adaptación Pqs a V0x Pqs/V0x_A_So.....	130
11.3.10 Sumidero de adaptación Pqs a V0x Pqs/V0x_A_Sk.....	131
11.3.11 Fuente de adaptación Pqs a DCC Pqs/DCC_A_So	132
11.3.12 Sumidero de adaptación Pqs a DCC Pqs/DCC_A_Sk.....	133
11.3.13 Fuente de adaptación Pqs a SD Pqs/SD_A_So	134
11.3.14 Sumidero de adaptación Pqs a SD Pqs/SD_A_Sk.....	134
11.3.15 Fuente de adaptación compuesta Pqs a ATM VP Pqs /Avp_A_So	134
11.3.16 Sumidero de adaptación compuesta Pqs a ATM VP Pqs/Avp_A_Sk.....	134
11.3.17 Fuente de adaptación de reloj de capa Pqs Pqs-LC_A_So	134
11.4 Funciones de protección de camino de capa.....	134
11.5 Funciones de subcapa de conexión en cascada Pqs	134
11.5.1 Funciones de terminación de camino de conexión en cascada Pqs PqsD PqsD_TT y PqsDm_TT	134
11.5.2 Funciones de adaptación de conexión en cascada Pqs	147
12 Funciones de capa de trayecto P12s.....	149
12.1 Funciones de conexión P12s.....	153
12.2 Funciones de terminación de camino P12s.....	154
12.2.1 Fuente de terminación de camino P12s P12s_TT_So	154
12.2.2 Sumidero de terminación de camino P12s P12s_TT_Sk.....	155
12.3 Funciones de adaptación P12s	158
12.3.1 Fuente de adaptación P12s a P0-31c P12s/P0-31c_A_So	158
12.3.2 Sumidero de adaptación P12s a P0-31c P12s/P0-31c_A_Sk.....	159
12.3.3 Fuente de adaptación P12s a SD P12s/SD_A_So	160
12.3.4 Sumidero de adaptación P12s a SD P12s/SD_A_Sk.....	160
12.3.5 Fuente de adaptación compuesta P12s a ATM VP P12s/Avp_A_So.....	160
12.3.6 Sumidero de adaptación compuesta P12s a ATM VP P12s/Avp_A_Sk.....	160
12.3.7 Fuente de adaptación de reloj de capa P12s P12s-LC_A_So	160
12.3.8 Función fuente de adaptación compuesta de capa P12s a capa P0 P12s/P0X_A_So.....	160
12.3.9 Función sumidero de adaptación compuesta de capa P12s a capa P0X P12s/P0X_A_Sk.....	166
12.3.10 Función fuente de adaptación de capa P12s a capa V3-SM P12s/P0X_A_So	172
12.3.11 Función fuente de adaptación de capa P12s a capa V3-SM P12s/P0X_A_Sk.....	173
12.4 Funciones de supervisión de capa P12s.....	173
12.4.1 Función de supervisión no intrusiva de capa P12s P12sm_TT_Sk.....	173
13 Funciones de capa de trayecto P4a.....	175

	Page
14	Funciones de capa de trayecto P32e..... 176
14.1	Función de conexión de capa de trayecto P32e (P32e_C)..... 179
14.2	Funciones de terminación de camino P32e P32e_TT y P32em_TT 179
14.2.1	Fuente de terminación de camino P32e P32e_TT_So..... 179
14.2.2	Función sumidero de terminación de camino P32e P32e_TT_Sk 181
14.2.3	Función de supervisión no intrusiva de camino P32e P32em_TT_Sk 183
14.2.4	Funciones de adaptación de capa de trayecto P32e..... 185
15	Funciones de capa de trayecto P21e..... 185
16	Funciones de capa de trayecto P11s..... 185
17	Funciones de capa de trayecto P0 185
17.1	Funciones de conexión P0 186
17.1.1	Función de conexión de camino P0 (P0_C)..... 186
17.2	Funciones de terminación de camino P0 188
	Apéndice I – Ejemplo de representaciones de equipos PDH 189
	Apéndice II – Relaciones entre la dirección TU-3/2/12/11 y la posición de las columnas dentro de una cabida útil estructurada en P4s TUG-3..... 193
	Apéndice III – Relaciones entre la dirección TU-2/12/11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s 199

Recomendación UIT-T G.705

Características de los bloques funcionales de equipos de la jerarquía digital plesiócrona

1 Alcance

Esta Recomendación trata los requisitos que debe satisfacer la funcionalidad PDH en los equipos. Algunos ejemplos son:

- interfaces PDH en equipo ATM;
- interfaces PDH en equipo SDH;
- interfaces PDH en multiplexor PDH.

UIT-T G.705 abarca todos los requisitos de G.704, G.742, G.743, G.747, G.751 y G.752. Por tanto, todo equipo diseñado de acuerdo con estas Recomendaciones satisface por definición UIT-T G.705. En caso de discrepancia, los requisitos de estas Recomendaciones prevalecen a los efectos de diseños existentes.

NOTA – El apéndice I proporciona a título informativo las representaciones equivalentes de equipo multiplexor PDH utilizando funciones atómicas descritas en la presente Recomendación. Subraya las diferencias que se observan cuando dichas representaciones equivalentes se comparan con la especificación presentada en las UIT-T G.742 y G.751.

La presente Recomendación emplea la misma metodología de especificación utilizada en UIT-T G.806. La descripción es genérica y no implica una determinada partición física de las funciones. Los flujos de información de entrada/salida asociados con los bloques funcionales tienen por finalidad definir funciones y se consideran flujos funcionales, no físicos.

No todas las funciones atómicas definidas en esta Recomendación se requieren para todas las aplicaciones. Diferentes subconjuntos de funciones atómicas de esta Recomendación y de otras (por ejemplo, G.783) pueden combinarse de diferentes maneras de acuerdo con las reglas de combinación especificadas en estas Recomendaciones, para proporcionar una diversidad de capacidades. Los operadores de red y los suministradores de equipo pueden escoger las funciones que habrán de implementarse para cada aplicación.

La estructura interna de la implementación de esta funcionalidad (diseño de equipo) no tiene que ser necesariamente idéntica a la estructura del modelo funcional, en tanto en cuanto todos los detalles del comportamiento observable desde el exterior se ajusten a la EFS.

2 Referencias

Las siguientes Recomendaciones del UIT-T y otras referencias contienen disposiciones que, mediante su referencia en este texto, constituyen disposiciones de la presente Recomendación. Al efectuar esta publicación, estaban en vigor las ediciones indicadas. Todas las Recomendaciones y otras referencias son objeto de revisiones por lo que se preconiza que los usuarios de esta Recomendación investiguen la posibilidad de aplicar las ediciones más recientes de las Recomendaciones y otras referencias citadas a continuación. Se publica periódicamente una lista de las Recomendaciones UIT-T actualmente vigentes.

- [1] UIT-T E.862 (1992), *Planificación de la seguridad de funcionamiento de las redes de telecomunicación*.
- [2] UIT-T G.703 (1998), *Características físicas y eléctricas de las interfaces digitales jerárquicas*.

- [3] UIT-T G.704 (1998), *Estructuras de trama síncrona utilizadas en los niveles jerárquicos 1544, 6312, 2048, 8448 y 44 736 kbit/s.*
- [4] UIT-T G.706 (1991), *Procedimientos de alineación de trama y de verificación por redundancia cíclica relativos a las estructuras de trama básica definidas en UIT-T G.704.*
- [5] UIT-T G.743 (1988), *Equipo multiplex digital de segundo orden que funciona a 6312 kbit/s y utiliza justificación positiva.*
- [6] UIT-T G.752 (1988), *Características de los equipos multiplex digitales basados en la velocidad binaria de segundo orden de 6312 kbit/s, con justificación positiva.*
- [7] UIT-T G.775 (1998), *Criterios de detección y liberación de defectos de pérdida de señal, y de señal de indicación de alarma y de indicación de defectos distantes para señales de la jerarquía digital plesiócrona.*
- [8] UIT-T G.781 (1999), *Funciones de capas de sincronización.*
- [9] UIT-T G.783 (2000), *Características de los bloques funcionales del equipo de la jerarquía digital síncrona.*
- [10] UIT-T G.805 (2000), *Arquitectura funcional genérica de las redes de transporte.*
- [11] UIT-T G.806 (2000), *Características del equipo de transporte – Metodología de descripción y funcionalidad genérica.*
- [12] UIT-T G.810 (1996), *Definiciones y terminología para redes de sincronización.*
- [13] UIT-T G.812 (1998), *Requisitos de temporización de relojes subordinados adecuados para utilización como relojes de nodo en redes de sincronización.*
- [14] UIT-T G.823 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 2048 kbit/s.*
- [15] UIT-T G.824 (2000), *Control de la fluctuación de fase y de la fluctuación lenta de fase en las redes digitales basadas en la jerarquía de 1544 kbit/s.*
- [16] UIT-T G.826 (1999), *Parámetros y objetivos de las características de error para trayectos digitales internacionales de velocidad binaria constante que funcionan a la velocidad primaria o a velocidades superiores.*
- [17] UIT-T M.3010 (2000), *Principios para una red de gestión de las telecomunicaciones.*
- [18] UIT-T G.742 (1988), *Equipo multiplex digital de segundo orden que funciona a 8448 kbit/s y utiliza justificación positiva.*
- [19] UIT-T G.751 (1988), *Equipos multiplex digitales que funcionan a la velocidad binaria de tercer orden de 34 368 kbit/s y a la velocidad binaria de cuarto orden de 139 264 kbit/s y utilizan justificación positiva.*

3 Términos y definiciones

En esta Recomendación se definen los términos siguientes.

punto de acceso (AP, *access point*): Véase UIT-T G.805 [10].

identificador de punto de acceso (APId, *access point identifier*): Véase UIT-T G.831.

función de adaptación: Véase UIT-T G.805.

información adaptada (AI, *adapted information*): Véase UIT-T G.806 [11].

unidad administrativa (AU, *administrative unit*): Véase UIT-T G.707.

grupo de unidades administrativas (AUG, *administrative unit group*): Véase UIT-T G.707.

alarma: Véase UIT-T G.806.

todos UNOS: Véase UIT-T G.806.

anomalía: Véase UIT-T G.806.

función atómica: Véase UIT-T G.806.

AUn-AIS: Véase UIT-T G.707.

camino bidireccional/tipo de conexión: Véase UIT-T G.806.

paridad de entrelazado de bits (BIP, *bit interleaved parity*): Véase UIT-T G.707.

tipo de conexión radiodifusión: Véase UIT-T G.806.

información característica (CI, *characteristic information*): Véase UIT-T G.806.

capa de cliente/servidor: Véase UIT-T G.806.

conexión: Véase UIT-T G.805.

función de conexión: Véase UIT-T G.806.

matriz de conexión (CM, *connection matrix*): Véase UIT-T G.806.

punto de conexión (CP, *connection point*): Véase UIT-T G.806.

consolidación: Véase UIT-T G.806.

elemento de servicio común de información de gestión (CMISE, *common management information service element*): Véase UIT-T X.710 e ISO/CEI 9595.

función compuesta: Véase UIT-T G.806.

canal de comunicaciones de datos (DCC, *data communication channel*): Véase UIT-T G.784.

defecto: Véase UIT-T G.806.

fallo: Véase UIT-T G.806.

avería: Véase UIT-T G.806.

causa de avería: Véase UIT-T G.806.

función: Véase UIT-T G.806.

acondicionamiento: Véase UIT-T G.806.

capa: Véase UIT-T G.806.

información de gestión (MI, *management information*): Véase UIT-T G.806.

punto de gestión (MP, *management point*): Véase UIT-T G.806.

conexión de red (NC, *network connection*): Véase UIT-T G.805.

función de elemento de red (NEF, *network element function*): Véase UIT-T G.784.

trayecto: Véase UIT-T G.806.

evento de justificación de puntero (PJE, *pointer justification event*): Véase UIT-T G.783 [9].

proceso: Véase UIT-T G.806.

punto de referencia: Véase UIT-T G.806.

indicación de defecto distante (RDI, *remote defect indication*): Véase UIT-T G.806.

indicación de error distante (REI, *remote error indication*): Véase UIT-T G.806.

información distante (RI, *remote information*): Véase UIT-T G.806.

punto distante (RP, *remote point*): Véase UIT-T G.806.

degradación de la señal del servidor (SSD, *server signal degrade*): Véase UIT-T G.806.

fallo de la señal del servidor (SSF, *server signal fail*): Véase UIT-T G.806.

degradación de la señal (SD, *signal degrade*): Véase UIT-T G.806.

fallo de la señal (SF, *signal fail*): Véase UIT-T G.806.

conexión de subred (SNC, *sub-network connection*): Véase UIT-T G.805.

red de gestión de las telecomunicaciones (RGT): Véase UIT-T M.3010.

punto de conexión de terminación (TCP, *termination connection point*): Véase UIT-T G.806.

información de temporización (TI, *timing information*): Véase UIT-T G.806.

punto de temporización (TP, *timing point*): Véase UIT-T G.806.

camino: Véase UIT-T G.805.

degradación de la señal de camino (TSD, *trail signal degrade*): Véase UIT-T G.806.

fallo de la señal de camino (TSF, *trail signal fail*): Véase UIT-T G.806.

función de terminación de camino (TT, *trail termination function*): Véase UIT-T G.806.

identificador de rastreo de camino (TTI, *trail trace identifier*): Véase UIT-T G.707.

retardo de tránsito de elemento de red: Véase UIT-T G.806.

unidad afluyente (TU-m, *tributary unit*): Véase UIT-T G.707.

TUm-AIS: Véase UIT-T G.707.

contenedor virtual (VC-n, *virtual container*): Véase UIT-T G.707.

bit no definido: Véase UIT-T G.806.

octeto no definido: Véase UIT-T G.806.

4 Abreviaturas

En esta Recomendación se utilizan las siguientes siglas.

A	función de adaptación
AcSL	etiqueta de señal aceptada (<i>accepted signal label</i>)
AcTI	identificador de traza aceptado (<i>accepted trace identifier</i>)
ADM	multiplexor de adición – supresión (<i>add-drop multiplexer</i>)
AI	información adaptada (<i>adapted information</i>)
AIS	señal de indicación de alarma (<i>alarm indication signal</i>)
AP	punto de acceso (<i>access point</i>)
APId	identificador de punto de acceso (<i>access point identifier</i>)
ATM	modo de transferencia asíncrono (<i>asynchronous transfer mode</i>)
AU	unidad administrativa (<i>administrative unit</i>)
AU-n	unidad administrativa, nivel n (<i>administrative unit, level n</i>)
AUG	grupo de unidades administrativas (<i>administrative unit group</i>)
BER	tasa de errores en los bits (<i>bit error ratio</i>)

BBER	tasa de errores de bloque de fondo (<i>background block error ratio</i>)
BIP	paridad de entrelazado de bits (<i>bit interleaved parity</i>)
C	función de conexión
CI	información característica (<i>characteristic information</i>)
CK	reloj (<i>clock</i>)
CM	matriz de conexión (<i>connection matrix</i>)
CMISE	elemento de servicio común de información de gestión (<i>common management information service element</i>)
CP	punto de conexión (<i>connection point</i>)
CRC	verificación por redundancia cíclica (<i>cyclic redundancy check</i>)
CRC-N	verificación por redundancia cíclica, anchura N (<i>cyclic redundancy check, width N</i>)
CSES	segundo consecutivo con muchos errores (<i>consecutive severely errored second</i>)
D	datos
DCC	canal de comunicaciones de datos (<i>data communications channel</i>)
DS	segundo con defecto (<i>defect second</i>)
DEC	decremento
DEG	degradado
DEGTHR	umbral degradado (<i>degraded threshold</i>)
DXC	conexión cruzada digital (<i>digital cross connect</i>)
E0	señal de interfaz eléctrica 64 kbit/s
E11	señal de interfaz eléctrica 1544 kbit/s
E12	señal de interfaz eléctrica 2048 kbit/s
E22	señal de interfaz eléctrica 8448 kbit/s
E31	señal de interfaz eléctrica 34 368 kbit/s
E32	señal de interfaz eléctrica 44 736 kbit/s
E4	señal de interfaz eléctrica 139 264 kbit/s
EBC	cómputo de bloques con error (<i>errored block count</i>)
EDC	código de detección de errores (<i>error detection code</i>)
EDCV	violación del código de detección de errores (<i>error detection code violation</i>)
EMF	función de gestión de equipos (<i>equipment management function</i>)
EQ	equipo
ES	sección eléctrica (<i>electrical section</i>)
ES1	sección eléctrica, nivel 1 (<i>electrical section, level 1</i>)
ES	segundo con errores (<i>errored second</i>)
Eq	señal eléctrica del tipo de UIT-T G.703, orden de la velocidad binaria q (q=11, 12, 21, 22, 31, 32, 4)
ExSL	etiqueta de señal esperada (<i>expected signal label</i>)

ExTI	identificador de traza esperado (<i>expected trace identifier</i>)
F_B	bloque de extremo lejano (<i>far-end block</i>)
F_DS	segundo con defectos en el extremo lejano (<i>far-end defect second</i>)
F_EBC	cómputo de bloques con errores en el extremo lejano (<i>far-end errored block count</i>)
FAS	señal de alineación de trama (<i>frame alignment signal</i>)
FIFO	primero en entrar, primero en salir (<i>first in first out</i>)
FM	gestión de averías (<i>fault management</i>)
FOP	fallo de protocolo (<i>failure of protocol</i>)
FS	conmutación forzada (<i>forced switch</i>)
FS	señal de comienzo de trama (<i>frame start signal</i>)
HO	orden superior (<i>higher order</i>)
HOA	ensamblador de orden superior (<i>higher order assembler</i>)
HOI	interfaz de orden superior (<i>higher order interface</i>)
HOVC	contenedor virtual de orden superior (<i>higher order virtual container</i>)
HP	trayecto de orden superior (<i>higher order path</i>)
HPA	adaptación de trayecto de orden superior (<i>higher order path adaptation</i>)
HPC	conexión de trayecto de orden superior (<i>higher order path connection</i>)
HPOM	monitor de tara de trayecto de orden superior (<i>higher order path overhead monitor</i>)
HPP	protección de trayecto de orden superior (<i>higher order path protection</i>)
HPT	terminación de trayecto de orden superior (<i>higher order path termination</i>)
HSUT	terminación no equipada de supervisión de trayecto de orden superior (<i>higher order path supervisory unequipped termination</i>)
HTCA	adaptación de conexión en cascada de trayecto de orden superior (<i>higher order path tandem connection adaptation</i>)
HTCT	terminación de conexión en cascada de trayecto de orden superior (<i>higher order path tandem connection termination</i>)
HTCM	monitor de conexión en cascada de trayecto de orden superior (<i>higher order path tandem connection monitor</i>)
HUG	generador no equipado de trayecto de orden superior (<i>higher order path unequipped generator</i>)
ID	identificador
IEC	cómputo de errores de entrada (<i>incoming error count</i>)
IF	estado en trama (<i>in frame state</i>)
INC	incremento
IncAIS	AIS de entrada (<i>incoming AIS</i>)
LC	conexión de enlace (<i>link connection</i>)
LO	enclavamiento (lockout)
LO	orden inferior (<i>lower order</i>)

LOA	pérdida de alineación (<i>loss of alignment</i>); término genérico para LOF, LOM, LOP)
LOF	pérdida de trama (<i>loss of frame</i>)
LOI	interfaz de orden inferior (<i>lower order interface</i>)
LOM	pérdida de multitrama (<i>loss of multiframe</i>)
LOP	pérdida de puntero (<i>loss of pointer</i>)
LOS	pérdida de la señal (<i>loss of signal</i>)
LOVC	contenedor virtual de orden inferior (<i>lower order virtual container</i>)
LP	trayecto de orden inferior (<i>lower order path</i>)
LPA	adaptación de trayecto de orden inferior (<i>lower order path adaptation</i>)
LPC	conexión de trayecto de orden inferior (<i>lower order path connection</i>)
LPOM	monitor de tara de trayecto de orden inferior (<i>lower order path overhead monitor</i>)
LPP	protección de trayecto de orden inferior (<i>lower order path protection</i>)
LPT	terminación de trayecto de orden inferior (<i>lower order path termination</i>)
LTC	pérdida de conexión en cascada (<i>loss of tandem connection</i>)
LTCA	adaptación de conexión en cascada de trayecto de orden inferior (<i>lower order path tandem connection adaptation</i>)
LTCT	terminación de conexión en cascada de trayecto de orden inferior (<i>lower order path tandem connection termination</i>)
LTCM	monitor de conexión en cascada de trayecto de orden inferior (<i>lower order path tandem connection monitor</i>)
LTI	pérdida de todas las referencias de temporización entrantes (<i>loss of all incoming timing references</i>)
LUG	generador no equipado de trayecto de orden inferior (<i>lower order path unequipped generator</i>)
MC	conexión de matriz (<i>matrix connection</i>)
MCF	función de comunicaciones de mensaje (<i>message communications function</i>)
MI	información de gestión (<i>management information</i>)
MON	supervisado (<i>monitored</i>)
MP	punto de gestión (<i>management point</i>)
MRTIE	máximo error relativo en el intervalo de tiempo (<i>maximum relative time interval error</i>)
MS	conmutación manual (<i>manual switch</i>)
MSB	bit más significativo (<i>most significant bit</i>)
MTIE	máximo error en el intervalo de tiempo (<i>maximum time interval error</i>)
N_B	bloque de extremo cercano (<i>near-end block</i>)
N_BBE	error de bloque de fondo en el extremo cercano (<i>near-end background block error</i>)
N_DS	segundo con defecto en el extremo cercano (<i>near-end defect second</i>)
N_EBC	cómputo de bloque con errores en el extremo cercano (<i>near-end errored block count</i>)
NC	conexión de red (<i>network connection</i>)

N.C.	no conectado
NDF	bandera de nuevos datos (<i>new data flag</i>)
NE	elemento de red (<i>network element</i>)
NEF	función de elemento de red (<i>network element function</i>)
NNI	interfaz de nodo de red (<i>network node interface</i>)
NMON	no supervisado (<i>not monitored</i>)
NU	uso nacional (<i>national use</i>)
OAM	operación, administración y mantenimiento
ODI	indicación de defecto saliente (<i>outgoing defect indication</i>)
OEI	indicación de error saliente (<i>outgoing error indication</i>)
OF_B	bloque en el extremo distante de salida (<i>outgoing far-end block</i>)
OF_BBE	bloque con errores de fondo en el extremo distante de salida (<i>outgoing far-end background block error</i>)
OF_DS	segundo con defectos en el extremo distante de salida (<i>outgoing far-end defect second</i>)
OF_EBC	cómputo de bloques con errores en el extremo distante de salida (<i>outgoing far-end errored block count</i>)
OFS	segundo fuera de trama (<i>out-of-frame second</i>)
OHA	acceso a tara (<i>overhead access</i>)
ON_B	bloque en el extremo cercano de salida (<i>outgoing near-end block</i>)
ON_BBE	bloque con errores de fondo en el extremo cercano de salida (<i>outgoing near-end background block error</i>)
ON_DS	segundo con defectos en el extremo cercano de salida (<i>outgoing near-end defect second</i>)
ON_EBC	cómputo de bloques con errores en el extremo cercano de salida (<i>outgoing near-end errored block count</i>)
OOF	fuera de trama (<i>out of frame</i>)
OSF	fallo de la señal de salida (<i>outgoing signal fail</i>)
OW	circuito de servicio (<i>order wire</i>)
P0x	capa a 64 kbit/s (transparente)
P11x	capa a 1544 kbit/s (transparente)
P12s	capa de trayecto PDH a 2048 kbit/s con estructura de trama de 125 μ s síncrona de acuerdo con UIT-T G.704
P12x	capa a 2048 kbit/s (transparente)
P21x	capa a 6312 kbit/s (transparente)
P22e	capa de trayecto PDH a 8448 kbit/s con 4 plesiócrona a 2048 kbit/s
P22x	capa a 8448 kbit/s (transparente)
P31e	capa de trayecto PDH a 34 368 kbit/s con 4 plesiócronas a 8448 kbit/s
P31s	capa de trayecto PDH a 34 368 kbit/s con estructura de trama de 125 μ s síncrona de acuerdo con UIT-T G.832
P31x	capa a 34 368 kbit/s (transparente)

P32x	44 736 kbit/s (transparente)
P4a	capa de trayecto PDH a 139 264 kbit/s con 3 plesiócrona a 44 736 kbit/s
P4e	capa de trayecto PDH a 139 264 kbit/s con 4 plesiócrona a 34 368 kbit/s
P4s	capa de trayecto PDH a 139 264 kbit/s con estructura de trama de 125 μ s síncrona de acuerdo con UIT-T G.832
P4x	capa a 139 264 kbit/s (transparente)
PDH	jerarquía digital plesiócrona (<i>plesiochronous digital hierarchy</i>)
PG	generador de puntero (<i>pointer generator</i>)
PLM	desadaptación de cabida útil (<i>payload mismatch</i>)
PPI	interfaz física PDH (<i>PDH physical interface</i>)
PJC	cómputo de justificación de puntero (<i>pointer justification count</i>)
PJE	evento de justificación de puntero (<i>pointer justification event</i>)
PM	supervisión de la calidad de funcionamiento (<i>performance monitoring</i>)
POH	tara de trayecto (<i>path overhead</i>)
PP	procesador de puntero
Pq	capa de trayecto PDH, de orden velocidad binaria q (q=11, 12, 21, 22, 31, 32, 4)
PRC	reloj de referencia primario (<i>primary reference clock</i>)
PS	conmutación de protección (<i>protection switching</i>)
PSE	evento de conmutación de protección (<i>protection switch event</i>)
PTR	puntero (<i>pointer</i>)
RDI	indicación de defecto distante (<i>remote defect indication</i>)
REI	indicación de error distante (<i>remote error indication</i>)
RI	información distante (<i>remote information</i>)
RP	punto distante (<i>remote point</i>)
RxSL	etiqueta de señal recibida (<i>received signal label</i>)
RxTI	identificador de traza recibida (<i>received trace identifier</i>)
S11	capa de trayecto VC-11
S11D	subcapa de conexión en cascada VC-11
S11P	subcapa de protección de trayecto VC-11
S12	capa de trayecto VC-12
S12D	subcapa de conexión en cascada VC-12
S12P	subcapa de protección de trayecto VC-12
S2	capa de trayecto VC-2
S2D	subcapa de conexión en cascada VC-2
S2P	subcapa de protección de trayecto VC-2
S3	capa de trayecto VC-3

S3D	subcapa de conexión en cascada VC-3 que utiliza la definición de TCM de acuerdo con el anexo D/G.707 (opción 2)
S3P	subcapa de protección de trayecto VC-3
S3RT	subcapa de conexión en cascada VC-3 que utiliza la definición de TCM de acuerdo con el anexo C/G.707 (opción 1)
S4	capa de trayecto VC-4
S4D	subcapa de conexión en cascada VC-4 que utiliza la definición de TCM de acuerdo con el anexo D/G.707 (opción 2)
S4P	subcapa de protección de trayecto VC-4
S4T	subcapa de conexión en cascada VC-4 que utiliza la definición de TCM de acuerdo con el anexo C/G.707 (opción 1)
SD	degradación de señal (<i>signal degrade</i>)
SDH	jerarquía digital síncrona (<i>synchronous digital hierarchy</i>)
SES	segundo con muchos errores (<i>severely errored second</i>)
SETG	generador de temporización de equipo síncrono (<i>synchronous equipment timing generator</i>)
SETPI	interfaz física de temporización de equipo síncrono (<i>synchronous equipment timing physical interface</i>)
SETS	fuelle de temporización de equipo síncrono (<i>synchronous equipment timing source</i>)
SF	fallo de la señal (<i>signal fail</i>)
Sk	sumidero (<i>sink</i>)
Sm	capa VC-m de orden inferior (m=11,12,2,3)
SmD	subcapa de conexión en cascada VC-m (m=11,12,2,3)
Smm	monitor no intrusivo de capa de trayecto VC-m (m=11,12,2,3)
Sms	supervisión de capa de trayecto VC-m (m=11,12,2,3) no equipada
Sn	capa de VC n de orden superior (n=3, 4)
SnD	subcapa de conexión en cascada VC-n (n=3, 4) que utiliza la definición TCM de acuerdo con el anexo D/G.707 (opción 2)
Snm	monitor no intrusivo de capa de trayecto VC-n (n=3, 4)
SnP	subcapa de protección de trayecto VC-n (n=3, 4)
Sns	supervisión de capa de trayecto VC-n (n=3, 4) no equipada
SnT	subcapa de conexión en cascada VC-n (n=3, 4) que utiliza la definición TCM de acuerdo con el anexo C/G.707 (opción 1)
SNC	conexión de subred (<i>sub-network connection</i>)
SNC/I	protección de conexión de subred con supervisión inherente (<i>inherently monitored sub-network connection protection</i>)
SNC/N	protección de conexión de subred con supervisión no intrusiva (<i>non-intrusively monitored sub-network connection protection</i>)
SNC/S	protección de conexión de subred con supervisión de subcapa (conexión en cascada) (<i>sublayer (tandem connection) monitored sub-network connection protection</i>)

So	fuelle (<i>source</i>)
SOH	tara de sección (<i>section overhead</i>)
SPI	interfaz física SDH (<i>SDH physical interface</i>)
SPRING	anillo de protección compartida (<i>shared protection ring</i>)
SSD	degradación de señal de servidor (<i>server signal degrade</i>)
SSF	fallo de señal de servidor (<i>server signal fail</i>)
SSM	mensaje de estado de sincronización (<i>synchronization status message</i>)
SSU	unidad de suministro de sincronización (<i>synchronization supply unit</i>)
STM	módulo de transporte síncrono (<i>synchronous transport module</i>)
TCM	monitor de conexión en cascada (<i>tandem connection monitor</i>)
TCP	punto de conexión de terminación (<i>termination connection point</i>)
TD	degradación de transmisión (<i>transmit degrade</i>)
TF	fallo de transmisión (<i>transmit fail</i>)
TFAS	señal de alineación de trama de identificador de traza de camino (<i>trail trace identifier frame alignment signal</i>)
TI	información de temporización (<i>timing information</i>)
TIM	discordancia de identificador de traza (<i>trace identifier mismatch</i>)
TMN	red de gestión de las telecomunicaciones (<i>telecommunications management network</i>)
TP	punto de temporización (<i>timing point</i>)
TPmode	modo punto de terminación (<i>termination point mode</i>)
TS	intervalo de tiempo (<i>time slot</i>)
TSD	degradación de la señal de camino (<i>trail signal degrade</i>)
TSF	fallo de señal de camino (<i>trail signal fail</i>)
TSL	etiqueta de señal de camino (<i>trail signal label</i>)
TT	función de terminación de camino (<i>trail termination function</i>)
TTs	función de supervisión de terminación de camino (<i>trail termination supervisory function</i>)
TTI	identificador de traza de camino (<i>trail trace identifier</i>)
TTP	punto de terminación de camino (<i>trail termination point</i>)
TU	unidad afluente (<i>tributary unit</i>)
TU-m	unidad afluente, nivel m (<i>tributary unit, level m</i>)
TUG	grupo de unidades afluentes (<i>tributary unit group</i>)
TUG-m	grupo de unidades afluentes, nivel m (<i>tributary unit group, level m</i>)
TxSL	etiqueta de señal transmitida (<i>transmitted signal label</i>)
TxTI	identificador de traza transmitido (<i>transmitted trace identifier</i>)
UNEQ	no equipado (<i>unequipped</i>)
UNI	interfaz usuario-red (<i>user network interface</i>)

USR	canal(es) de usuario (<i>user channels</i>)
VC	contenedor virtual (<i>virtual container</i>)
VC-n	contenedor virtual, nivel n (<i>virtual container, level n</i>)
VP	trayecto virtual (<i>virtual path</i>)
W	trabajo (<i>working</i>)

5 Convenios

En esta Recomendación se utiliza la misma metodología de especificación definida en la cláusula 5/G.806.

5.1 Nombres de capas de transmisión específicos de la PDH

Los nombres de las capas relacionadas con la PDH son:

Nombre	Capa	Definida en
Sn	Capa de trayecto SDH VC-n	UIT-T G.783 [9]
SnP	Subcapa de protección de camino SDH VC-n	UIT-T G.783
SnD	Subcapa SDH VC-n TCM opción 2	UIT-T G.783
SnT	Subcapa SDH VC-n TCM opción 1	UIT-T G.783
Eq	Sección eléctrica PDH	UIT-T G.705
Pqe	Capa PDH plesiócrona con trama	UIT-T G.705
Pqs	Capa PDH síncrona con trama	UIT-T G.705
Pqx	Capa PDH sin trama	UIT-T G.705
NS	Capa de sincronización de red	UIT-T G.781 [8]
SD	Capa de distribución de sincronización	UIT-T G.781

6 Procesos de supervisión y flujos de información de gestión

El comportamiento genérico en procedimientos de supervisión se especifica en la cláusula 6/G.806 [11].

6.1 Modo punto de terminación de camino y modo puerto

Véase 6.1/G.806.

6.2 Defectos

6.2.1 Supervisión de la continuidad

Los defectos de supervisión de la continuidad genéricos se describen en 6.2.1/G.806. Los defectos de supervisión de la continuidad específicos de la PDH se describen en la presente Recomendación.

6.2.1.1 Defecto de pérdida de la señal (dLOS, *loss of signal defect*)

Véase UIT-T G.775 [7].

6.2.2 Supervisión de la conectividad

Todos los procesos de supervisión de la conectividad son genéricos y se describen en 6.2.2/G.806.

6.2.3 Supervisión de la calidad de la señal

Todos los procesos de supervisión de la calidad de la señal son genéricos y se describen en 6.2.3/G.806.

6.2.4 Supervisión del tipo de cabida útil

Todos los procedimientos de supervisión del tipo de cabida útil son genéricos y se describen en 6.2.4/G.806.

6.2.5 Supervisión de la alineación

Los defectos de supervisión de la alineación genéricos se describen en 6.2.5/G.806. Los defectos de supervisión de alineación específicos de la PDH se describen en la presente Recomendación.

6.2.5.1 Defecto de pérdida de trama P_q ($q=4, 31, 22$) (dLOF, *loss of frame defect*)

La función detectará un defecto pérdida de trama (dLOF) para E4, E31, y E22 cuando se han recibido incorrectamente cuatro señales consecutivas de alineación de trama en sus posiciones previstas. Cuando se ha perdido la alineación de trama, el defecto dLOF se eliminará cuando se detecten tres señales de alineación de trama consecutivas.

6.2.5.2 Defecto de pérdida de trama P32e (dLOF)

Se supone que se ha producido una pérdida de la alineación de trama (dLOF) cuando se detecta una determinada densidad de bit F, y posiblemente errores de bit M en el formato P32. En la práctica usual de la industria se sigue un criterio de tres (o más) bits F en 16 (o menos) bits F consecutivos. Cuando se supone perdida la alineación de trama, el dispositivo de alineación de trama decidirá que la alineación de trama ha sido efectivamente recuperada cuando detecte, por lo general, cero errores de bit F y bit M en el algoritmo de alineación de trama utilizado. Además, se supondrá que se ha producido una trama con muchos errores (dSEF, *severely errored frame*) cuando se detecten tres o más bits F en 16 bits F consecutivos. Una SEF se termina cuando la señal está en trama y hay menos de tres errores de bit F en 16 bits F consecutivos.

6.2.5.3 Defecto de pérdida de trama P21e (dLOF)

Se supone que se ha producido una pérdida de la alineación de trama (dLOF) cuando se detecta una determinada densidad de bit F, y algunas veces errores de bit M en el formato P21. Cuando se supone perdida la alineación de trama, el dispositivo de alineación de trama decidirá que la alineación de trama ha sido efectivamente recuperada cuando detecte, por lo general, cero errores de bit F y de bit M en el algoritmo de alineación de trama utilizado.

6.2.5.4 Defecto de pérdida de trama P12s (dLOF)

La función detectará y eliminará el defecto dLOF como se especifica en UIT-T G.706.

6.2.5.5 Defecto de pérdida de trama P_q s ($q=4, 31$) (dLOF)

Si la alineación de trama se considera perdida (estado OOF), se detectará un defecto pérdida de trama P_q s (dLOF). El defecto dLOF se eliminará cuando se considere que se ha recuperado la alineación de trama (estado IF).

6.2.5.6 Defecto de pérdida de multitrama P_q s (dLOM, *loss of multiframe defect*)

Si el proceso de alineación de multitrama (véase 8.2.5) está en el estado OOM y no se recupera la multitrama MA[6-7] en un plazo de X ms, se declarará un defecto dLOM. Se saldrá de este estado cuando se recupere la multitrama (el proceso de alineación de multitrama pasa al estado IM). El valor de X deberá estar comprendido entre 1 ms y 5 ms. X no es configurable.

6.2.5.7 Defecto de pérdida de puntero (dLOP, *loss of pointer defect*)

TU-m dLOP: véase el anexo A/G.783.

6.2.6 Supervisión de la señal de mantenimiento

Todos los procesos de supervisión de la señal de mantenimiento son genéricos y se describen en 6.2.6/G.806.

6.2.7 Supervisión de protocolo

Todos los procesos de supervisión de protocolo son genéricos y se describen en 6.2.7/G.806.

6.3 Acciones consiguientes

Todas las acciones consiguientes son genéricas y se describen en 6.3/G.806.

6.4 Correlaciones de defectos

Todas las correlaciones de defectos son genéricas y se describen en 6.4/G.806.

6.5 Ventana de un segundo para la supervisión de la calidad de funcionamiento

La ventana de un segundo para la supervisión de la calidad de funcionamiento es genérica y se describe en 6.5/G.806.

7 Flujo de información (XXX_MI) a través de los puntos de referencia XXX_MP

Para una descripción genérica del flujo de información, véase la cláusula 7/G.806. El flujo de información específico de la PDH se describe en las funciones atómicas aplicables.

8 Procesos genéricos

8.1 Procesos de codificación de línea y pseudoaleatorización

La descripción genérica de los procesos de codificación de línea y pseudoaleatorización se presenta en 8.1/G.806. Las codificaciones de línea específicas de PDH se describen en las funciones atómicas aplicables.

8.2 Procesos de alineación

La descripción genérica de los procesos de alineación se presenta en 8.2/G.806. Los procesos de alineación específicos de PDH se describen en la presente Recomendación.

8.2.1 Alineación de trama P_{qe} ($q=4, 31, 22$)

La función efectuará la alineación de trama de la P_{qe} ($q=4, 31, 22$) para recuperar la señal de comienzo de trama FS. Se supondrá que se ha producido la pérdida de la alineación de trama cuando se han recibido incorrectamente cuatro señales consecutivas de alineación de trama en sus posiciones previstas.

Cuando se supone perdida la alineación de trama, el dispositivo de alineación de trama decidirá que tal alineación se ha recuperado efectivamente cuando detecta la presencia de tres señales de alineación de trama consecutivas.

Cuando el dispositivo de alineación de trama haya detectado la aparición de una sola señal de alineación de trama correcta y detecte la ausencia de la señal de alineación de trama en una de las dos tramas siguientes, comenzará una nueva búsqueda de la señal de alineación de trama.

8.2.2 Alineación de trama P32

La función efectuará la alineación de trama de la P32 para recuperar la señal de comienzo de trama FS. Se supone que se ha producido una pérdida de la alineación de trama cuando se detecta una determinada densidad de bit F, y posiblemente errores de bit M en el formato P32. En la práctica usual de la industria se sigue un criterio de tres (o más) bits F en 16 (o menos) bits F consecutivos. Cuando se supone perdida la alineación de trama, el dispositivo de alineación de trama decidirá que la alineación de trama ha sido efectivamente recuperada cuando detecta, por lo general, cero errores de bit F y de bit M en el algoritmo de alineación de trama utilizado. Además, se supondrá que se ha producido una trama con muchos errores (SEF, *severely errored frame*) cuando se detecten tres o más bits F en 16 bits F consecutivos. Una SEF se termina cuando la señal está en trama y hay menos de tres errores de bit F en 16 bits F consecutivos.

8.2.3 Alineación de trama P21e

La función efectuará la alineación de trama de la P21 para recuperar la señal de comienzo de trama FS. Se supone que se ha producido una pérdida de la alineación de trama cuando se detecta una determinada densidad de bit F, y algunas veces, errores de bit M, en el formato P21. Cuando se supone perdida la alineación de trama, el dispositivo de alineación de trama decidirá que la alineación de trama ha sido efectivamente recuperada cuando detecte, por lo general, cero errores de bit F y de bit M en el algoritmo de alineación de trama utilizado.

8.2.4 Alineación de trama y de multitrama P12s

Los procesos de recuperación de la fase de trama básica (250 μ s) y de multitrama CRC-4 (2 ms) se efectuarán como se especifica en la UIT-T G.706 [4]. Deberá estar soportado el modo de interfuncionamiento manual, o el automático, o ambos.

El proceso generará una señal de multitrama presente (CI_MFP) de acuerdo con las siguientes reglas:

- CI_MFP será FALSO cuando el CRC4mode es OFF.
- CI_MFP será FALSO cuando el CRC4mode es ON y el proceso de alineación de trama todavía no ha encontrado la alineación de multitrama. CI_MFP será VERDADERO cuando se ha encontrado la alineación de multitrama.
- CI_MFP será FALSO cuando el CRC4mode es AUTO y el proceso de alineación de trama está en uno de los estados fuera de BFA primaria, en BFA primaria, búsqueda CRC-4 MFA, suponer interfuncionamiento CRC a no CRC. CI_MFP será VERDADERO si el proceso de alineación de trama está en el estado suponer interfuncionamiento CRC a CRC.

8.2.5 Alineación de trama Pqs ($q=4, 31$)

La alineación de trama de la Pqs ($q=31, 4$) se encontrará buscando los octetos A1, A2 contenidos en la señal a 139 264 ó 34 368 kbit/s. La señal de alineación de trama deberá comprobarse continuamente con respecto a la posición de comienzo de trama supuesta para la alineación. La figura 8-1 muestra el diagrama de estados de la alineación de trama.

Se considera que se ha perdido la alineación de trama [y que se ha pasado al estado fuera de trama (OOF, *out of frame*)] cuando:

- o bien se detectan cuatro FAS erróneas consecutivas (esto es ≥ 1 error en cada FAS);
- o bien se detectan 986 o más tramas con una o más violaciones de BIP-8 en un bloque de 1000 tramas.

Se considera que se ha recuperado la alineación de trama [y que se ha pasado al estado en trama (IF, *in frame*)] cuando se encuentran tres FAS consecutivas sin errores.

En el estado IF la paridad de bit par (BIP-8) se calcula para cada bit n de cada octeto de la trama precedente y se compara con el bit n del octeto EM recuperado de la trama actual. Una diferencia entre el valor de BIP-8 calculado y el valor de EM se considera una prueba de que se han producido uno o más errores en la trama precedente.

NOTA 1 – Este proceso es idéntico al proceso de violación BIP-8 de la función Pqs_TT_Sk. Puede utilizarse en común para ambas funciones.

En caso de que deba iniciarse una búsqueda de la alineación de trama debido a que:

- se ha encontrado una FAS en una posición fortuita una vez y no se ha encontrado una segunda vez en su posición esperada;
- se ha excedido el umbral que indica alineación incorrecta;

la nueva búsqueda de alineación de trama comenzará con un desplazamiento de 1 bit, hacia adelante, respecto a la posición de la última indicación de alineación de trama.

NOTA 2 – Esto es necesario para evitar una alineación repetida a una simulación de la ubicación de entramado.

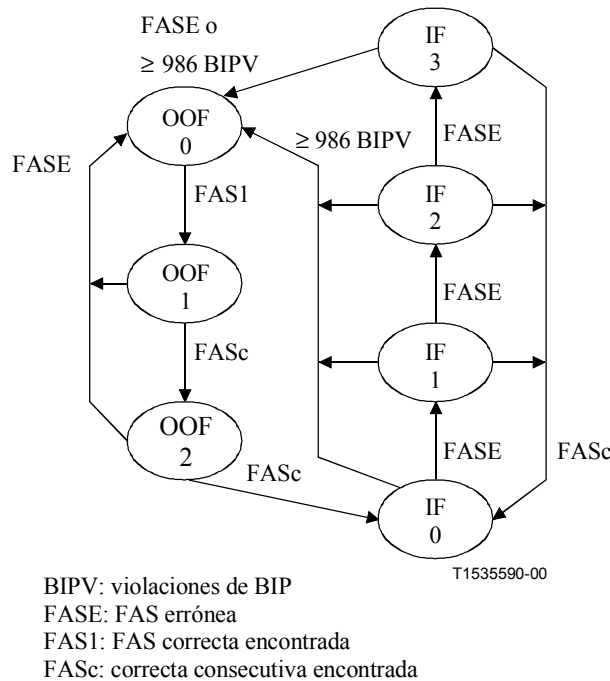


Figura 8-1/G.705 – Diagrama de estados de alineación de trama

8.2.6 Alineación de multitrama VC-1, VC-2 de orden inferior

La alineación de multitrama VC-1, VC-2 de orden inferior se describe en 6.2.5.2/G.783.

8.2.7 Alineación de multitrama de conexión en cascada

P3Is, P4s: La alineación de multitrama se efectuará sobre los bits 7 y 8 del octeto NR para recuperar las señales TTI, RDI, y ODI transportadas en los bits comprendidos en la multitrama. La alineación de multitrama se encontrará buscando el esquema "1111 1111 1111 1110" en los bits 7 y 8 del octeto NR. La alineación de la señal deberá comprobarse continuamente con respecto a la posición de comienzo de la multitrama.

Se considera que se ha perdido la alineación de trama [que se ha pasado al estado fuera de multitrama (OOM, *out of multiframe*)] cuando se detectan dos FAS erróneas consecutivas (esto es, 1 error en cada FAS).

Se considera que se ha recuperado la alineación de trama [que se ha pasado al estado en multitrama (IM, *in multiframe*)] cuando se encuentra una FAS sin error.

8.3 Procesos de supervisión de la calidad de la señal

Todos los procesos de supervisión de la calidad de la señal son genéricos y se describen en 8.3/G.806.

8.4 Procesos de compensación de BIP

Todos los procesos de compensación de BIP son genéricos y se describen en 8.4/G.806.

9 Capa física PDH (E_q) ($q=4, 31, 32, 22, 21, 12, 11$)

Las capas de sección física PDH son las capas de sección a 139 264, 44 736, 34 368, 6 312, 2048 y 1554 kbit/s.

9.1 Funciones de capa de sección E_q ($q=4, 32, 31, 22, 21, 12, 11$)

Las capas de sección física de la jerarquía PDH a 1554 kbit/s son las capas de sección a 44 736, 6312, y 1554 kbit/s. Las capas de sección física de la jerarquía PDH a 2048 kbit/s son las capas de sección a 139 264, 34 368, 8448 y 2048 kbit/s.

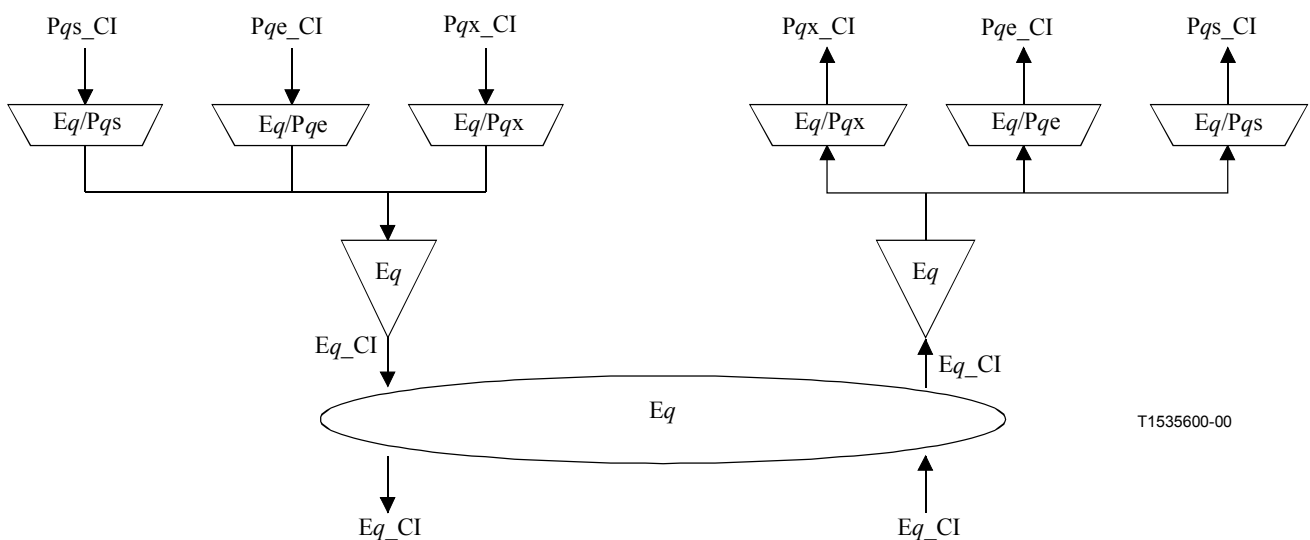


Figura 9-1/G.705 – Funciones atómicas de la capa de sección eléctrica PDH [E_q , ($q=4, 32, 31, 22, 21, 12, 11$)]

(La función E_q_C ha quedado en estudio. Debe señalarse que no puede utilizarse para modelado de conexiones en bucle)

La figura 9-1 muestra que más de una función de adaptación de las existentes en la capa E_q pueden conectarse a un punto de acceso E_q . En el caso de las funciones fuente de adaptación, sólo una de ellas podrá ser activada. Para esta fuente activada, el acceso al punto de acceso por otras funciones

fuente de adaptación deberá ser denegado. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden ser activadas conjuntamente. Esto puede provocar que se detecten e informen averías (por ejemplo, cLOF). Para evitar esto, se puede desactivar una función sumidero de adaptación.

NOTA 1 – Si sólo una función de adaptación está conectada al AP, será desactivada. Si una o más funciones de otro tipo están conectadas al mismo AP, una función, del conjunto de funciones, estará activa.

CP de capa E4

La información característica E4_CI en el CP de capa eléctrica intra-estación es una señal eléctrica digital, codificada en CMI, de amplitud, velocidad binaria y forma de impulso definidas en UIT-T G.703 [2].

AP de capa E4

La información que atraviesa el AP E4/P4x es una señal plesiócrona a 139 264 kbit/s de contenido no especificado, con temporización de bit codireccional.

La información que atraviesa el AP E4/P4e es una señal a 139 264 kbit/s con temporización de bit codireccional especificada en UIT-T G.751 [19]. Contiene cuatro señales afluentes a 34 368 kbit/s (véase la figura 9-2).

La información que atraviesa el AP E4/P4s es una señal a 139 264 kbit/s con temporización de bit codireccional especificada en UIT-T G.832 (véase la figura 9-3).

CP de capa E32

La información característica E32_CI en el CP de capa eléctrica intra-estación es una señal eléctrica digital, codificada en B3ZS, de amplitud, velocidad binaria y forma de impulso definidas en UIT-T G.703.

AP de capa E32

La información que atraviesa el AP E32/P32x es una señal plesiócrona a 44 736 kbit/s de contenido no especificado y con temporización de bit codireccional.

La información que atraviesa el AP E32/P32e es una señal a 44 736 kbit/s con temporización de bit codireccional especificada en UIT-T G.704 [3] o G.752 [6] (véase la figura 9-4).

NOTA 2 – La señal especificada en UIT-T G.752 se incluye para el interfuncionamiento con antiguos equipos conformes a UIT-T G.752. Sólo debe estar soportada cuando se interfuncione con antiguos equipos G.752, ya que estos equipos no soportan mantenimiento de extremo distante.

CP de capa E31

La información característica E31_CI del CP de capa eléctrica intra-estación es una señal eléctrica, digital, de amplitud, velocidad binaria y forma de impulso especificadas en UIT-T G.703.

AP de capa E31

La información que atraviesa el AP E31/P31x es una señal a 34 368 kbit/s de contenido no especificado con temporización de bit codireccional.

La información que atraviesa el AP E31/P31e es una señal a 34 368 kbit/s con temporización de bit codireccional especificada en UIT-T G.751. Contiene cuatro señales afluentes a 8448 kbit/s (véase la figura 9-5).

La información que pasa a través de AP E31/P31s es una señal a 34 368 kbit/s con temporización de bit codireccional especificada en UIT-T G.832 (véase la figura 9-6).

CP de capa E22

La información característica E22_CI del CP eléctrico intra-estación es una señal eléctrica digital de amplitud, velocidad binaria y forma de impulso definidas en UIT-T G.703.

AP de capa E22

La información que atraviesa el AP E22/P22x es una señal a 8448 kbit/s signal con temporización de bit codireccional.

La información que atraviesa el AP E22/P22e es una señal a 8448 kbit/s con temporización de bit codireccional. Contiene cuatro señales afluentes a 2048 kbit/s (véase la figura 9-7).

CP de capa E21

La información característica E21_CI en el CP de capa eléctrica intra-estación es una señal eléctrica digital, codificada en B6ZS, de amplitud, velocidad binaria y forma de impulso definidas en UIT-T G.703.

AP de capa E21

La información que atraviesa el AP E21/P21x es una señal plesiócrona a 6312 kbit/s de contenido no especificado, con temporización de bit codireccional.

La información que atraviesa el AP E21/P21e es una señal a 6312 kbit/s con temporización de bit codireccional especificada por UIT-T G.743 [5] o G.747.

CP de capa E12

La información característica E12_CI del CP eléctrico intra-estación es una señal eléctrica digital, de amplitud, velocidad binaria y forma de impulso especificadas en UIT-T G.703.

NOTA 3 – Esta Recomendación está circunscrita a la interfaz de nodo de red (NNI, *network mode interface*).

AP de capa E12

La información que atraviesa el AP E12/P12x es una señal a 2048 kbit/s con temporización de bit codireccional.

La información que atraviesa el AP E12/P12s es una señal a 2048 kbit/s con temporización de bit codireccional con una estructura de trama especificada en UIT-T G.703 (véase la figura 9-8).

CP de capa E11

La información característica E11_CI en el CP de capa eléctrica intra-estación es una señal eléctrica digital, codificada en B8ZS o AMI, de amplitud, velocidad binaria y forma de impulso definidas en UIT-T G.703.

NOTA 4 – B8ZS permite el soporte de aplicaciones de canal libre, sin constricciones.

AP de capa E11

La información que atraviesa el AP E11/P11x AP es una señal a 1544 kbit/s con temporización de bit codireccional.

La información que atraviesa el AP E11/P11s es una señal a 1544 kbit/s con temporización de bit codireccional, con una estructura de trama especificada en UIT-T G.704.

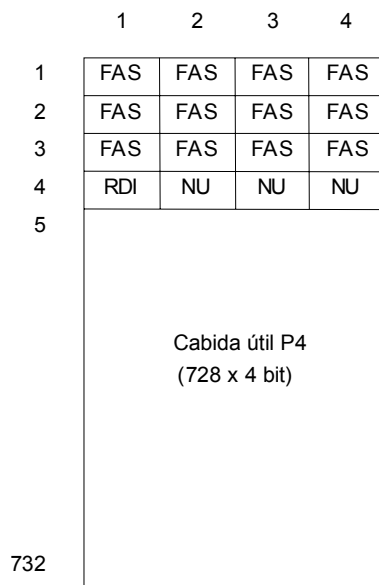


Figura 9-2/G.705 – Señal E4/P4e_AI_D decodificada

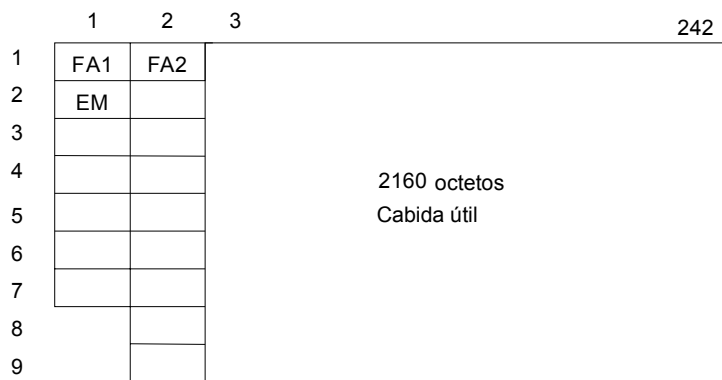
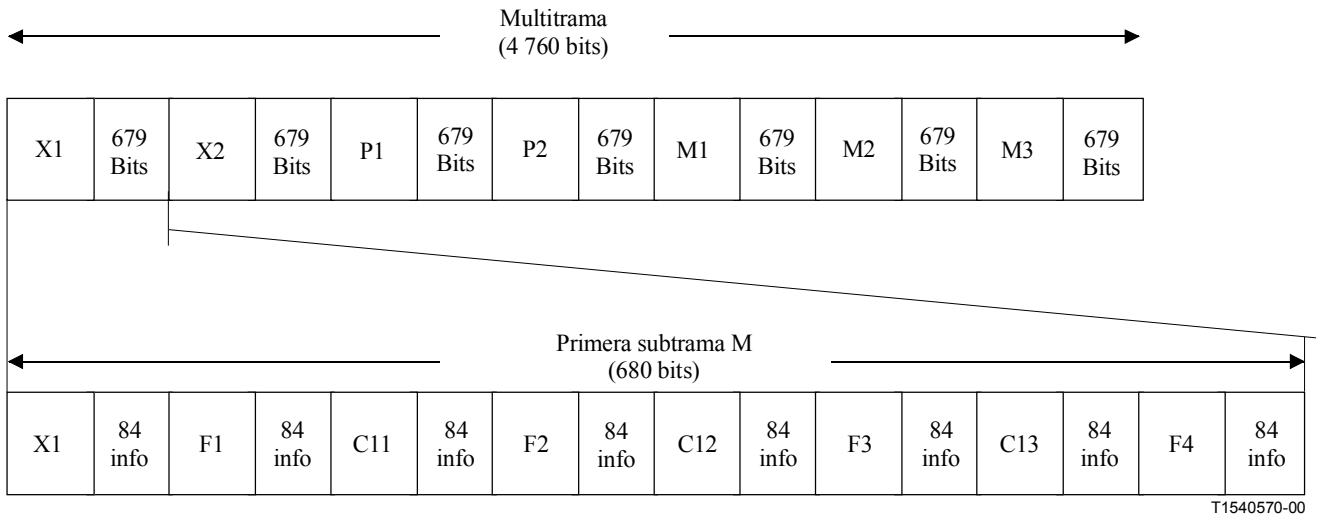


Figura 9-3/G.705 – Señal E4/P4s_AI_D decodificada



Las 56 posiciones secuenciales de bits de tara son las siguientes:

X1	F1	C11	F2	C12	F3	X13	F4
X2	F1	C21	F2	C22	F3	X23	F4
P1	F1	C31	F2	C32	F3	C33	F4
P2	F1	C41	F2	C42	F3	C43	F4
M1	F1	C51	F2	C52	F3	C53	F4
M2	F1	C61	F2	C62	F3	C63	F4
M3	F1	C71	F2	C72	F3	C72	F4

Figura 9-4/G.705 – Señal E32/P32e_AI_D decodificada

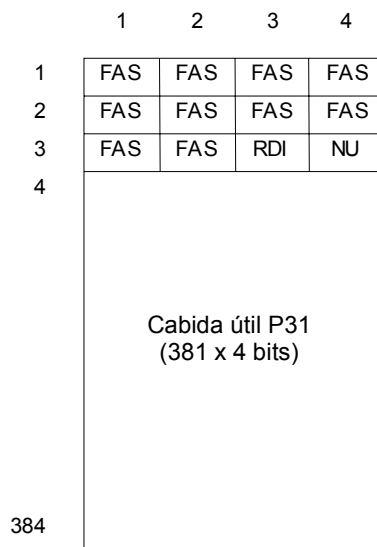


Figura 9-5/G.705 – Señal E31/P31e_AI_D decodificada

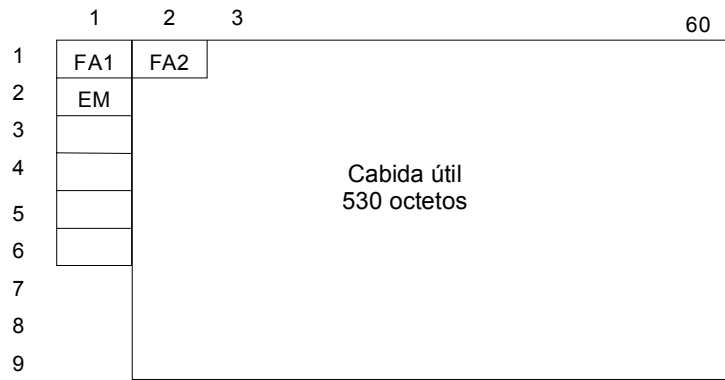


Figura 9-6/G.705 – Señal E31/P31s_AI_D decodificada

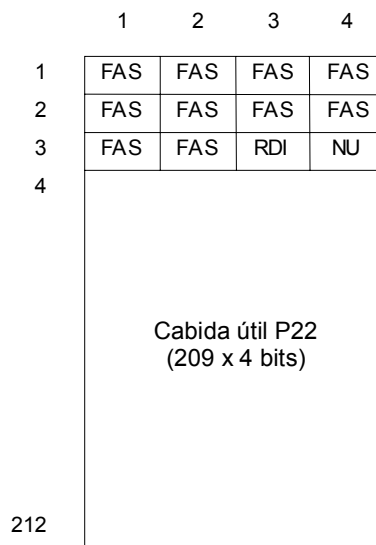


Figura 9-7/G.705 – Señal E22/P22e_AI_D decodificada

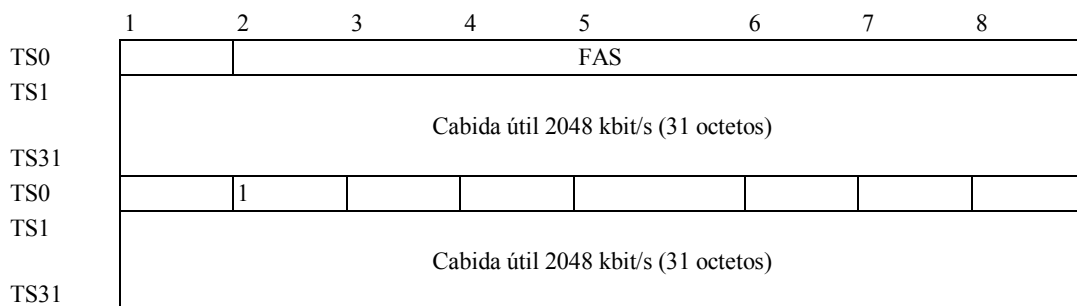


Figura 9-8/G.705 – Señal E12/P12s_AI_D decodificada (sin multitransmisión CRC-4)

	1	2	3	4	5	6	7	8
TS0	C1	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
0								
TS31								
TS0	MFA	1						
Bit S								
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
1								
TS31								
TS0	C2	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
2								
TS31								
TS0	MFA	1						
Bit S								
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
3								
TS31								
TS0	C3	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
4								
TS31								
TS0	MFA	1						
Bit S								
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
5								
TS31								
TS0	C4	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
6								
TS31								
TS0	MFA	1						
Bit S								
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
7								
TS31								

	1	2	3	4	5	6	7	8
TS0	C1	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
8								
TS31								
TS0	MFA	1						
Bit S								
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
9								
TS31								
TS0	C2	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
10								
TS31								
TS0	MFA	1						
Bit S								
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
11								
TS31								
TS0	C3	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
12								
TS31								
TS0	E	1						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
13								
TS31								
TS0	C4	FAS						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
14								
TS31								
TS0	E	1						
Trama TS1	Cabida útil 2048 kbit/s (31 octetos)							
15								
TS31								

Figura 9-9/G.705 – Señal E12/P12s_AI_D decodificada (con multitrama CRC-4)

9.1.1 Funciones de conexión E_q (N/A)

Quedan en estudio.

9.1.2 Funciones de terminación de camino E_q ($q=4,31,22,12$)

9.1.2.1 Fuente de terminación de camino E_q $E_q_TT_So$ ($q=4, 32, 31, 22, 21, 11$), $E12-Z_TT_So$

NOTA – $E12-Z$ (Z) (Ω) será un valor del conjunto: {75, 120} (Ω).

Diagrama

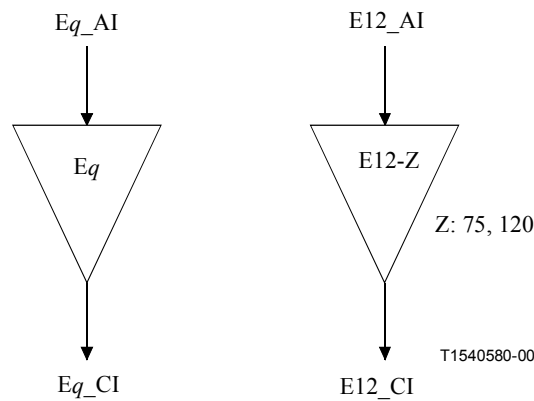


Figura 9-10/G.705 – Diagrama de Eq_TT_So y E12-Z_TT_So

Interfaces

Cuadro 9-1/G.705 – Señales de entrada y de salida Eq_TT_So

Entrada(s)	Significado
Eq_AI_D	Eq_CI_D

Procesos

La función genera la señal eléctrica de capa de sección intra-estación *Eq* especificada en UIT-T G.703.

Para E4:

Forma del impulso: La función cumplirá el requisito especificado en UIT-T G.703.

Tensión cresta a cresta: La función cumplirá el requisito especificado en UIT-T G.703.

Tiempo de subida: La función cumplirá el requisito especificado en UIT-T G.703.

Par o pares en cada sentido de transmisión: La función cumplirá el requisito especificado en UIT-T G.703.

Pérdida de retorno a la salida: La función cumplirá el requisito especificado en UIT-T G.703.

Para E32, E31, E22, E21, E12, E11:

Forma del impulso: La función cumplirá el requisito especificado en UIT-T G.703.

Tensión cresta a cresta (valor nominal) de una marca (presencia de impulso): La función cumplirá el requisito especificado en UIT-T G.703.

Tensión de cresta de un espacio (ausencia de impulso): La función cumplirá el requisito especificado en UIT-T G.703.

Anchura de impulso (valor nominal): La función cumplirá el requisito especificado en UIT-T G.703.

Relación entre la amplitud del impulso positivo y la amplitud del impulso negativo en el centro del intervalo del impulso: La función cumplirá el requisito especificado en UIT-T G.703.

Relación entre la anchura del impulso positivo y la anchura del impulso negativo en la semiamplitud nominal del impulso: La función cumplirá el requisito especificado en UIT-T G.703.

Par o pares en cada sentido de transmisión: La función cumplirá el requisito especificado en UIT-T G.703.

Pérdida de retorno a la salida: La función cumplirá el requisito especificado en UIT-T G.703.

Simetría de la señal de salida: Para el caso de una interfaz E12 120 Ω, la función cumplirá el requisito especificado en UIT-T G.703.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

**9.1.2.2 Sumidero de terminación de camino Eq Eq_TT_Sk (q=4, 32, 31, 22, 21, 11)
E12-Z_TT_Sk**

NOTA 1 – E12-Z Z (Ω) será un valor del conjunto: {75, 120} (Ω).

Diagrama



Figura 9-11/G.705 – Diagrama de Eq_TT_Sk y E12-Z_TT_Sk

Interfaces

Cuadro 9-2/G.705 – Señales de entrada y de salida Eq_TT_Sk

Entrada(s)	Salida(s)
Eq_CI_D	Eq_AI_D Eq_AI_TSF
Eq_TT_Sk_MI_PortMode	Eq_TT_Sk_MI_cLOS

Procesos

Esta función recupera la señal eléctrica de capa de sección intra-estación Eq especificada en UIT-T G.703.

Pérdida de retorno a la entrada: La función cumplirá el requisito especificado en UIT-T G.703.

Modo puerto: La función tendrá un modo puerto como se especifica en 6.1/G.806.

NOTA 2 – El estado AUTO del proceso de modo puerto es facultativo.

Defectos

La función detectará el defecto de pérdida de la señal (dLOS) de acuerdo con UIT-T G.775.

Acciones consiguientes

aTSF ← dLOS

Correlación de defectos

cLOS ← MON y dLOS

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3 Funciones de adaptación Eq (q=4, 32, 31, 22, 21, 12, 11)

9.1.3.1 Fuente de adaptación Eq a Pqx Eq/Pqx_A_So (q=4, 32, 31, 22, 21, 12, 11)

Diagrama

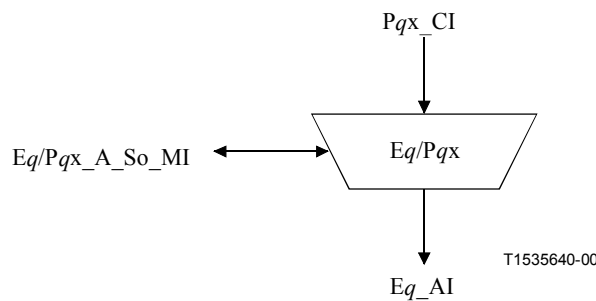


Figura 9-12/G.705 – Diagrama de Eq/Pqx_A_So

Interfaces

Cuadro 9-3/G.705 – Señales de entrada y de salida Eq/Pqx_A_So

Entrada(s)	Salida(s)
Pqx_CI_D Pqx_CI_CK Eq/Pqx_A_So_MI_Active	Eq_AI_D

Procesos

Esta función proporciona la codificación CMI del tren de información a 139 264 kbit/s, o la codificación HDB3 del tren de información a 34 368, 8448, 2048 kbit/s, o la codificación B3ZS del tren a 44 736 kbit/s, o la codificación B6ZS del tren a 6312 kbit/s. o las codificaciones AMI o B8ZS del tren a 1544 kbit/s como se define en UIT-T G.703.

Codificador CMI: La función efectuará la codificación CMI de los datos especificados en UIT-T G.703.

Codificador HDB3: La función efectuará la codificación HDB3 de los datos especificados en UIT-T G.703.

Codificador B3ZS: La función efectuará la codificación B3ZS de los datos especificados en UIT-T G.703.

Codificador B6ZS: La función efectuará la codificación B6ZS de los datos especificados en UIT-T G.703.

Codificador AMI o B8ZS: La función efectuará la codificación AMI o B8ZS de los datos especificados en UIT-T G.703.

La función no introducirá ninguna fluctuación de fase.

NOTA – La fluctuación de fase en la NNI es la combinación de la fluctuación de fase generada y la transferida a través de las capas de cliente.

Activación: La alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso, no alcanzará el punto de acceso.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.2 Sumidero de adaptación Eq a Pqx Eq/Pqx_A_Sk (q=4, 32, 31, 22, 21, 12, 11)

Diagrama

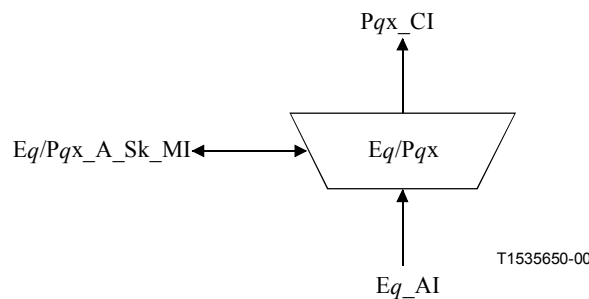


Figura 9-13/G.705 – Diagrama de Eq/Pqx_A_Sk

Interfaces

Cuadro 9-4/G.705 – Señales de entrada y de salida Eq/Pqx_A_Sk

Entrada(s)	Salida(s)
Eq_AI_D	Pqx_CI_D
Eq_AI_TSF	Pqx_CI_CK
Eq/Pqx_A_Sk_MI_Active	Pqx_CI_SSF

Procesos

Esta función regenera la señal recibida, recupera la temporización de bit (CK) a partir de la señal recibida, y decodifica CMI la señal eléctrica entrante a 139 264 kbit/s, o decodifica B3ZS la señal a 44 736 kbit/s, o decodifica HDB3 las señales eléctricas a 34 368, 8448 ó 2048 kbit/s, o decodifica B6ZS la señal a 6312 kbit/s, o decodifica B8ZS (o AMI) la señal a 1544 kbit/s como se define en UIT-T G.703.

Regeneración: La función no introducirá ningún error cuando exista a la entrada cualquier combinación de las siguientes condiciones de la señal:

- un nivel de amplitud eléctrica de entrada de cualquier valor comprendido en la gama especificada en UIT-T G.703;
- la señal de entrada es modulada por una fluctuación de fase de cualquier valor definido en UIT-T G.823 o G.824;
- la velocidad binaria de la señal de entrada está comprendida en la gama de 139 264 kbit/s \pm 15 ppm, 44 736 kbit/s \pm 20 ppm, 34 368 kbit/s \pm 20 ppm, 8448 kbit/s \pm 30 ppm, 6312 kbit/s \pm 30 ppm, 2048 kbit/s \pm 50 ppm, 1544 kbit/s \pm 130 ppm;
- para E31, E22, E12, la señal de entrada se ve afectada por una señal interferente especificada en UIT-T G.703.
- en el caso de una interfaz de 120 Ω interface, la señal de entrada tiene una tensión longitudinal especificada en UIT-T G.703.

NOTA – Los requisitos de las capas de cliente podrían imponer constricciones adicionales a las características de frecuencia de la fluctuación de fase/fluctuación lenta de fase, y de tolerancia a la fluctuación de fase/fluctuación lenta de fase.

Decodificación CMI: La función efectuará el proceso de decodificación CMI especificado en UIT-T G.703.

Decodificación HDB3: La función efectuará el proceso de decodificación HDB3 especificado en UIT-T G.703.

Decodificación B3ZS: La función efectuará el proceso de decodificación B3ZS especificado en UIT-T G.703.

Decodificación B6ZS: La función efectuará el proceso de decodificación B6ZS especificado en UIT-T G.703.

Decodificación AMI o B8ZS: La función efectuará el proceso de decodificación AMI o B8ZS especificado en UIT-T G.703.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D) para todas las señales excepto E32. Para E32, presentará la señal AIS con estructura de trama como se especifica en UIT-T G.704 en su salida (CI_D). No informará su estado a través del punto de gestión.

Defectos: Ninguno.

Acciones consiguientes

aSSF \leftarrow AI_TSF

aAIS \leftarrow AI_TSF

Al declararse aAIS, la función presentará a la salida una señal AIS (la señal todos UNOS para E4, E31, E22, E21, E12 y E11; señal AIS con estructura de trama como se especifica en UIT-T G.704 para E32) ajustándose a los límites de frecuencia para esta señal [una velocidad binaria comprendida en la gama 139 264 kbit/s \pm 15 ppm (q=4), 44 736 \pm 20 ppm (q=32), 34 368 kbit/s \pm 20 ppm (q=31), 8448 kbit/s \pm 30 ppm (q=22), 6312 kbit/s \pm 30 ppm (q=21), 2048 kbit/s \pm 50 ppm (q=12), 1544 kbit/s \pm 32 ppm (q=11)] – en un plazo de 250 μ s; una vez desaparecida aAIS, la función presentará a la salida datos normales en un plazo de 250 μ s.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.3 Fuente de adaptación Eq a Pqe Eq/Pqe_A_So (q=4, 32, 31, 22)

Diagrama

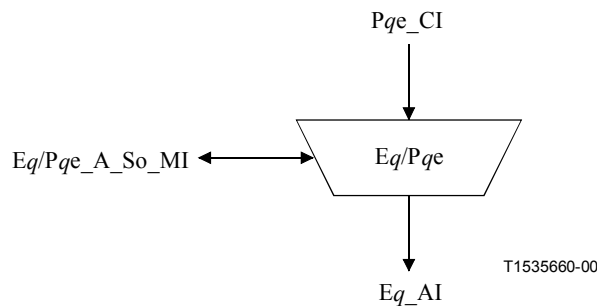


Figura 9-14/G.705 – Diagrama de Eq/Pqe_A_So

Interfaces

Cuadro 9-5/G.705 – Señales de entrada y de salida Eq/Pqe_A_So

Entrada(s)	Salida(s)
Pqe_CI_D Pqe_CI_CK Eq/Pqe_A_So_MI_Active	Eq_AI_D

Procesos

Esta función proporciona la codificación CMI del tren de información a 139 264 kbit/s, o la codificación B3ZS del tren a 44 736 kbit/s, o la codificación HDB3 de la señal eléctrica entrante a 34 368 ó 8448 kbit/s, o la codificación B6ZS de la señal a 6312 kbit/s, como se define en UIT-T G.703.

Codificador CMI: La función efectuará la codificación CMI de los datos especificados en UIT-T G.703.

Codificador HDB3: La función efectuará la codificación HDB3 de los datos especificados en UIT-T G.703.

Codificador B3ZS: La función efectuará la codificación B3ZS de los datos especificados en UIT-T G.703.

Codificador B6ZS: La función efectuará la codificación B6ZS de los datos especificados en UIT-T G.703.

La función no introducirá ninguna fluctuación de fase.

NOTA – La fluctuación de fase en la NNI es la combinación de la fluctuación de fase generada y la transferida a través de las capas de cliente.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso, no alcanzará el punto de acceso.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.4 Sumidero de adaptación Eq a Pqe Eq/Pqe_A_Sk (q=4, 32, 31, 22, 21)

Diagrama

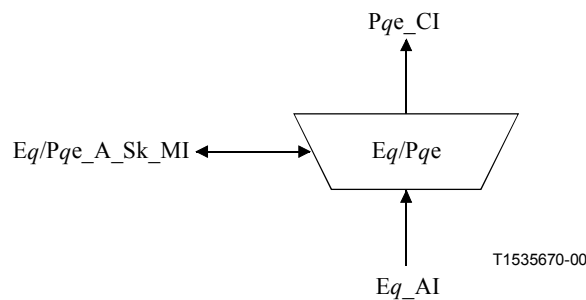


Figura 9-15/G.705 – Diagrama de Eq/Pqe_A_Sk

Interfaces

Cuadro 9-6/G.705 – Señales de entrada y de salida Eq/Pqe_A_Sk

Entrada(s)	Salida(s)
Eq_AI_D	Pqe_CI_D
	Pqe_CI_CK
	Pqe_CI_FS
Eq_AI_TSF	Pqe_CI_SSF
Eq/Pqe_A_Sk_MI_AIS_Reported	Eq/Pqe_A_Sk_MI_cLOF
Eq/Pqe_A_Sk_MI_Active	Eq/Pqe_A_Sk_MI_cAIS

Procesos

La función regenera la señal recibida, recupera la temporización de bit (CK) y la referencia de comienzo de trama (FS, *frame start*) a partir de la señal recibida, y decodifica CMI la señal eléctrica entrante a 139 264 kbit/s o decodifica HDB3 la señal eléctrica entrante a 34 368 u 8448 kbit/s, o decodifica B3ZS la señal eléctrica entrante a 44 736 kbit/s, o decodifica B6ZS la señal eléctrica entrante a 6312 kbit/s Eq.

Regeneración: La función no introducirá ningún error cuando exista a la entrada cualquier combinación de las siguientes condiciones de la señal:

- un nivel de amplitud eléctrica de entrada de cualquier valor comprendido en la gama especificada en UIT-T G.703 [2];
- la señal de entrada es modulada por una fluctuación de fase de cualquier valor definido en UIT-T G.823 [14] o G.824 [15];
- la velocidad binaria de la señal de entrada está comprendida en la gama de 139 264 kbit/s ± 15 ppm, 44 736 kbit/s ± 20 ppm, 34 368 kbit/s ± 20 ppm, 8448 kbit/s ± 30 ppm, 6312 kbit/s ± 30 ppm;

– para E31 y E22, la señal de entrada contiene una señal especificada en UIT-T G.703.

NOTA 1 – Los requisitos de las capas de cliente podrían imponer constricciones adicionales a las características de frecuencia de la fluctuación de fase/fluctuación lenta de fase, y de tolerancia a la fluctuación de fase/fluctuación lenta de fase.

Decodificación CMI: La función efectuará el proceso de decodificación CMI especificado en UIT-T G.703.

Decodificación HDB3: La función efectuará el proceso de decodificación HDB3 especificado en UIT-T G.703.

Decodificación B3ZS: La función efectuará el proceso de decodificación B3ZS especificado en UIT-T G.703.

Decodificación B6ZS: La función efectuará el proceso de decodificación B6ZS especificado en UIT-T G.703.

Para P4, P31, P22:

Alineación de trama: véase 8.2.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso, presentará la señal todos UNOS a su salida (CI_D) y no informará su estado a través del punto de gestión.

Para P32:

Alineación de trama: véase 8.2.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso, presentará la señal AIS con estructura de trama especificada en UIT-T G.704 [3] y M.20 a su salida (CI_D) y no informará su estado a través del punto de gestión.

Para P21:

Alineación de trama: véase 8.2

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso, presentará la señal todos UNOS a su salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos: La función detectará los defectos dLOF y dSEF de acuerdo con la especificación en 6.2. La función detectará un defecto AIS (dAIS, *AIS defect*) de acuerdo con la especificación en 6.2/G.806 [11].

NOTA 2 – Para Pqe (q=32) se han definido otros tipos de AIS. En una antigua Recomendación se especificaba AIS como todos "1". En una antigua Recomendación nacional se especificaba AIS de acuerdo con UIT-T G.775 [7], con la salvedad de que los bits X se definían como "0". El equipo debe soportar la detección de estos otros tipos de AIS.

Acciones consiguientes

aAIS ← dAIS o dLOF o AI_TSF

aSSF ← dAIS o dLOF o AI_TSF

Al declararse aAIS, la función presentará a la salida una señal AIS (la señal todos UNOS para E4, E31, E22, E21, E12 y E11; señal AIS con estructura de trama como se especifica en UIT-T G.704 para E32) que cumpla los límites de frecuencia para esta interfaz (una velocidad binaria comprendida en la gama de 139 264 kbit/s ± 15 ppm (q=4), 34 368 kbit/s ± 20 ppm (q=31), 8448 kbit/s ± 30 ppm (q=22) – dentro de los plazos de 900 (q=4), 800 (q=31), 600 (q=22), 250 (q=21) µs; una vez desaparecida aAIS, la función presentará a la salida datos normales dentro de los plazos de 900 (q=4), 800 (q=31), 600 (q=22), 250 (q=21) µs.

Correlación de defectos

cAIS ← dAIS y (no AI_TSF) y AIS_Reported

cLOF ← dLOF y (no dAIS) y (no AI_TSF)

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.5 Fuente de adaptación Eq a Pqs Eq/Pqs_A_So (q=4, 31)

Diagrama

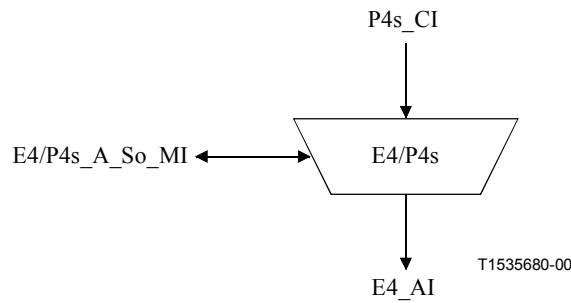


Figura 9-16/G.705 – Diagrama de Eq/Pqs_A_So

Interfaces

Cuadro 9-7/G.705 – Señales de entrada y de salida Eq/Pqs_A_So

Entrada(s)	Salida(s)
Pqs_CI_D Pqs_CI_CK Eq/Pqs_A_So_MI_Active	Eq_AI_D

Procesos

Esta función proporciona la codificación CMI de la señal P4s a 139 264 kbit/s o la codificación HDB3 de la señal P31 a 34 368 kbit/s.

Codificador CMI: La función efectuará la codificación CMI de los datos como se especifica en UIT-T G.703.

Codificador HDB3: La función efectuará la codificación HDB3 de los datos como se especifica en UIT-T G.703.

La función no introducirá ninguna fluctuación de fase.

NOTA – La fluctuación de fase en la NNI es la combinación de la fluctuación de fase generada y la transferida a través de las capas de cliente.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.6 Sumidero de adaptación Eq a Pqs Eq/Pqs_A_Sk (q=4, 31)

Diagrama

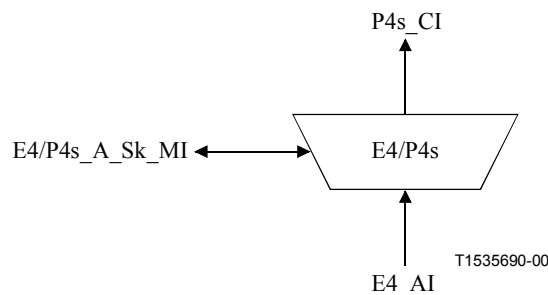


Figura 9-17/G.705 – Diagrama de Eq/Pqs_A_Sk

Interfaces

Cuadro 9-8/G.705 – Señales de entrada y de salida Eq/Pqs_A_Sk

Entrada(s)	Salida(s)
Eq_AI_D	Pqs_CI_D
	Pqs_CI_CK
	Pqs_CI_FS
Eq_AI_TSF	Pqs_CI_SSF
Eq/Pqs_A_Sk_MI_AIS_Reported	Eq/Pqs_A_Sk_MI_cLOF
Eq/Pqs_A_Sk_MI_Active	Eq/Pqs_A_Sk_MI_cAIS
Eq/Pqs_A_Sk_MI_1second	Eq/Pqs_A_Sk_MI_pOFS

Procesos

La función regenera la señal recibida, recupera la temporización de bit (CK), decodifica CMI la señal E4 a 139 264 kbit/s o decodifica HDB3 la señal eléctrica E31 a 34 368 kbit/s, y recupera la referencia de comienzo de trama (FS). Suministra a la capa de distribución de sincronización la señal de temporización recuperada. Puede ser activada/desactivada cuando múltiples tipos de función de adaptación se conectan al punto de acceso.

Regeneración: La función no introducirá ningún error cuando exista a la entrada cualquier combinación de las siguientes condiciones de la señal:

- un nivel de amplitud eléctrica de entrada de cualquier valor comprendido en la gama especificada en UIT-T G.703;
- la señal de entrada es modulada por una fluctuación de fase de cualquier valor definido en UIT-T G.823 [14];
- la velocidad binaria de la señal de entrada está comprendida en la gama de 139 264 kbit/s \pm 15 ppm, 34 368 kbit/s \pm 20 ppm;
- para E31, la señal de entrada contiene una señal interferente especificada en UIT-T G.703.

NOTA – Los requisitos de las capas de cliente podrían imponer constricciones adicionales a las características de frecuencia de la fluctuación de fase/fluctuación lenta de fase, y de tolerancia a la fluctuación de fase/fluctuación lenta de fase.

Decodificación CMI: La función efectuará el proceso de decodificación CMI especificado en UIT-T G.703.

Decodificación HDB3: La función efectuará el proceso de decodificación HDB3 especificado en UIT-T G.703.

Alineación de trama: véase 8.2.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso, presentará la señal todos UNOS a su salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos: La función detectará los defectos dLOF de acuerdo con la especificación en 6.2. La función detectará un defecto AIS (dAIS) como se expresa a continuación.

El defecto AIS (dAIS) será detectado si la señal entrante tiene 7 CEROS o menos en cada uno de dos periodos consecutivos de 17 408 bits (q=4), 4296 bits (q=31). El defecto habrá sido eliminado si cada uno de dos periodos consecutivos de 4296 bits contiene 8 CEROS, o menos, o se ha encontrado la señal de alineación de trama (FAS).

Acciones consiguientes

aAIS ← dAIS o dLOF o AI_TSF

aSSF ← dAIS o dLOF o AI_TSF

Al declararse aAIS, la función presentará a la salida una señal todos UNOS (AIS) – que cumpla los límites de frecuencia para esta interfaz – en un plazo de 250 μs; una vez desaparecida aAIS, la función presentará a la salida datos normales en un plazo de 250 μs.

Correlación de defectos

cAIS ← dAIS y (no AI_TSF) y AIS_Reported

cLOF ← dLOF y (no dAIS) y (no AI_TSF)

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.7 Fuente de adaptación E12 a P12s E12/P12s_A_So

Diagrama

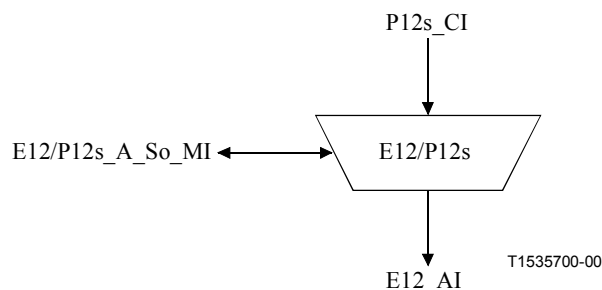


Figura 9-18/G.705 – Diagrama de E12/P12s_A_So

Interfaces

Cuadro 9-9/G.705 – Señales de entrada y de salida E12/P12s_A_So

Entrada(s)	Salida(s)
P12s_CI_D P12s_CI_CK E12/P12s_A_So_MI_Active	E12_AI_D

Procesos

Esta función proporciona la codificación HDB3 de la señal P12s a 2048 kbit/s especificada en UIT-T G.703.

Codificador HDB3: La función efectuará la codificación HDB3 de los datos como se especifica en UIT-T G.703.

La función no introducirá ninguna fluctuación de fase.

NOTA – La fluctuación de fase en la interfaz NNI es la combinación de la fluctuación de fase generada y la transferida a través de las capas de cliente.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

9.1.3.8 Sumidero de adaptación E12 a P12s E12/P12s_A_Sk

Diagrama

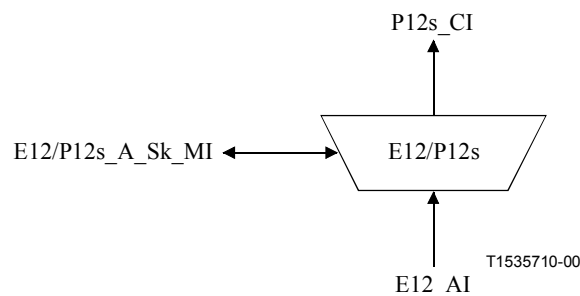


Figura 9-19/G.705 – Diagrama de E12/P12s_A_Sk

Interfaces

Cuadro 9-10/G.705 – Señales de entrada y de salida E12/P12s_A_Sk

Entrada(s)	Salida(s)
E12_AI_D	P12s_CI_D P12s_CI_CK P12s_CI_SSF P12s_CI_FS
E12_AI_TSF	P12s_CI_MFS P12s_CI_MFP
E12/P12s_A_Sk_MI_AIS_Reported	E12/P12s_A_Sk_MI_cLOF
E12/P12s_A_Sk_MI_Active	E12/P12s_A_Sk_MI_cAIS
E12/P12s_A_Sk_MI_CRC4mode	E12/P12s_A_Sk_MI_NCI

Procesos

La función regenera la señal recibida, recupera la temporización de bit (CK), decodifica la señal eléctrica entrante E12 a 2048 kbit/s, y recupera la información de comienzo de trama para la P12s. Suministra a la capa de distribución de sincronización la señal de temporización recuperada.

Regeneración: La función no introducirá ningún error cuando exista a la entrada cualquier combinación de las siguientes condiciones de la señal:

- un nivel de amplitud eléctrica de entrada de cualquier valor comprendido en la gama especificada en UIT-T G.703;
- la señal de entrada es modulada por una fluctuación de fase de cualquier valor definido en UIT-T G.823;
- la velocidad binaria de la señal de entrada está comprendida en la gama de 2048 kbit/s \pm 50 ppm;
- en la entrada está presente una señal interferente especificada en UIT-T G.703.
- en el caso de una interfaz de 120 Ω , la señal de entrada tiene una tensión longitudinal aplicada como se especifica en UIT-T G.703

NOTA – Los requisitos de las capas de cliente podrían imponer constricciones adicionales a las características de frecuencia de la fluctuación de fase/fluctuación lenta de fase, y de tolerancia a la fluctuación de fase/fluctuación lenta de fase.

Decodificación HDB3: La función efectuará el proceso de decodificación HDB3 especificado en UIT-T G.703.

Alineación de trama básica y de multitrama CRC-4: véase 8.2.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso, presentará la señal todos UNOS a su salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos

La función detectará y eliminará todos los defectos dLOF como se especifica en 6.2.

La función informará el estado NCI en el modo de interfuncionamiento CRC-4 automático como se especifica en UIT-T G.706.

El defecto dAIS se detectará como se especifica en UIT-T G.775.

Acciones consiguientes

aAIS \leftarrow dAIS o dLOF o AI_TSF

aSSF ← dAIS o dLOF o AI_TSF

Al declararse aAIS, la función presentará a la salida una señal todos UNOS (AIS) – que cumpla los límites de frecuencia para esta interfaz – en un plazo de 2 ms; una vez desaparecida aAIS, la función presentará a la salida datos normales en un plazo de 2 ms.

Correlación de defectos

cAIS ← dAIS y (no AI_TSF) y AIS_Reported

cLOF ← dLOF y (no dAIS) y (no AI_TSF)

Supervisión de la calidad de funcionamiento: Ninguna.

10 Funciones de capa de trayecto de la jerarquía PDH a 2048 kbit/s (Pqe) (q=4, 31, 22)

Las capas de trayecto PDH de orden superior son las capas de trayecto P4e (139 264 kbit/s), P31e (34 736 kbit/s) y P22e (8448 kbit/s).

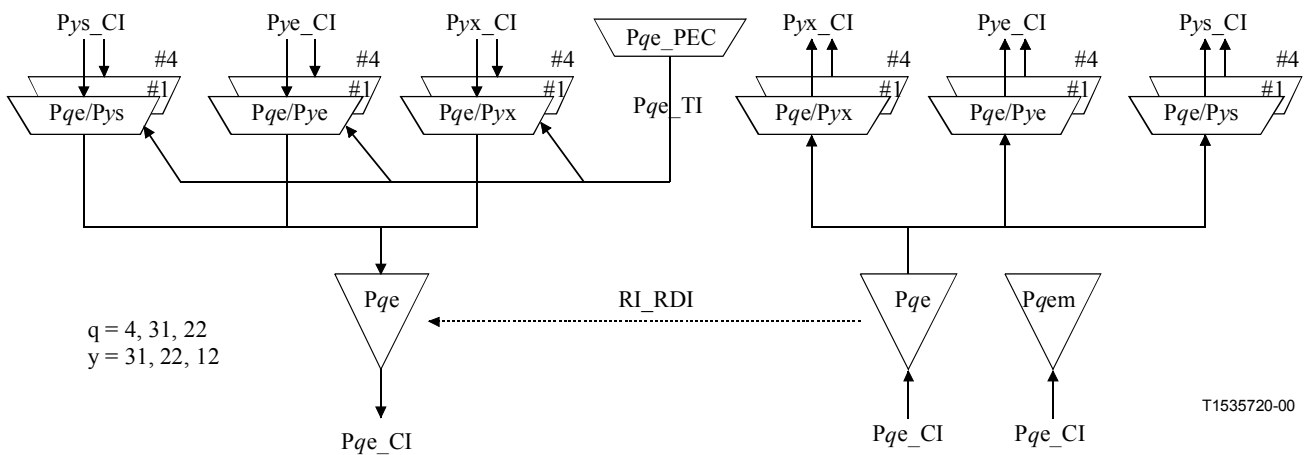


Figura 10-1/G.705 – Funciones atómicas de capa de trayecto PDH (Pqe)

CP de capa P4e

La información característica (CI, *characteristic information*) en este punto es una señal a 139 264 kbit/s estructurada en bits como se especifica en UIT-T G.751 [19] con temporización de bit codireccional y la información de comienzo de trama FS. La CI está estructurada en forma de una trama con una longitud de 2928 bits con una tara de trama de 16 bits que contiene la FAS de 12 bits, una RDI de un bit y una CI de usuario de tres bits.

NOTA 1 – Los bits para uso nacional (NU, *national use*) en fila 4, columnas 2 a 4 de la figura 10-2 están reservados para uso específico por el operador. Su procesamiento está fuera del ámbito de la presente Recomendación.

AP de capa P4e

La AI en este punto es una señal multiplexada que contiene cuatro señales afluentes (PU31) $(728/2\ 928) \times 139\ 264\ \text{kbit/s}$ (véase la nota 2) y CI (NU) $(3/2\ 928) \times 139\ 264\ \text{kbit/s}$ (véase la nota 3) con temporización de bit codireccional e información de comienzo de trama.

NOTA 2 – Esta ecuación da una velocidad binaria de 34 625,748 633 879 8 kbit/s.

NOTA 3 – Esta ecuación da una velocidad binaria de 142,688 524 590 164 kbit/s.

La señal transportada por una PU31 será determinada por la aplicación de la capa de cliente. Las indicadas a continuación son señales típicas:

- una señal a 34 368 kbit/s P31x_CI sin una estructura trama supuesta y sin bits de tara de justificación;
- una señal a 34 368 kbit/s P31e_CI con una estructura de trama especificada en UIT-T G.751 y con bits de tara de justificación;
- una señal a 34 368 kbit/s P31s_CI con una estructura de trama especificada en UIT-T G.832 y bits de tara de justificación.

CP de capa P31e

La CI en este punto es una señal a 34 368 kbit/s estructurada en bits como se especifica en UIT-T G.751 con temporización de bit codireccional y la información de comienzo de trama FS. La CI está estructurada para formar una trama de 1536 bits de longitud con una tara de trama de 12 bits que contiene la FAS de 10 bits, una RDI de un bit y una CI de usuario de un bit.

NOTA 4 – El bit para uso nacional (NU) en la fila 3, columna 4 de la figura 10-4 está reservado para uso específico por el operador. Su procesamiento está fuera del ámbito de la presente Recomendación.

AP de capa P31e

La AI en este punto es una señal multiplexada que contiene cuatro señales afluentes (PU22) $(381/1\ 536) \times 34\ 368$ kbit/s (véase la nota 5) y la información característica de usuario (NU) a 22 375 bit/s con temporización de bit codireccional e información de comienzo de trama.

NOTA 5 – Esta ecuación da una velocidad binaria de 8 524,875 kbit/s.

La señal transportada por una PU22 será determinada por la aplicación de la capa de cliente. Son señales típicas:

- una señal a 8448 kbit/s P22x_CI sin una estructura supuesta y sin bits de tara de justificación;
- una señal a 8448 kbit/s P22e_CI con una estructura de trama de acuerdo con UIT-T G.742 [18] y bits de tara de justificación.

CP de capa P22e

La CI en este punto es una señal a 8448 kbit/s estructurada en bits como se especifica en UIT-T G.742 con temporización de bit codireccional y la información de comienzo de trama FS. La CI está estructurada en forma de una trama de 848 bits de longitud con una tara de trama de 12 bits que contiene la FAS de 10 bits, una RDI de un bit y una CI de usuario de un bit.

NOTA 6 – El bit para uso nacional (NU) en la fila 3, columna 4 de la figura 10-6 está reservado para uso específico por el operador. Su procesamiento está fuera del ámbito de la presente Recomendación.

AP de capa P22e

La AI en este punto es una señal multiplexada que contiene cuatro señales afluentes $(209/848) \times 8448$ kbit/s (véase la nota 7) y la información característica de usuario (NU) $(1/848) \times 8448$ kbit/s (véase la nota 8) con temporización de bit codireccional e información de comienzo de trama.

NOTA 7 – Esta ecuación da una velocidad binaria de 2 082,113 207 547 kbit/s.

NOTA 8 – Esta ecuación da una velocidad binaria de 9,962 264 150 943 kbit/s.

La señal transportada por una PU12 será determinada por la aplicación de la capa de cliente. Son señales típicas:

- una señal a 2048 kbit/s P12x_CI sin una estructura supuesta y sin bits de tara de justificación;

- una señal a 2048 kbit/s P12s_CI con una estructura de trama de acuerdo con UIT-T G.704 [3] y bits de tara de justificación.

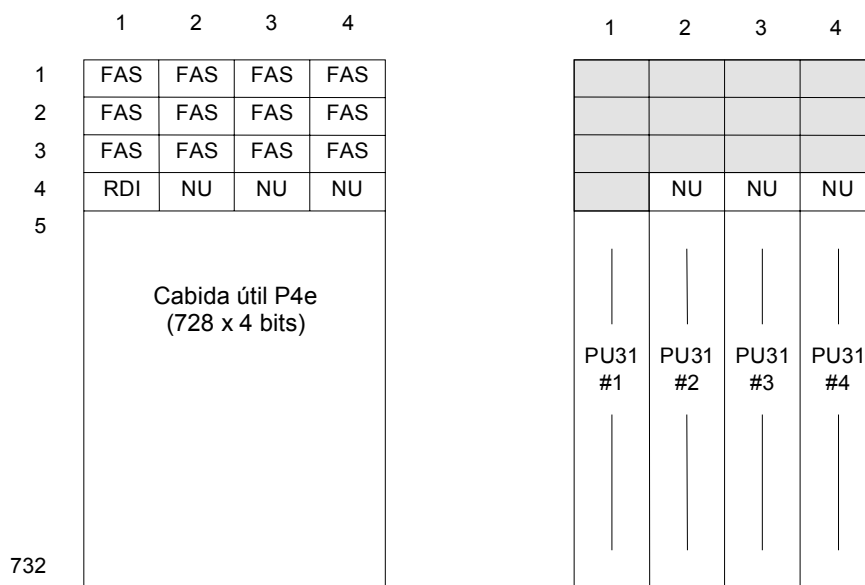


Figura 10-2/G.705 – Señales P4e_CI_D (izquierda) y P4e_AI_D (derecha)

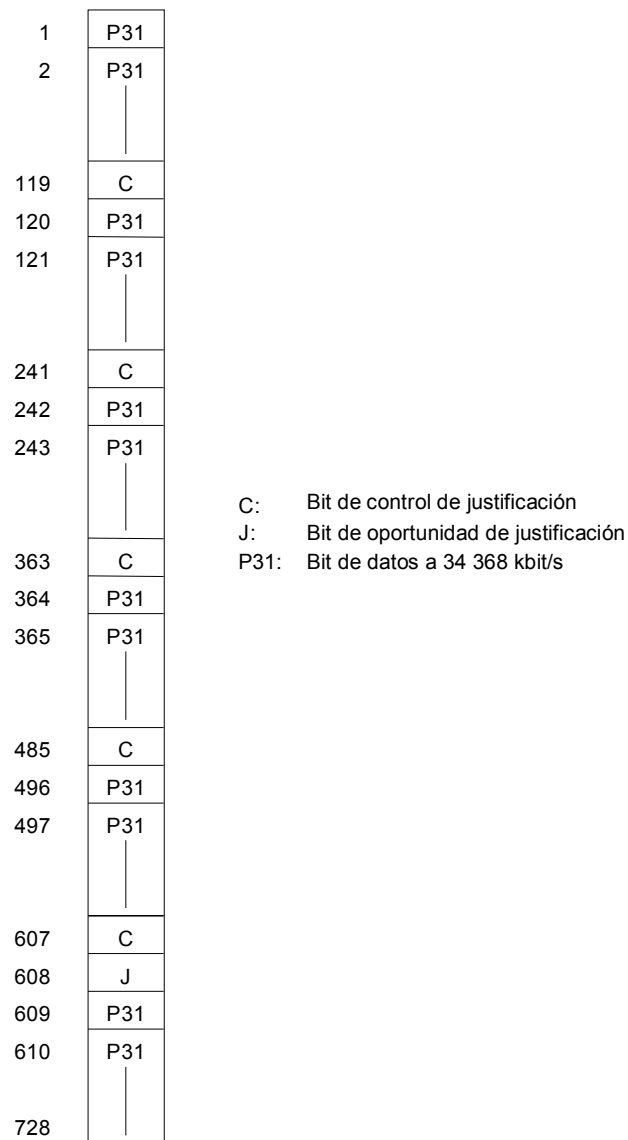


Figura 10-3/G.705 – PU31 #i (i=1,2,3,4) de P4e_AI_D

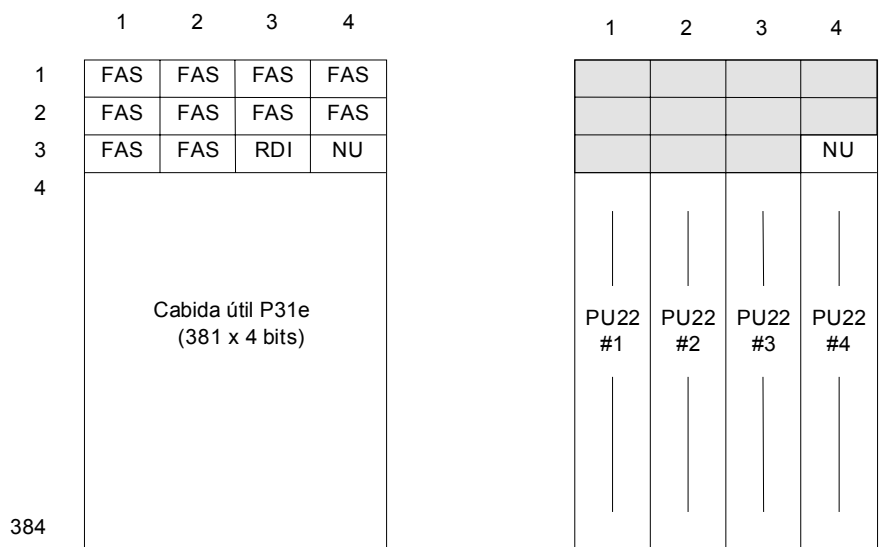


Figura 10-4/G.705 – Señales P31e_CI_D (izquierda) y P31e_AI_D (derecha)

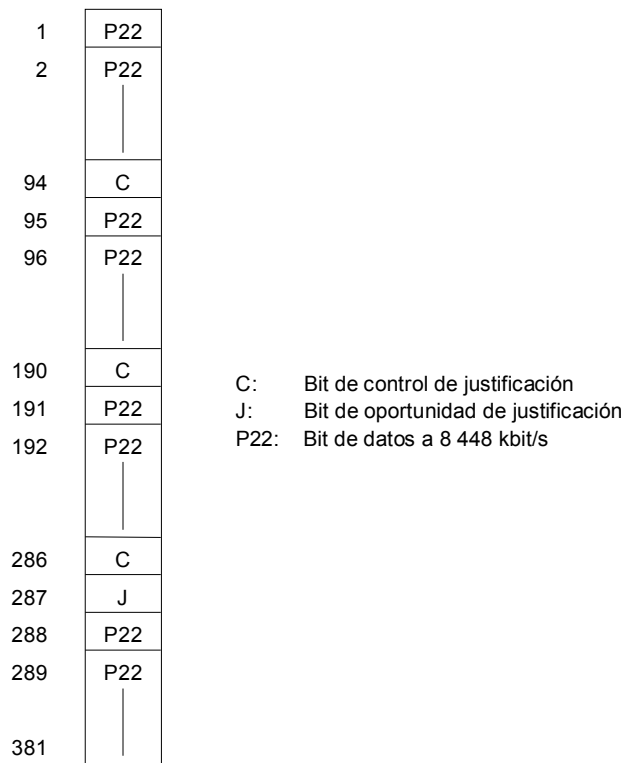


Figura 10-5/G.705 – PU22 #i (i=1,2,3,4) de P31e_AI_D

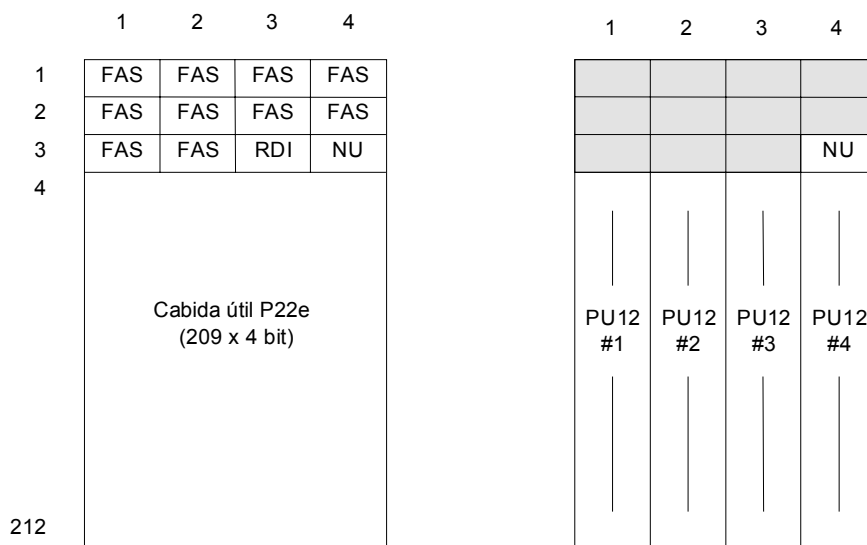


Figura 10-6/G.705 – Señales P22e_CI_D (izquierda) y P22e_AI_D (derecha)

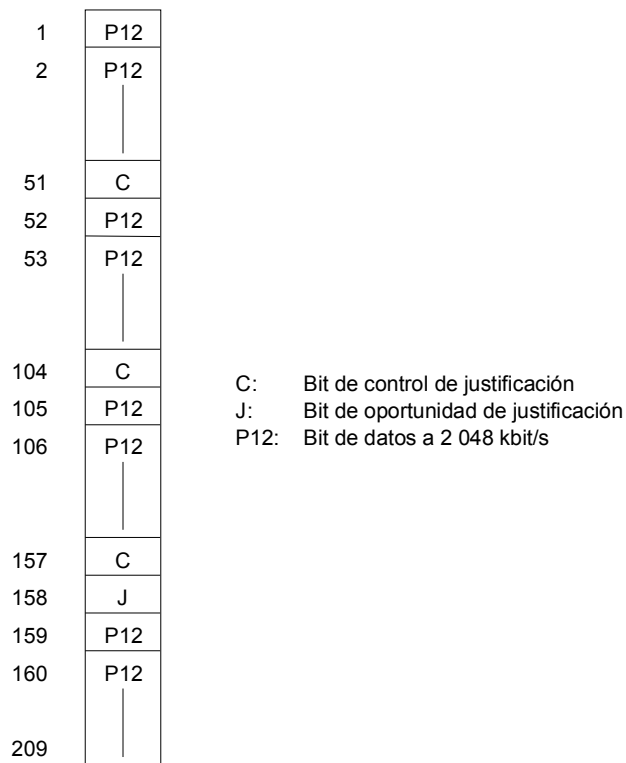


Figura 10-7/G.705 – PU12 #i (i=1,2,3,4) de P22e_AI_D

10.1 Funciones de conexión *Pqe*

La descripción genérica de las funciones de conexión se presenta en 5.6.1/G.806.

10.2 Funciones de terminación de camino *Pqe* *Pqe_TT* y *Pqem_TT* ($q=4, 31, 22$)

10.2.1 Fuente de terminación de camino *Pqe* *Pqe_TT_So*

Diagrama

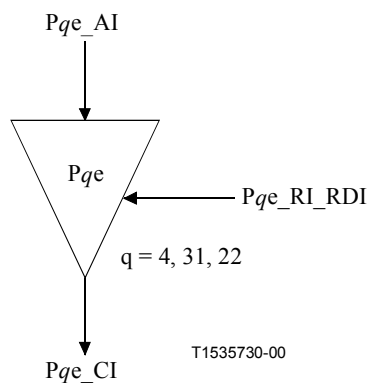


Figura 10-8/G.705 – Diagrama de *Pqe_TT_So*

Interfaces

Cuadro 10-1/G.705 – Señales de entrada y de salida Pqe_TT_So

Entrada(s)	Salida(s)
Pqe_AI_D Pqe_AI_CK Pqe_AI_FS Pqe_RI_RDI	Pqe_CI_D Pqe_CI_CK Pqe_CI_FS

Procesos

Esta función inserta el bit de información RDI y la señal de alineación de trama en la tara de trama. La tara de trama se define como los primeros 16 bits ($q=4$), 12 bits ($q=31, 22$) de esta trama como se especifica en 1.5.2/G.751 [19] ($q=4$), 1.4.2/G.751 ($q=31$) y 5/G.742 [18] ($q=22$).

RDI: Este bit representa el estado de defecto de la Pqe_TT_Sk asociada. La indicación RDI se fijará a "1" en un plazo de 900 ($q=4$), 800 ($q=31$), 600 ($q=22$) μ s, determinado por la función Pqe_TT_Sk asociada, tras la activación Pqe_RI_RDI, y se fijará a "0" en un plazo de 900 ($q=4$), 800 ($q=31$), 600 ($q=22$) μ s al suprimirse la Pqe_RI_RDI.

Señal de alineación de trama (FAS, frame alignment signal): ($q=4$) La función insertará la señal de alineación de trama a 139 264 kbit/s (111110100000) en la tara de trama ($q=31,22$). La función insertará la señal de alineación de trama a 34 368 u 8488 kbit/s (1111010000) en la tara de trama.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

10.2.2 Sumidero de terminación de camino Pqe Pqe_TT_Sk

Diagrama

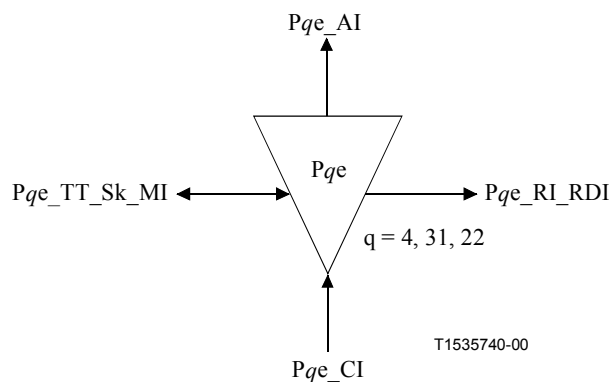


Figura 10-9/G.705 – Diagrama de Pqe_TT_Sk

Interfaces

Cuadro 10-2/G.705 – Señales de entrada y de salida Pqe_TT_Sk

Entrada(s)	Salida(s)
Pqe_CI_D	Pqe_AI_D
Pqe_CI_CK	Pqe_AI_CK
Pqe_CI_FS	Pqe_AI_FS
Pqe_CI_SSF	Pqe_AI_TSF
Pqe_TT_Sk_MI_TPmode	Pqe_RI_RDI
Pqe_TT_Sk_MI_SSF_Reported	Pqe_TT_Sk_MI_cRDI
Pqe_TT_Sk_MI_RDI_Reported	Pqe_TT_Sk_MI_cSSF
Pqe_TT_Sk_MI_1second	Pqe_TT_Sk_MI_pN_DS
	Pqe_TT_Sk_MI_pN_EBC
	Pqe_TT_Sk_MI_pF_DS

Procesos

Esta función recupera el bit de información RDI de la tara de trama como se especifica en 1.5.2/G.751 (q=4), 1.4.2/G.751 (q=31) y 5/G.742 (q=22).

FAS: Los bits FAS de cada trama recibida se comparan con su valor esperado "111110100000" (q=4), "1111010000" (q=31,22). Una diferencia se interpreta como que se han producido uno más errores (nN_B) en el bloque.

RDI: La información transportada en el bit RDI se extrae para permitir el mantenimiento unilateral de un camino (trayecto) bidireccional. La RDI (fila 4, columna 1 (q=4), fila 3, columna 3 (q=31,22)) proporciona información sobre el estado del receptor distante. Un "1" indica un estado RDI, y un "0" indica el estado de funcionamiento normal. El proceso de aplicación se describe en el apéndice II/G.806.

Defectos

La función detectará un defecto RDI (dRDI, *RDI defect*) de acuerdo con la especificación en UIT-T G.775 [7].

Acciones consiguientes

aTSF ← CI_SSF

aRDI ← CI_SSF

Correlación de defectos

cRDI ← dRDI y MON y RDI_Reported

cSSF ← CI_SSF y MON y SSF_Reported

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará de acuerdo con la especificación en UIT-T G.806.

NOTA – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada por un elemento de red se determina por la presencia de las funciones de supervisión de la calidad de gestión de elementos.

Cada segundo se cuenta el número de bloques de extremo cercano con errores (N_Bs), la cual constituye la cuenta de bloques de extremo cercano erróneos (pN_EBC).

A "bloque de extremo cercano" (N_B) es erróneo (nN_B) si uno o más bits FAS son erróneos.

$$pN_EBC \leftarrow \Sigma nN_B$$

Cada segundo en que se produzca al menos un aTSF o dEQ se indicará como un segundo de extremo cercano con defecto (pN_DS).

$$pN_DS \leftarrow aTSF \text{ o } dEQ$$

Cada segundo en que se produzca al menos un dRDI se indicará como un segundo de extremo distante con defecto (pF_DS).

$$pF_DS \leftarrow dRDI$$

10.2.3 Función de supervisión no intrusiva de capa Pqe Pqem_TT_Sk

Diagrama

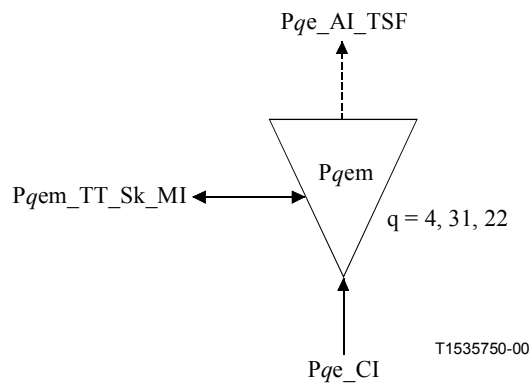


Figura 10-10/G.705 – Diagrama de Pqem_TT_Sk

Interfaces

Cuadro 10-3/G.705 – Señales de entrada y de salida Pqem_TT_Sk

Entrada(s)	Salida(s)
Pqe_CI_D	Pqe_AI_TSF
Pqe_CI_CK	Pqem_TT_Sk_MI_cRDI
Pqe_CI_FS	Pqem_TT_Sk_MI_cSSF
Pqe_CI_SSF	Pqem_TT_Sk_MI_pN_DS
Pqem_TT_Sk_MI_TPmode	Pqem_TT_Sk_MI_pN_EBC
Pqem_TT_Sk_MI_SSF_Reported	Pqem_TT_Sk_MI_pF_DS
Pqem_TT_Sk_MI_RDI_Reported	
Pqem_TT_Sk_MI_1second	

Procesos

Esta función recupera el bit de información RDI de la tara de trama como se especifica en 1.5.2/G.751 (q=4), 1.4.2/G.751 (q=31) y en la cláusula 5/G.742 (q=22).

FAS: Los bits FAS de cada trama recibida se comparan con su valor esperado "111110100000" (q=4), "1111010000" (q=31,22). Una diferencia se interpreta como que se han producido uno más errores (nN_B) en el bloque.

RDI: La información transportada en el bit RDI se extrae para permitir el mantenimiento unilateral de un camino (trayecto) bidireccional. La RDI (fila 4, columna 1 (q=4), fila 3, columna 3 (q=31,22)) proporciona información sobre el estado del receptor distante. Un "1" indica un estado RDI, y un "0"

indica el estado de funcionamiento normal. El proceso de aplicación se describe en el apéndice II/G.806.

Defectos

La función detectará un defecto RDI (dRDI) de acuerdo con la especificación en UIT-T G.775 [7].

Acciones consiguientes

$$aT\text{SF} \leftarrow CI_SSF$$

Correlación de defectos

$$cRDI \leftarrow dRDI \text{ y } MON \text{ y } RDI_Reported$$

$$cSSF \leftarrow CI_SSF \text{ y } MON \text{ y } SSF_Reported$$

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará de acuerdo con la especificación en UIT-T G.806.

NOTA – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada por un elemento de red se determina por la presencia de las funciones de supervisión de la calidad de gestión de elementos.

Cada segundo se cuenta el número de bloques de extremo cercano con errores N_Bs , la cual constituye la cuenta de bloques de extremo cercano erróneos (pN_EBC).

Un "bloque de extremo cercano" (N_B) es erróneo (nN_B) si uno o más bits FAS son erróneos.

$$pN_EBC \leftarrow \sum nN_B$$

Cada segundo en que se produzca al menos un aTSF o dEQ se indicará como un segundo de extremo cercano con defecto (pN_DS).

$$pN_DS \leftarrow aT\text{SF} \text{ o } dEQ$$

Cada segundo en que se produzca al menos un dRDI se indicará como un segundo de extremo distante con defecto (pF_DS).

$$pF_DS \leftarrow dRDI$$

10.3 Funciones de adaptación Pqe ($q=4, 31, 22$)

10.3.1 Fuente de adaptación Pqe a Pyx Pqe/Pyx_A_So ($(q,y) = (4,31), (31,22), (22,12)$)

Diagrama

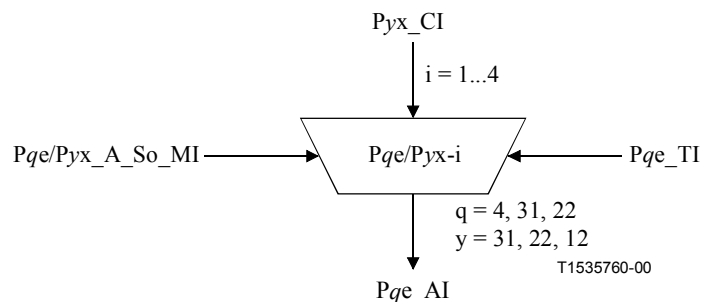


Figura 10-11/G.705 – Diagrama de Pqe/Pyx_A_So

Interfaces

Cuadro 10-4/G.705 – Señales de entrada y de salida Pqe/Pyx_A_So

Entrada(s)	Salida(s)
Pyx_CI_D Pyx_CI_CK Pqe_TI_CK Pqe_TI_FS Pqe/Pyx_A_So_MI_Active	Pqe_AI_D Pqe_AI_CK Pqe_AI_FS

Procesos

Esta función hace corresponder un tren de información plesiócrono 34 368, 8448, 2048 kbit/s, Py (y=31,22,12) con una trama Pqe, como se especifica en 1.5.2/G.751 (y=31), 1.4.2/G.751 (y=22) y 5/G.742 (y=12). Toma Pyx_CI, un tren de bits con una velocidad de 34 368 kbit/s \pm 20 ppm (y=31), 8448 kbit/s \pm 30 ppm (y=22), o 2048 kbit/s \pm 50 ppm (y=12), presente en su entrada y lo inserta en la PU31, PU22, o PU12 #i que tiene una capacidad de 728 (y=31), 381 (y=22), o 209 (y=12) bits y trama de justificación como se muestra en las figuras 10-3, 10-5 y 10-7. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso.

Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria intermedia o memoria tampón). La señal de datos se escribirá en la memoria intermedia bajo el control del reloj de entrada asociado. La señal de datos se leerá de la memoria intermedia bajo el control del reloj Pqe, la posición en la trama (Pqe_TI), y decisiones de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función Pqe/Pyx_A_So. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando los bits C de control de justificación (figuras 10-3, 10-5 y 10-7).

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva. Al ejecutarse una acción de justificación positiva, la lectura de 1 bit de datos deberá cancelarse una vez y no se escribe ningún dato en el bit de oportunidad de justificación, bit J.

NOTA – Queda en estudio un requisito relativo a la introducción de un valor máximo para el error de fase generado por el proceso de justificación.

Tamaño de la memoria intermedia: Este proceso de justificación no introducirá errores cuando la frecuencia del reloj de entrada (Pyx_CI_CK) esté comprendida en la gama 34 368 kbit/s \pm 20 ppm (y=31), 8448 kbit/s \pm 30 ppm (y=22), o 2048 kbit/s \pm 50 ppm (y=12) y una fluctuación de fase especificada en UIT-T G.823, y el reloj Pqe (Pqe_TI_CK) tenga una frecuencia y una fluctuación de fase comprendidas en la gama especificada en 4.4. Cualquier escalón de frecuencia del reloj de entrada, dentro de esta gama, no producirá ningún error.

Bits C – Generación de bits de control de justificación: La función generará los bits de control de justificación (CCCCC (y=31), CCC (y=22,12)) de acuerdo con la especificación en UIT-T G.751 [19] (y=31), UIT-T G.742 [18] (y=22,12). Insertará los bits de control de justificación en las posiciones de bit C adecuadas.

Intervalo de tiempo PU-w: La función fuente de adaptación tiene acceso a un PU-w específico del punto de acceso Pqe. El PU-w se define por el parámetro i (i=1 a 4).

Activación: La función ganará acceso al punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no ganará acceso a este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Monitorización de la calidad de funcionamiento: Ninguna.

10.3.2 Sumidero de adaptación Pqe a Pyx Pqe/Pyx_A_Sk ((q,y) = (4,31), (31,22), (22,12))

Diagrama

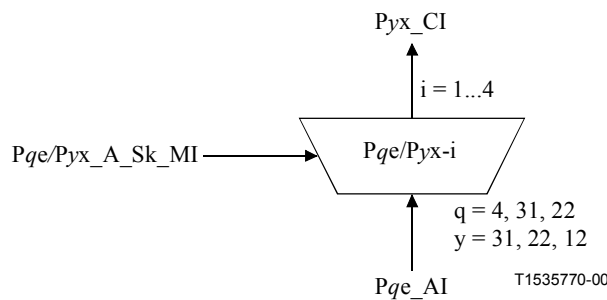


Figura 10-12/G.705 – Diagrama de Pqe/Pyx_A_Sk

Interfaces

Cuadro 10-5/G.705 – Señales de entrada y de salida Pqe/Pyx_A_Sk

Entrada(s)	Salida(s)
Pqe_AI_D Pqe_AI_CK Pqe_AI_FS Pqe_AI_TSF Pqe/Pyx_A_Sk_MI_Active	Pyx_CI_D Pyx_CI_CK Pyx_CI_SSF

Procesos

Esta función recupera un tren de información plesiócrono, 34 368, 8448, 2048 kbit/s, Py, de la trama Pqe como se especifica en 1.5.2/G.751 (y=31), sección 1.4.2/G.751 (y=22) y cláusula 5/G.742 (y=12). La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso.

Bits C – Interpretación del control de justificación: La función efectuará la interpretación del control de justificación de acuerdo con UIT-T G.751 (y=31,22), Recomendación G.742 (y=12) para recuperar la señal 34 368, 8448, 2048 kbit/s (Py) de la señal de cabida útil 139 264, 34 368, 8448 kbit/s (Pqe). Si la mayoría de los bits C es "0" se considerara que el bit J es un bit de datos, y de lo contrario (mayoría de bits C es "1") se considerará que el bit J es un bit de justificación y por consiguiente no se tendrá en cuenta.

Proceso de alisado y de limitación de la fluctuación de fase: La función proporcionará un proceso de alisado del reloj y un almacenamiento elástico (memoria tampón o memoria tampón). La señal de datos 34 368, 8448, 2048 kbit/s se escribirá en la memoria tampón bajo el control del reloj de entrada (distribuido en intervalos) asociado. La señal de datos se leerá de la memoria tampón bajo el control de un reloj alisado (uniformemente espaciado) 34 368 kHz ± 20 ppm (y=31), 8448 kHz

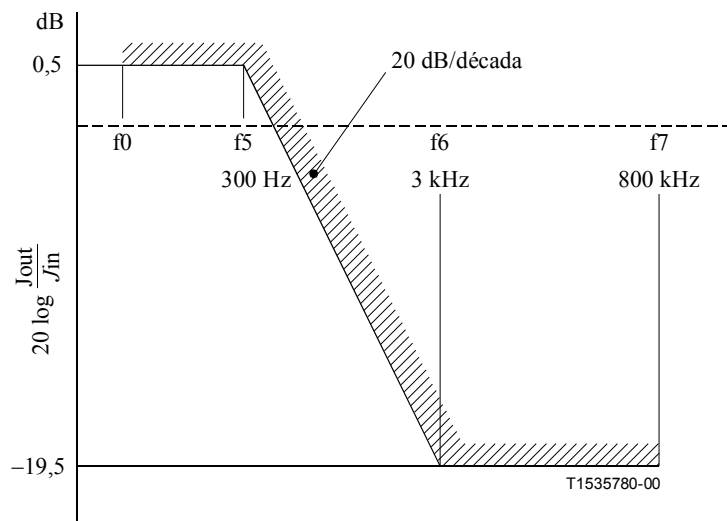
± 30 ppm ($y=22$), 2048 kHz ± 50 ppm ($y=12$) (la velocidad se determina por la señal 34, 8, 2 Mbit/s a la entrada de la $P_{qe}/P_{yx_A_So}$, $P_{qe}/P_{ye_A_So}$, o $P_{qe}/P_{ys_A_So}$ distante).

La fluctuación de fase residual causada por las justificaciones de bits (medida en la interfaz 34 368, 8448, 2048 kbit/s) tendrá una magnitud tal que la fluctuación de fase cresta a cresta en la salida 34 368, 8448, 2048 kbit/s (tratándose de un afluente) en ausencia de la fluctuación de fase a la entrada no será superior a 0,3 UI cuando se mida en la gama de frecuencias hasta 800 kHz ($y=31$), 0,25 UI cuando se mida en la gama de frecuencias hasta 400 kHz ($W=22$), 0,25 UI cuando se mida en la gama de frecuencias hasta 100 kHz ($y=12$).

Cuando se mida con un instrumento provisto de un filtro de paso de banda con una frecuencia de corte inferior de 10 ($y=31$), 3 ($y=22$), 18 ($y=12$) kHz, un régimen de disminución de 20 dB/década y un límite superior de 800 ($y=31$), 400 ($y=22$), 100 ($y=12$) kHz, la fluctuación de fase cresta a cresta a la salida no será superior a 0,05 UI con una probabilidad de 99,9 % durante un período de medición de 10 s.

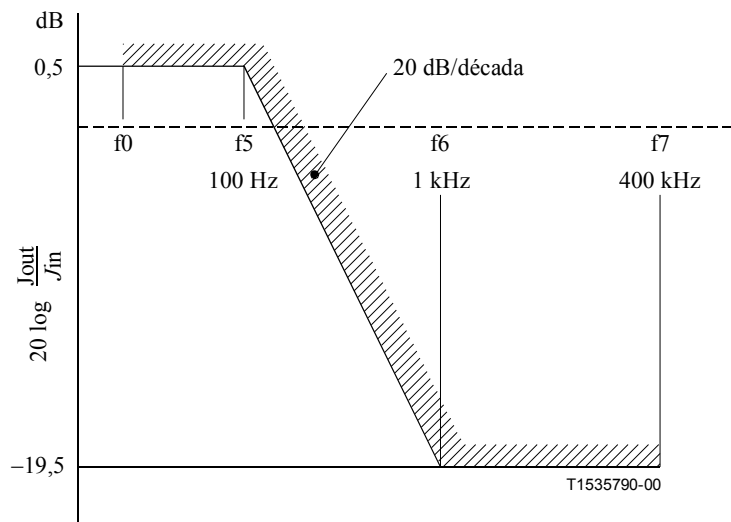
NOTA – Para interfaces 2048 que satisfacen la opción nacional de una Q elevada, descrita detalladamente en UIT-T G.703, la frecuencia de corte inferior para la medición antes mencionada deberá ser de 700 Hz ($y=12$).

Característica de transferencia de fluctuación de fase: Una señal de 34 368, 8448, 2048 kbit/s, modulada por una fluctuación de fase sinusoidal, aplicada una fuente de adaptación y recuperada del sumidero de adaptación, tendrá una característica de transferencia de fluctuación de fase comprendida dentro de los límites de ganancia/frecuencia indicados en las figuras 10-13, 10-14 y 10-15. El contenido binario equivalente de la señal de prueba debe ser 1000.



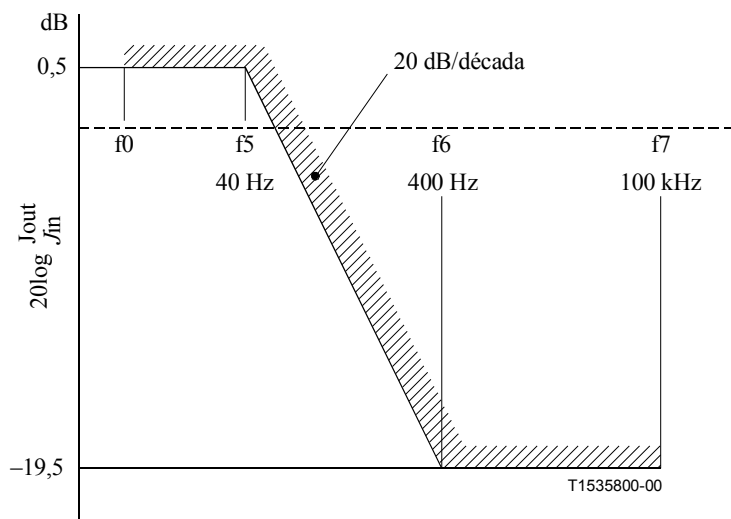
NOTA – La frecuencia f_0 deberá ser inferior a 20 Hz y lo más baja posible (por ejemplo, 10 Hz), teniendo en cuenta las limitaciones del equipo de medición.

Figura 10-13/G.705 – Característica de transferencia de fluctuación de fase para la señal de 34 368 kbit/s



NOTA – La frecuencia f_0 deberá ser inferior a 20 Hz y lo más baja posible (por ejemplo, 10 Hz), teniendo en cuenta las limitaciones del equipo de medición.

Figura 10-14/G.705 – Característica de transferencia de fluctuación de fase para la señal de 8448 kbit/s



NOTA – La frecuencia f_0 deberá ser inferior a 20 Hz y lo más baja posible (por ejemplo, 10 Hz), teniendo en cuenta las limitaciones del equipo de medición.

Figura 10-15/G.705 – Característica de transferencia de fluctuación de fase para la señal de 2048 kbit/s

Tamaño de la memoria tampón: En presencia de fluctuación de fase como se especifica en UIT-T G.823 [14] y una frecuencia en la gama 34 368 kbit/s \pm 20 ppm ($y=31$), 8448 kbit/s \pm 30 ppm ($y=22$), 2048 kbit/s \pm 50 ppm ($y=12$), esta justificación no introducirá ningún error.

Tras un escalón de frecuencia de la señal P_{yx} transportada por la P_{qe_AI} (por ejemplo, debido a la recepción de CI desde un nuevo $P_{yx_TT_So}$ en el extremo distante o la supresión de la señal todos UNOS (AIS) con un desplazamiento de frecuencia) habrá un tiempo máximo de recuperación de X segundos, después del cual este proceso no generará ningún error de bit.

El valor de X queda en estudio; se ha propuesto un valor de 1 segundo.

Intervalo de tiempo PU-w: La función sumidero de adaptación tiene acceso a un PU-w específico del punto de acceso Pqe. El PU-w se define por el parámetro i (i=1 a 4).

Activación: La función efectuará la operación antes mencionada cuando sea activada (MI – Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_TSF

aSSF ← AI_TSF

Al declararse aAIS la función presentará a su salida una señal todos UNOS (AIS) – que se ajusta a los límites de frecuencia para esta señal [una velocidad binaria en la gama de 34 368 kbit/s ± 20 ppm (y=31), 8448 kbit/s ± 30 ppm (y=22), 2048 kbit/s ± 50 ppm (y=12)] – en un plazo de 900 (y=31), 800 (y=22), 600 (y=12) µs; al desaparecer aAIS la función presentará en su salida datos normales en un plazo de 900 (y=31), 800 (y=22), 600 (y=12) µs.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

10.3.3 Fuente de adaptación Pqe a Pye Pqe/Pye_A_So ((q,y) = (4,31), (31,22))

Diagrama

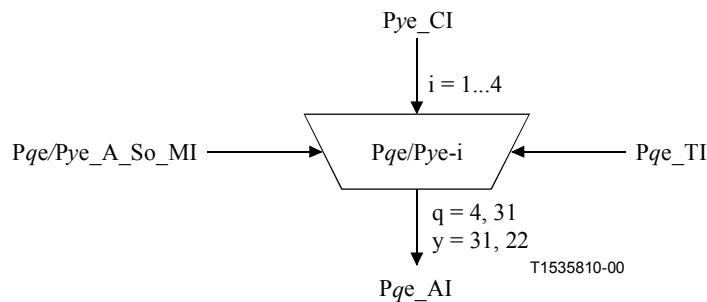


Figura 10-16/G.705 – Diagrama de Pqe/Pye_A_So

Interfaces

Cuadro 10-6/G.705 – Señales de entrada y de salida Pqe/Pye_A_So

Entrada(s)	Salida(s)
Pye_CI_D Pye_CI_CK Pye_CI_FS Pqe_TI_CK Pqe_TI_FS Pqe/Pye_A_So_MI_Active	Pqe_AI_D Pqe_AI_CK Pqe_AI_FS

Procesos

Esta función hace corresponder un tren de información plesiócrono 34 368, 8448 kbit/s, P_y ($y=31,22$) con una trama P_{qe} , como se especifica en 1.5.2/G.751 ($y=31$) y 1.4.2/G.751 ($y=22$). Toma P_{ye_CI} , un tren de bits con una velocidad de 34 368 kbit/s ± 20 ppm ($y=31$), 8448 kbit/s ± 30 ppm ($y=22$), presente en su entrada y lo inserta en el $PU_w \#i$ que tiene una capacidad de 728 ($y=31$), 381 ($y=22$), bits y la trama de justificación. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso.

Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón). La señal de datos se escribirá en la memoria tampón bajo el control del reloj de entrada asociado. La señal de datos se leerá de la memoria tampón bajo el control del reloj P_{qe} , la posición en la trama (P_{qe_TI}), y decisiones de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función $P_{qe}/P_{ye_A_So}$. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando los bits C de control de justificación.

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva. Al ejecutarse una acción de justificación positiva, la lectura de 1 bit de datos deberá cancelarse y no se escribe ningún dato en el bit de oportunidad de justificación, bit J .

NOTA – Queda en estudio un requisito relativo a la introducción de un valor máximo para el error de fase generado por el proceso de justificación.

Tamaño de la memoria tampón: Este proceso de justificación no introducirá errores cuando la frecuencia del reloj de entrada ($P_{yx_CI_CK}$) esté comprendida en la gama 34 368 kbit/s ± 20 ppm ($y=31$), 8448 kbit/s ± 30 ppm ($y=22$) y una fluctuación de fase especificada en UIT-T G.823, y el reloj P_{qe} ($P_{qe_TI_CK}$) tenga una frecuencia y una fluctuación de fase comprendidas en la gama especificada en 4.4. Cualquier escalón de frecuencia del reloj de entrada, dentro de esta gama, no producirá ningún error.

Bits C – Generación de bits de control de justificación: La función generará los bits de control de justificación (CCCCC ($y=31$), CCC ($y=22$)) de acuerdo con la especificación en UIT-T G.751 ($y=31$), UIT-T G.742 ($y=22$). Insertará los bits de control de justificación en las posiciones de bit C adecuadas.

Intervalo de tiempo $PU-w$: La función fuente de adaptación tiene acceso a un $PU-w$ específico del punto de acceso P_{qe} . El $PU-w$ se define por el parámetro i ($i=1$ a 4).

Activación: La función ganará acceso al punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no ganará acceso a este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

10.3.4 Sumidero de adaptación Pqe a Pye Pqe/Pye_A_Sk ((q,y) = (4,31), (31,22))

Diagrama

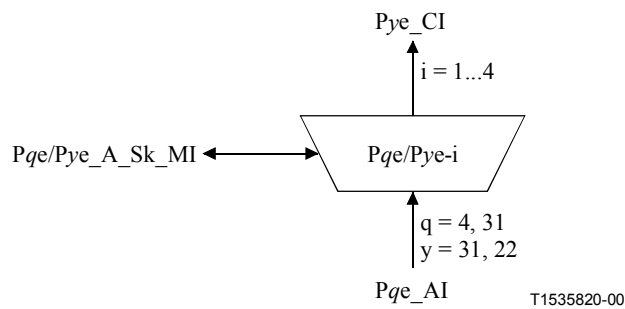


Figura 10-17/G.705 – Diagrama de Pqe/Pye_A_Sk

Interfaces

Cuadro 10-7/G.705 – Señales de entrada y de salida Pqe/Pye_A_Sk

Entrada(s)	Salida(s)
Pqe_AI_D	Pye_CI_D
Pqe_AI_CK	Pye_CI_CK
Pqe_AI_FS	Pye_CI_FS
Pqe_AI_TSF	Pye_CI_SSF
Pqe/Pye_A_Sk_MI_Active	Pqe/Pye_A_Sk_MI_cLOF
Pqe/Pye_A_Sk_MI_AIS_Reported	Pqe/Pye_A_Sk_MI_cAIS

Procesos

Esta función recupera un tren de información plesiócrono, 34 368, 8448 kbit/s, Py, de la trama Pqe como se especifica en 1.5.2/G.751 (y=31) y 1.4.2/G.751 (y=22). Recupera asimismo la información de comienzo de trama para la señal afluyente Py. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso.

Bits C – Interpretación del control de justificación: La función efectuará la interpretación del control de justificación de acuerdo con UIT-T G.751 para recuperar la señal 34 368, 8448 kbit/s (Py) de la señal de cabida útil 139 264, 34 368 kbit/s (Pqe). Si la mayoría de los bits C es "0" se considerará que el bit J es un bit de datos, y de lo contrario (si la mayoría de bits C es "1") se considerará que el bit J es un bit de justificación y por consiguiente no se tendrá en cuenta.

Proceso de alisado y limitación de la fluctuación de fase: La función proporcionará un proceso de alisado del reloj y un almacenamiento elástico (memoria tampón). La señal de datos 34 368, 8448 kbit/s se escribirá en la memoria tampón bajo el control del reloj de entrada (distribuido en intervalos) asociado. La señal de datos se leerá de la memoria tampón bajo el control de un reloj alisado (uniformemente espaciado) 34 368 kHz ± 20 ppm (y=31), 8448 kHz ± 30 ppm (y=22) (la velocidad se determina por la señal 34,8 Mbit/s, a la entrada de la Pqe/Pye_A_So distante).

La fluctuación de fase residual causada por las justificaciones de bits queda en estudio.

Tamaño de la memoria tampón: En presencia de fluctuación de fase como se especifica en UIT-T G.823 y una frecuencia en la gama 34 368 kbit/s \pm 20 ppm (y=31), 8448 kbit/s \pm 30 ppm (y=22), esta justificación no introducirá ningún error.

Tras un escalón de frecuencia de la señal Pye transportada por la Pqe_AI [por ejemplo, debido a la recepción de CI desde un nuevo Pye_TT_So en el extremo distante o la supresión de la señal todos UNOS (AIS) con un desplazamiento de frecuencia] habrá un tiempo máximo de recuperación de X segundos, después del cual este proceso no generará ningún error de bit.

El valor de X queda en estudio; se ha propuesto un valor de 1 segundo.

Intervalo de tiempo PU-w: La función sumidero de adaptación tiene acceso a un PU-w específico del punto de acceso Pqe. El PU-w se define por el parámetro i (i=1 a 4).

Activación: La función efectuará la operación antes mencionada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D) y no informará su estado a través del punto de gestión.

Alineación de trama: La función efectuará la alineación de trama de la señal 34 368, 8448 kbit/s como se especifica en 8.2.

Defectos

La función detectará y eliminará dLOF como se especifica en 6.2.

La función detectará un defecto AIS (dAIS) de acuerdo con la especificación en UIT-T G.775.

Acciones consiguientes

aAIS \leftarrow dAIS o dLOF

aSSF \leftarrow dAIS o dLOF

Al declararse aAIS la función presentará a su salida una señal todos UNOS (AIS) – que se ajusta a los límites de frecuencia para esta señal (una velocidad binaria en la gama de 34 368 kbit/s \pm 20 ppm (y=31), 8448 kbit/s \pm 30 ppm (y=22)) – en un plazo de 900 (y=31), 800 (y=22) μ s; al desaparecer aAIS la función presentará en su salida datos normales en un plazo de 900 (y=31), 800 (y=22) μ s.

Correlación de defectos

cAIS \leftarrow dAIS y (no AI_TSF) y AIS_Reported

cLOF \leftarrow dLOF y no dAIS

Supervisión de la calidad de funcionamiento: Ninguna.

10.3.5 Fuente de adaptación P4e a P31s P4e/P31s_A_So

Diagrama

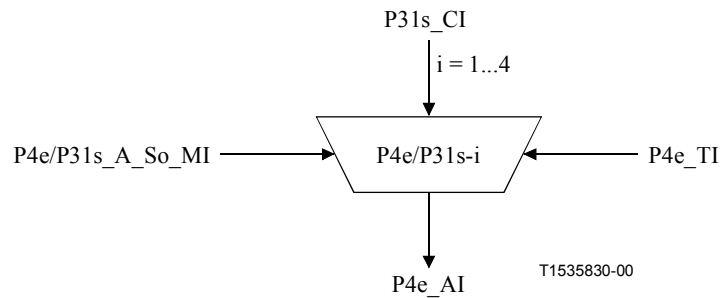


Figura 10-18/G.705 – Diagrama de P4e/P31s_A_So

Interfaces

Cuadro 10-8/G.705 – Señales de entrada y de salida P4e/P31s_A_So

Entrada(s)	Salida(s)
P31s_CI_D	P4e_AI_D
P31s_CI_CK	P4e_AI_CK
P4e_TI_CK	P4e_AI_FS
P4e_TI_FS	
P4e/P31s_A_So_MI_Active	

Procesos

Esta función hace corresponder un tren de información plesiócrono 34 368 kbit/s, P31s, con una trama P4e (figura 10-2), como se especifica en 1.5.2/G.751. Toma P31s_CI, un tren de bits con una velocidad de 34 368 kbit/s \pm 4,6 ppm (véase la nota 1), presente en su entrada y lo inserta en el PU31 #i que tiene una capacidad de 728 bits y la trama de justificación como se muestra en la figura 10-3. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso.

NOTA 1 – La señal 34 368 Mbit/s con una trama de 125 μ s de acuerdo con UIT-T G.832 [14] nominalmente está enganchada a un PRC.

Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón). La señal de datos se escribirá en la memoria tampón bajo el control del reloj de entrada asociado. La señal de datos se leerá de la memoria tampón bajo el control del reloj P4e, la posición en la trama (P4e_TI), y decisiones de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función P4e/P31s_A_So. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando los bits C de control de justificación (figura 10-3).

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva. Al ejecutarse una acción de justificación positiva, la lectura de 1 bit de datos deberá cancelarse y no se escribe ningún dato en el bit de oportunidad de justificación, bit J.

NOTA 2 – Queda en estudio un requisito relativo a la introducción de un valor máximo para el error de fase generado por el proceso de justificación.

Tamaño de la memoria tampón: Este proceso de justificación no introducirá errores cuando la frecuencia del reloj de entrada (P31s_CI_CK) esté comprendida en la gama 34 368 kbit/s \pm 20 ppm y una fluctuación de fase especificada en UIT-T G.823, y el reloj Pqe (Pqe_TI_CK) tenga una frecuencia y una fluctuación de fase comprendidas en la gama especificada en 4.4. Cualquier escalón de frecuencia del reloj de entrada, dentro de esta gama, no producirá ningún error.

Bits C – Generación de bits de control de justificación: La función generará los bits de control de justificación (CCCCC) de acuerdo con la especificación en UIT-T G.751. Insertará los bits de control de justificación en las posiciones de bit C adecuadas.

Intervalo de tiempo PU-31: La función fuente de adaptación tiene acceso a un PU-31 específico del punto de acceso P4e. El PU-31 se define por el parámetro *i* (*i*=1 a 4).

Activación: La función ganará acceso al punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no ganará acceso a este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

10.3.6 Sumidero de adaptación P4e a P31s P4e/P31s_A_Sk

Diagrama

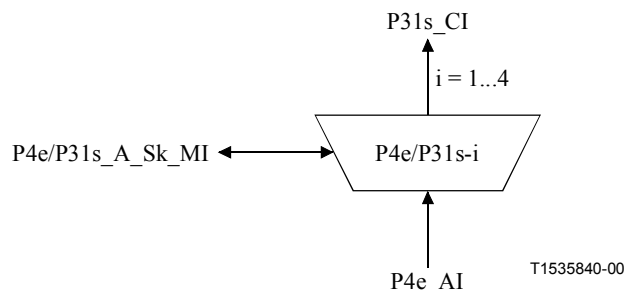


Figura 10-19/G.705 – Diagrama de P4e/P31s_A_Sk

Interfaces

Cuadro 10-9/G.705 – Señales de entrada y de salida P4e/P31s_A_Sk

Entrada(s)	Salida(s)
P4e_AI_D	P31s_CI_D
P4e_AI_CK	P31s_CI_CK
P4e_AI_FS	P31s_CI_FS
P4e_AI_TSF	P31s_CI_SSF
P4e/P31s_A_Sk_MI_Active	P4e/P31s_A_Sk_MI_cLOF
P4e/P31s_A_Sk_MI_AIS_Reported	P4e/P31s_A_Sk_MI_cAIS

Procesos

Esta función recupera un tren de información plesiócrono, 34 368 kbit/s, P31 (figuras 10-2 y 10-3), de la trama P4e como se especifica en 1.5.2/G.751. Recupera asimismo la información de comienzo

de trama para la señal afluente P31. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso. Suministra a la capa de distribución de sincronización la señal de temporización recuperada.

Bits C – Interpretación del control de justificación: La función efectuará la interpretación del control de justificación de acuerdo con UIT-T G.751 para recuperar la señal 34 368 kbit/s (P31) de la señal de cabida útil 139 264 kbit/s (P4e). Si la mayoría de los bits C es "0" se considerará que el bit J es un bit de datos, y de lo contrario (si la mayoría de bits C es "1") se considerará que el bit J es un bit de justificación y por consiguiente no se tendrá en cuenta.

Proceso de alisado y limitación de la fluctuación de fase: La función proporcionará un proceso de alisado del reloj y un almacenamiento elástico (memoria tampón). La señal de datos 34 368 kbit/s se escribirá en la memoria tampón bajo el control del reloj de entrada (distribuido en intervalos) asociado. La señal de datos se leerá de la memoria tampón bajo el control de un reloj alisado (uniformemente espaciado) 34 368 kHz \pm 20 ppm (la velocidad se determina por la señal 34 Mbit/s, a la entrada de la P4e/P31s_A_So distante).

NOTA – La señal P31s está enganchada nominalmente a un PRC. Sin embargo, en condiciones de avería, la señal P31s se reemplaza por una señal todos UNOS (AIS) con una tolerancia de frecuencia de 20 ppm.

La fluctuación de fase residual causada por las justificaciones de bits queda en estudio.

Tamaño de la memoria tampón: En presencia de fluctuación de fase como se especifica en UIT-T G.823 y una frecuencia en la gama 34 368 kbit/s \pm 20 ppm, esta justificación no introducirá ningún error.

Tras un escalón de frecuencia de la señal P31s transportada por la Pqe_AI [por ejemplo, debido a la recepción de P31s CI desde un nuevo P31s_TT_So en el extremo distante o la supresión de la señal todos UNOS (AIS) con un desplazamiento de frecuencia] habrá un tiempo máximo de recuperación de X segundos, después del cual este proceso no generará ningún error de bit.

El valor de X queda en estudio; se ha propuesto un valor de 1 segundo.

Intervalo de tiempo PU-31: La función sumidero de adaptación tiene acceso a un PU-31 específico del punto de acceso P4e. El PU-31 se define por el parámetro i (i=1 a 4).

Activación: La función efectuará la operación antes mencionada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D) y no informará su estado a través del punto de gestión.

Alineación de trama: La función efectuará la alineación de trama de la señal 34 368 kbit/s como se especifica en 8.2.

Defectos

La función detectará y eliminará dLOF como se especifica en 6.2.

El defecto AIS (dAIS) será detectado y eliminado como se especifica en 6.2.6/G.806 [11].

Acciones consiguientes

aAIS \leftarrow dAIS o dLOF

aSSF \leftarrow dAIS o dLOF

Al declararse aAIS la función presentará a su salida una señal todos UNOS (AIS) – que se ajusta a los límites de frecuencia para esta señal (una velocidad binaria en la gama de 34 368 kbit/s \pm 20 ppm) – en un plazo de 250 μ s; al desaparecer aAIS la función presentará en su salida datos normales en un plazo de 250 μ s.

Correlación de defectos

cAIS \leftarrow dAIS y (no AI_TSF) y AIS_Reported

cLOF ← dLOF y (no dAIS)

Supervisión de la calidad de funcionamiento: Ninguna.

10.3.7 Fuente de adaptación P22e a P12s P22e/P12s_A_So

Diagrama

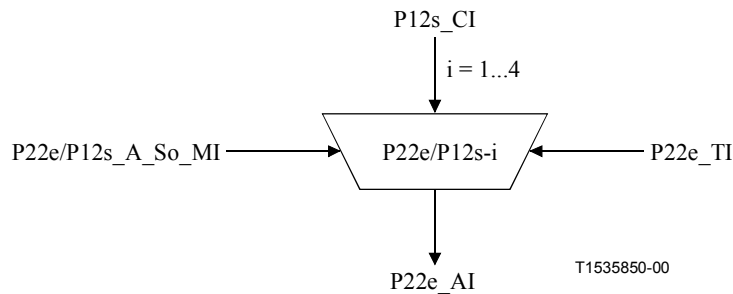


Figura 10-20/G.705 – Diagrama de P22e/P12s_A_So

Interfaces

Cuadro 10-10/G.705 – Señales de entrada y de salida P22e/P12s_A_So

Entrada(s)	Salida(s)
P12s_CI_D	P22e_AI_D
P12s_CI_CK	P22e_AI_CK
P22e_TI_CK	P22e_AI_FS
P22e_TI_FS	
P22e/P12s_A_So_MI_Active	

Procesos

Esta función hace corresponder un tren de información plesiócrono 2048 kbit/s, P12s, con una trama P22e (figura 10-6), como se especifica en la cláusula 5/G.742. Toma P12s_CI, un tren de bits con una velocidad de 2048 kbit/s ± 50 ppm (véase la nota 1), presente en su entrada y lo inserta en el PU12 #i que tiene una capacidad de 209 bits y la trama de justificación como se muestra en la figura 10-7. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso.

NOTA 1 – La señal 2048 kbit/s con una trama de 125 µs de acuerdo con UIT-T G.704 nominalmente está enganchada a un PRC.

Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón). La señal de datos se escribirá en la memoria tampón bajo el control del reloj de entrada asociado. La señal de datos se leerá de la memoria tampón bajo el control del reloj P22e, la posición en la trama (P22e_TI), y decisiones de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función P22e/P12s_A_So. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando los bits C de control de justificación (figura 10-7).

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva. Al ejecutarse una acción de justificación positiva, la lectura de 1 bit de datos deberá cancelarse y no se escribe ningún dato en el bit de oportunidad de justificación, bit J.

NOTA 2 – Queda en estudio un requisito relativo a la introducción de un valor máximo para el error de fase generado por el proceso de justificación.

Tamaño de la memoria tampón: Este proceso de justificación no introducirá errores cuando la frecuencia del reloj de entrada (P12s_CI_CK) esté comprendida en la gama 2048 kbit/s \pm 50 ppm y una fluctuación de fase especificada en UIT-T G.823, y el reloj P22e (P22e_TI_CK) tenga una frecuencia y una fluctuación de fase comprendidas en la gama especificada en 5.5. Cualquier escalón de frecuencia del reloj de entrada, dentro de esta gama, no producirá ningún error.

Bits C – Generación de bits de control de justificación: La función generará los bits de control de justificación (C, *justification control (C) bits*) de acuerdo con la especificación en UIT-T G.742. Insertará los bits de control de justificación en las posiciones de bit C adecuadas.

Intervalo de tiempo PU-12: La función fuente de adaptación tiene acceso a un PU-12 específico del punto de acceso P22e. El PU-12 se define por el parámetro i (i=1 a 4).

Activación: La función ganará acceso al punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no ganará acceso a este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

10.3.8 Sumidero de adaptación P22e a P12s P22e/P12s_A_Sk

Diagrama

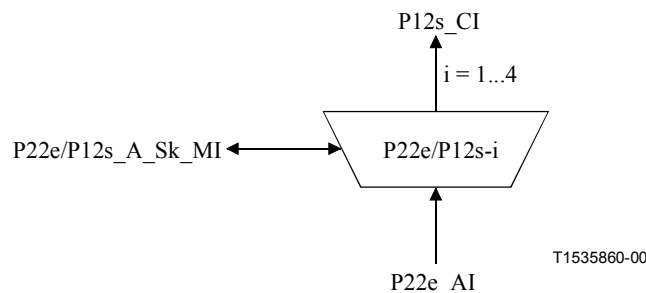


Figura 10-21/G.705 – Diagrama de P22e/P12s_A_Sk

Interfaces

Cuadro 10-11/G.705 – Señales de entrada y de salida P22e/P12s_A_Sk

Entrada(s)	Salida(s)
P22e_AI_D	P12s_CI_D
P22e_AI_CK	P12s_CI_CK
P22e_AI_FS	P12s_CI_SSF
P22e_AI_TSF	P12s_CI_FS
P22e/P12s_A_Sk_MI_Active	P12s_CI_MFS
P22e/P12s_A_Sk_MI_AIS_Reported	P12s_CI_MFP
P22e/P12s_A_Sk_MI_CRC4mode	P22e/P12s_A_Sk_MI_cLOF
	P22e/P12s_A_Sk_MI_cAIS
	P22e/P12s_A_Sk_MI_NCI

Procesos

Esta función recupera un tren de información plesiócrono, 2048 kbit/s, P12s (figuras 10-5, 10-6 y 10-7), de la trama P22e como se especifica en la cláusula 5/G.742. Recupera asimismo la información de comienzo de trama para la señal afluente P12s. La función puede ser activada/desactivada cuando se conectan múltiples funciones de adaptación de cabida útil al punto de acceso. Suministra a la capa de distribución de sincronización la señal de temporización recuperada.

Bits C – Interpretación del control de justificación: La función efectuará la interpretación del control de justificación de acuerdo con UIT-T G.742 para recuperar la señal 2048 kbit/s (P12) de la señal de cabida útil 8448 kbit/s (P22e). Si la mayoría de los bits C es "0" se considerará que el bit J es un bit de datos, y de lo contrario (si la mayoría de bits C es "1") se considerará que el bit J es un bit de justificación y por consiguiente no se tendrá en cuenta.

Proceso de alisado y limitación de la fluctuación de fase: La función proporcionará un proceso de alisado del reloj y un almacenamiento elástico (memoria tampón). La señal de datos 2048 kbit/s se escribirá en la memoria tampón bajo el control del reloj de entrada (distribuido en intervalos) asociado. La señal de datos se leerá de la memoria tampón bajo el control de un reloj alisado (uniformemente espaciado) 2048 kHz \pm 50 ppm (la velocidad se determina por la señal 2 Mbit/s, a la entrada de la P22e/P12s_A_So distante).

NOTA 1 – La señal P12s está enganchada nominalmente a un PRC. Sin embargo, en condiciones de avería, la señal P12s se reemplaza por una señal todos UNOS (AIS) con una tolerancia de frecuencia de 50 ppm.

La fluctuación de fase residual causada por las justificaciones de bits queda en estudio.

NOTA 2 – Para interfaces que satisfacen la opción nacional de una Q elevada, descrita en detalle en UIT-T G.703 [2], la frecuencia de corte inferior para la mencionada medición debe ser 700 Hz.

Tamaño de la memoria tampón: En presencia de fluctuación de fase como se especifica en UIT-T G.823 [14] y una frecuencia en la gama 2048 kbit/s \pm 50 ppm, esta justificación no introducirá ningún error.

Tras un escalón de frecuencia de la señal P12s transportada por la P22e_AI (por ejemplo, debido a la recepción de P12s CI desde un nuevo P12s_TT_So en el extremo distante o la supresión de la señal todos UNOS (AIS) con un desplazamiento de frecuencia) habrá un tiempo máximo de recuperación de X segundos, después del cual este proceso no generará ningún error de bit.

El valor de X queda en estudio; se ha propuesto un valor de 1 segundo.

Intervalo de tiempo PU-12: La función sumidero de adaptación tiene acceso a un PU-12 específico del punto de acceso P22e. El PU-12 se define por el parámetro i (i=1 a 4).

Activación: La función efectuará la operación antes mencionada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D) y no informará su estado a través del punto de gestión.

Alineación de trama básica y de multitrama CRC-4: La función efectuará la alineación como se especifica en 8.2.

Defectos

La función detectará el defecto dLOF como se especifica en UIT-T G.706 [4].

La función eliminará el defecto dLOF como se especifica en UIT-T G.706.

La función informará el estado NCI en el modo de interfuncionamiento CRC-4 automático como se especifica en UIT-T G.706.

El defecto dAIS será detectado como se especifica en UIT-T G.775 [7].

Acciones consiguientes

aAIS ← dAIS o dLOF

aSSF ← dAIS o dLOF

Al declararse aAIS la función presentará a su salida una señal todos UNOS (AIS) – que se ajusta a los límites de frecuencia para esta señal (una velocidad binaria en la gama de 2048 kbit/s ± 50 ppm) – en un plazo de 2 ms; al desaparecer aAIS la función presentará en su salida datos normales en un plazo de 2 ms.

Correlación de defectos

cAIS ← dAIS y (no AI_TSF) y AIS_Reported

cLOF ← dLOF y (no dAIS) y (no AI_TSF)

Supervisión de la calidad de funcionamiento: Ninguna.

10.4 Fuente de adaptación de reloj de equipo PDH Pqe Pqe_PEC (q=4, 31, 22)

Diagrama

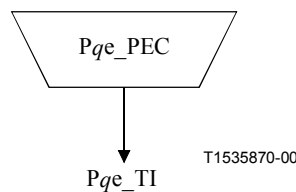


Figura 10-22/G.705 – Diagrama de Pqe_PEC_A_So

Interfaces

Cuadro 10-12/G.705 – Señales de entrada y de salida Pqe_PEC_A_So

Entrada(s)	Salida(s)
	Pqe_TI_CK Pqe_TI_FS

Procesos

Esta función genera la señal de reloj de 140 (q=4), 34 (q=31), 8 (q=22) Mbit/s y la señal de comienzo de trama para temporizar las funciones de fuente de adaptación en esta capa.

Generación de reloj: La función generará la señal de referencia (de bit) de reloj Pqe_TI_CK para la señal Pqe . La velocidad binaria de Pqe_TI_CK estará comprendida en la gama de 139 264 kbit/s ± 15 ppm (q=4), 34 368 kbit/s ± 20 ppm (q=31), 8448 kbit/s ± 30 ppm (q=22).

Limitador de la fluctuación de fase: La función generará la señal de reloj de tal manera que la fluctuación de fase cresta a cresta en la salida 139 264, 34 368 kbit/s no exceda de 0,05 UI cuando se mida en la gama de frecuencias de 200 Hz a 3 500 kHz (q=4), 100 Hz a 800 kHz (q=31), 20 Hz a 400 kHz (q=22).

Generación de la señal de comienzo de trama: La función generará la señal de referencia de comienzo de trama Pqe_TI_FS para la señal Pqe . La señal Pqe_TI_FS deberá estar activa una vez por cada 2 928 (q=4), 1 536 (q=31), 848 (q=22) bits.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11 Funciones de capa de trayecto Pqs (q=4, 31)

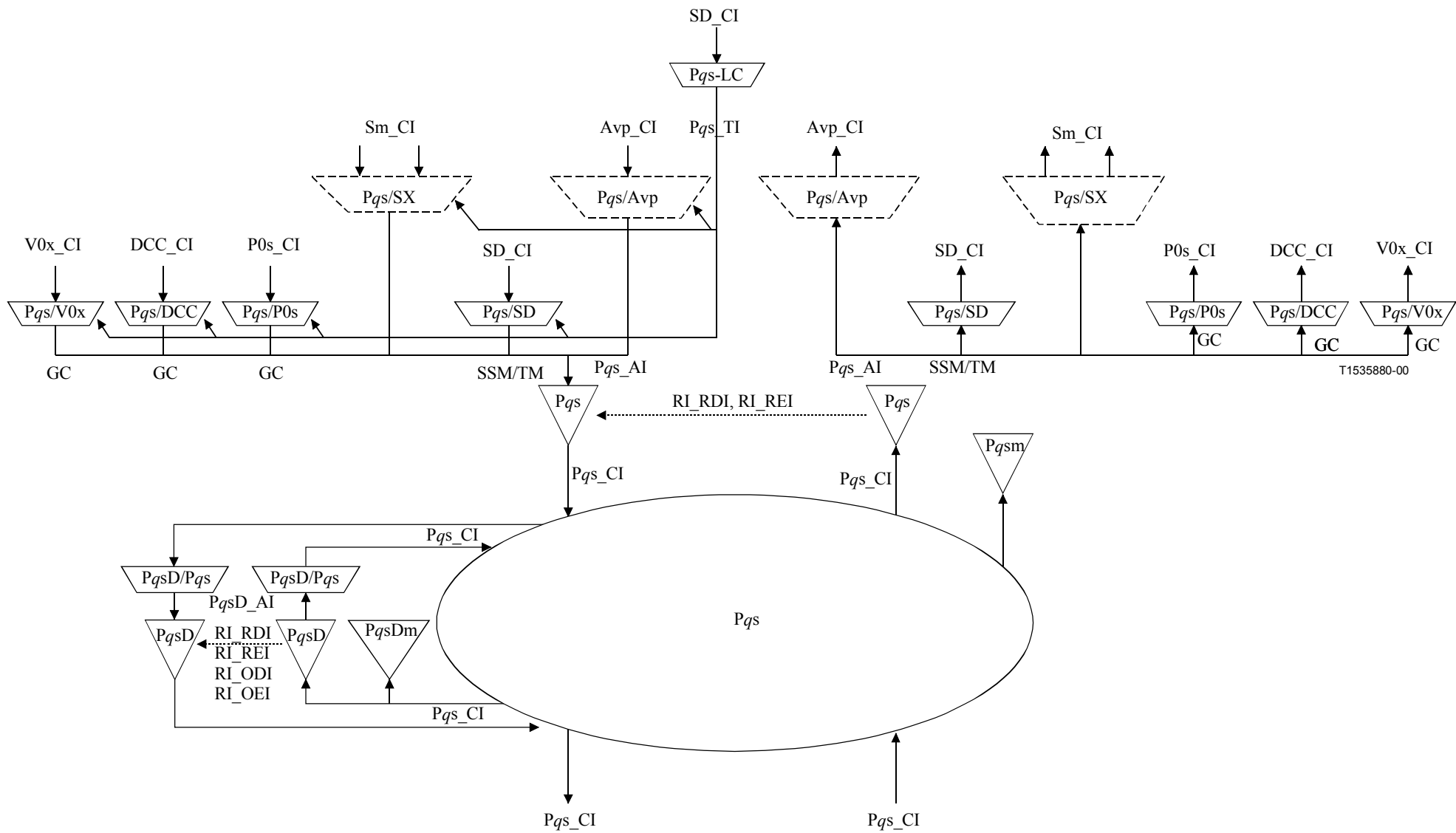


Figura 11-1/G.705 – Funciones atómicas de capa de trayecto Pqs

CP de capa P4s

La información característica CI en este punto está estructurada en octetos con una trama de 125 μ s (figura 11-2). Su formato se caracteriza como P4s_AI más la tara de terminación de camino P4s en las posiciones TR, EM, y MA definidas en UIT-T G.832. Para el caso en que la señal ha pasado la subcapa de conexión en cascada, P4s_CI ha definido una tara de terminación de camino de conexión en cascada en la posición NR.

NOTA 1 – NR no estará definido cuando la señal P4s_CI no haya sido procesada en una función de adaptación de conexión en cascada y de terminación de camino.

NOTA 2 – Queda en estudio una señal P4s de no equipado.

AP de capa P4s

La información de adaptación AI en este punto está estructurada en octetos con una trama de 125 μ s (figura 11-2). Representa información de capa de cliente adaptada, constituida por 2 160 octetos de información de capa de cliente, los bits de etiqueta de señal en el octeto MA, el indicador de multitrama en el octeto MA, el bit de mensaje de estado de sincronización/marcador de temporización en el octeto MA, y un canal de comunicación general a 64 kbit/s en el octeto GC. Para el caso en que la señal haya pasado la subcapa de protección de camino, P4s_AI ha definido APS en octetos P1P2.

NOTA 3 – Los octetos P1P2 no estarán definidos cuando la señal P4s_AI no haya sido procesada en una función de conexión de protección de camino P4sP_C.

NOTA 4 – La estructura de los octetos P1P2 no está aún definida.

NOTA 5 – GC no estará definido cuando ninguna función de fuente de adaptación de octeto GC esté conectada al AP.

La composición de la cabida útil transportada por una P4s será determinada por la aplicación de capa de cliente. Son composiciones típicas de la cabida útil:

- una señal estructurada TUG3;
- una señal estructurada TUG2;
- una señal tren de células ATM a 138 240 kbit/s.

CP de capa P31s

La información característica (CI) en este punto está estructura en octetos con una trama de 125 μ s (figura 11-3). Su formato se caracteriza como P31s_AI más la tara de terminación de camino P31s en las posiciones TR, EM, y MA como se define en UIT-T G.832. Para el caso en que la señal haya pasado la subcapa de conexión en cascada, P31s_CI ha definido una tara de terminación de camino de conexión en cascada P31s en la posición NR.

NOTA 6 – NR no estará definido cuando la señal P31s_CI no haya sido procesada en una función de adaptación de conexión en cascada y terminación de camino.

NOTA 7 – Queda en estudio una señal P31s de no equipado.

AP de capa P31s

La información de adaptación (AI, *adaptation information*) en este punto está estructurada en octetos con una trama de 125 μ s (figura 11-3). Representa información de capa de cliente adaptada, constituida por 530 octetos de información de capa de cliente, los bits de etiqueta de señal en el octeto MA, el indicador de multitrama en el octeto MA, el bit de mensaje de estado de sincronización/marcador de temporización en el octeto MA, y un canal de comunicación general a 64 kbit/s en el octeto GC.

NOTA 8 – GC no estará definido cuando ninguna función de fuente de adaptación de octeto GC esté conectada en el AP.

La composición de la cabida útil transportada por una P31s será determinada por la aplicación de la capa de cliente. Son composiciones típicas de la cabida útil:

- una señal estructurada TU-12;
- una señal tren de células ATM a 33 920 kbit/s.

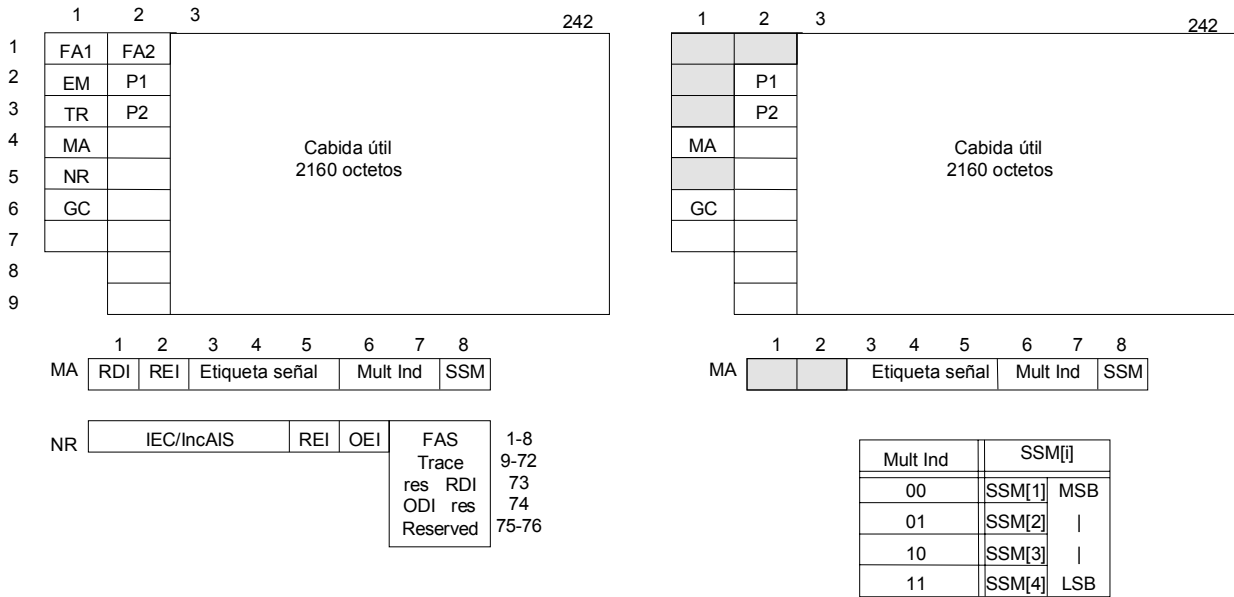


Figura 11-2/G.705 – P4s_CI_D (izquierda) y P4s_AI_D (derecha)

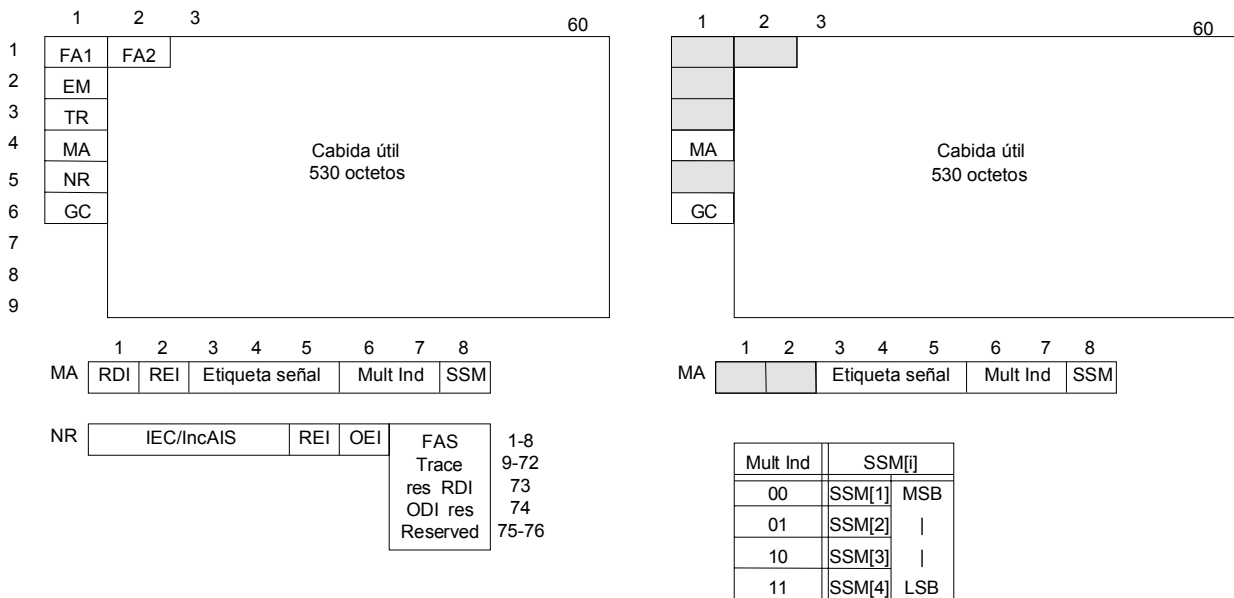


Figura 11-3/G.705 – P31s_CI_D (izquierda) y P31s_AI_D (derecha)

La figura 11-1 muestra que más de una de las funciones de adaptación existentes en esta capa Pqs pueden conectarse a un mismo punto de acceso Pqs. En el caso de las funciones fuente de adaptación, sólo está permitido activar una de ellas. Para esta fuente activada, el acceso al punto de acceso por otras funciones fuente de adaptación debe ser denegado. A diferencia de lo referente al

sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden ser activadas conjuntamente. Esto puede provocar que se detecten e informen averías (por ejemplo, cLOF). Para evitar esto, se puede desactivar una función sumidero de adaptación.

NOTA 9 – Si una sola función de adaptación está conectada al AP, será desactivada. Si una o más funciones de otro tipo están conectadas a un mismo AP, una función, de ese conjunto de funciones, estará activa.

11.1 Funciones de conexión Pqs

La descripción genérica de la función de conexión se presenta en 5.6.1/G.806.

11.2 Funciones de terminación de camino Pqs Pqs_TT y Pqsm_TT

11.2.1 Fuente de terminación de camino Pqs Pqs_TT_So

Diagrama

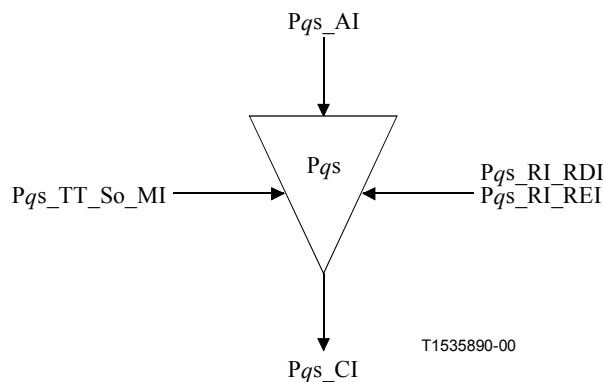


Figura 11-4/G.705 – Diagrama de Pqs_TT_So

Interfaces

Cuadro 11-1/G.705 – Señales de entrada y de salida Pqs_TT_So

Entrada(s)	Salida(s)
Pqs_AI_D Pqs_AI_CK Pqs_AI_FS Pqs_RI_RDI Pqs_RI_REI Pqs_TT_So_MI_TxTI	Pqs_CI_D Pqs_CI_CK Pqs_CI_FS

Procesos

Esta función añade supervisión de errores, octetos de tara de estado, identificador de rastreo y la señal de alineación de trama a la Pqs_AI presentada a su entrada, para formar la información característica de capa Pqs. El procesamiento de los octetos de tara de terminación de camino se define como sigue:

TR: En este octeto, la función insertará el identificador de rastreo de camino transmitido (TxTI, *transmitted trail trace identifier*). Su formato se describe en UIT-T G.832.

MA[1]: Bit 1, al activarse la RI_RDI, una indicación RDI se pondrá a "1" en un plazo de 250 μ s, lo que será determinado por la función Pqs_TT_Sk asociada, y se pone a "0" en un plazo de 250 μ s al eliminarse la RI_RDI.

MA[2]: Bit 2, al declararse RI_REI, una indicación REI (indicación de error distante), se pondrá a "1" – lo que será determinado por la función Pqs_TT_Sk asociada si el proceso BIP-8 detectó uno o más errores – y de lo contrario se pondrá a "0".

EM: En este octeto la función insertará EDC BIP-8 con paridad de bit par. Se calcula cada bit n del EM actual para proporcionar paridad par en el n-ésimo bit de cada octeto de la trama precedente de la información característica Pqs_CI, es decir, EM se calcula sobre la totalidad de la señal Pqs precedente.

FA1FA2 – Señal de alineación de trama (FAS): La función insertará la señal de alineación de trama de 125 μ s FA1FA2 en la trama de trama como se define en UIT-T G.832.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.2.2 Sumidero de terminación de camino Pqs Pqs_TT_Sk

Diagrama

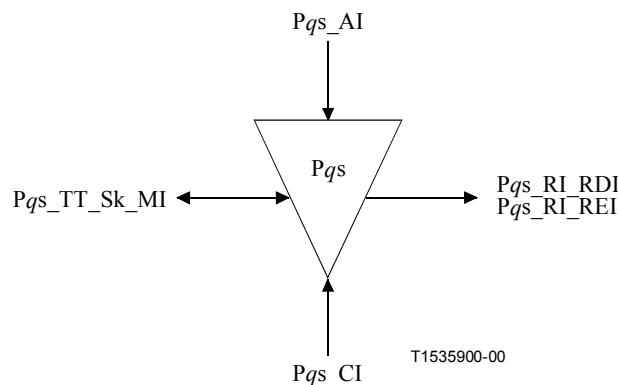


Figura 11-5/G.705 – Diagrama de Pqs_TT_Sk

Interfaces

Cuadro 11-2/G.705 – Señales de entrada y de salida Pqs_TT_Sk

Entrada(s)	Salida(s)
Pqs_CI_D	Pqs_AI_D
Pqs_CI_CK	Pqs_AI_CK
Pqs_CI_FS	Pqs_AI_FS
Pqs_CI_SSF	Pqs_AI_TSF
Pqs_TT_Sk_MI_TPmode	Pqs_AI_TSD
Pqs_TT_Sk_MI_SSF_Reported	Pqs_TT_Sk_MI_cTIM
Pqs_TT_Sk_MI_ExTI	Pqs_TT_Sk_MI_cUNEQ
Pqs_TT_Sk_MI_RDI_Reported	Pqs_TT_Sk_MI_cDEG
Pqs_TT_Sk_MI_DEGTHR	Pqs_TT_Sk_MI_cRDI
Pqs_TT_Sk_MI_DEGM	Pqs_TT_Sk_MI_cSSF
Pqs_TT_Sk_MI_1second	Pqs_TT_Sk_MI_AcTI
Pqs_TT_Sk_MI_TIMdis	Pqs_RI_RDI
	Pqs_RI_REI
	Pqs_TT_Sk_MI_pN_EBC
	Pqs_TT_Sk_MI_pF_EBC
	Pqs_TT_Sk_MI_pN_DS
	Pqs_TT_Sk_MI_pF_DS

Procesos

Esta función supervisa errores de trama a 34 Mbit/s ($q=31$) y 140 Mbit/s ($q=4$) y recupera el estado de terminación de camino como se define en UIT-T G.832. Extrae los bits 1, 2 pertenecientes a los octetos de tara independientes de la cabida útil EM, TR, MA, de la información característica de capa Pqs:

EM: La paridad de bit par (BIP-8) se calculará para cada bit n de cada octeto de la trama precedente y se comparará con el bit n de EM recuperado de la trama actual ($n=1$ a 8 inclusive). Una diferencia entre el valor de EM calculado y el recuperado se considerará como prueba de que se han producido uno o más errores (nN_B) en el bloque de cálculo.

TR: El identificador de rastreo de camino (TTI, *trail trace identifier*) de 16 octetos se recuperará del octeto TR y se pondrá a disposición para fines de gestión de red. El proceso de detección de aceptación y discordancia se efectuará como se describe en 6.2.2.2/G.806.

MA[1-2]: La información pertinente transportada en el octeto MA (RDI en el bit 1, REI en el bit 2) se extraerá para permitir el mantenimiento unilateral de un camino bidireccional. La REI (nF_B) se utilizará para supervisar la característica de error en el sentido opuesto de transmisión; la RDI proporciona información sobre el estado del receptor distante. Un "1" indica un estado RDI, y un "0" indica el estado de funcionamiento normal.

MA[3-5]: La información en la etiqueta de señal se extraerá para permitir la detección del defecto Pqs no equipado.

Defectos

La detección y eliminación de condiciones y procesos para dUNEQ, dDEG, dRDI y dTIM se describen en 6.2/G.806.

Acciones consiguientes

aAIS ← dUNEQ o dTIM

aRDI ← CI_SSF o dUNEQ o dTIM

aTSF ← CI_SSF o dUNEQ o dTIM

aTSD ← dDEG

aREI ← "#EDCV"

Al declararse una aAIS, la función presentará a su salida una señal todos UNOS en un plazo de 250 μs; al desaparecer aAIS, la función presentará a su salida datos normales en un plazo de 250 μs.

Correlaciones de defectos

cUNEQ ← MON y dUNEQ

cTIM ← MON y dTIM (y no dUNEQ)

cDEG ← MON y dDEG y (no dUNEQ) y (no dTIM)

cRDI ← MON y dRDI y (no dTIM) y (no dUNEQ) y RDI_Reported

cSSF ← MON y CI_SSF y SSF_Reported

Será facultativo informar SSF como una causa de avería. Su utilización se controla por medio del parámetro SSF_Reported. El valor por defecto será SSF_Reported = falso.

Será facultativo informar RDI como una causa de avería. Su utilización se controla por medio del parámetro RDI_Reported. El valor por defecto será RDI_Reported = falso.

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará como se especifica en UIT-T G.806.

pN_DS ← aTSF o dEQ

pF_DS ← dRDI

pN_EBC ← ΣnN_B

pF_EBC ← ΣnF_B

11.2.3 Función de supervisión no intrusiva Pqs Pqsm_TT_Sk

NOTA 1 – Esta función sumidero de terminación de camino de monitor no intrusivo no tiene asociada ninguna función fuente.

Diagrama

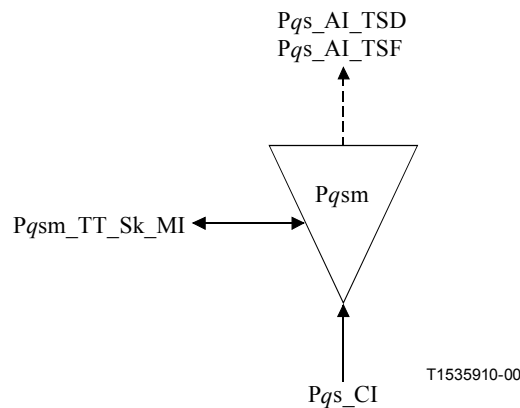


Figura 11-6/G.705 – Diagrama de Pqs_Pqsm_TT_Sk

Interfaces

Cuadro 11-3/G.705 – Señales de entrada y de salida Pqsm_TT_Sk

Entrada(s)	Salida(s)
Pqs_CI_D	Pqs_AI_TSF
Pqs_CI_CK	Pqs_AI_TSD
Pqs_CI_FS	Pqsm_TT_Sk_MI_cTIM
Pqs_CI_SSF	Pqsm_TT_Sk_MI_cUNEQ
Pqsm_TT_Sk_MI_TPmode	Pqsm_TT_Sk_MI_cDEG
Pqsm_TT_Sk_MI_SSF_Reported	Pqsm_TT_Sk_MI_cRDI
Pqsm_TT_Sk_MI_ExTI	Pqsm_TT_Sk_MI_cSSF
Pqsm_TT_Sk_MI_RDI_Reported	Pqsm_TT_Sk_MI_AcTI
Pqsm_TT_Sk_MI_DEGTHR	Pqsm_TT_Sk_MI_pN_EBC
Pqsm_TT_Sk_MI_DEGM	Pqsm_TT_Sk_MI_pF_EBC
Pqsm_TT_Sk_MI_1second	Pqsm_TT_Sk_MI_pN_DS
Pqsm_TT_Sk_MI_TIMdis	Pqsm_TT_Sk_MI_pF_DS

Procesos

Esta función supervisa errores de trama a 34 Mbit/s ($q=31$) y 140 Mbit/s ($q=4$), y recupera el estado de terminación de camino como se define en UIT-T G.832. Extrae los bits 1, 2 pertenecientes a los octetos de tara independientes de la cabida útil EM, TR, MA, de la información característica de capa Pqsm:

EM: La paridad de bit par (BIP-8) se calculará para cada bit n de cada octeto de la trama precedente y se comparará con el bit n de EM recuperado de la trama actual ($n=1$ a 8 inclusive). Una diferencia entre el valor de EM calculado y el recuperado se considerará como prueba de que se han producido uno o más errores (nN_B) en el bloque de cálculo.

TR: El identificador de rastreo de camino (TTI) de 16 octetos se recuperará del octeto TR y se pondrá a disposición para fines de gestión de red. El proceso de detección de aceptación y discordancia se efectuará como se describe en 6.2.2.2/G.806.

MA[1-2]: La información pertinente transportada en el octeto MA (RDI en el bit 1, REI en el bit 2) se extraerá para permitir el mantenimiento unilateral de un camino bidireccional. La REI (nF_B) se utilizará para supervisar la característica de error en el sentido opuesto de transmisión; la RDI proporciona información sobre el estado del receptor distante. Un "1" indica un estado RDI, y un "0" indica el estado de funcionamiento normal.

MA[3-5]: La información contenida en la etiqueta de señal se extraerá para permitir la detección de los defectos Pqs no equipada y Pqs-AIS.

Defectos

La detección y eliminación de condiciones y procesos para dUNEQ, dDEG, dRDI y dTIM se describen en 6.2/G.806, pero reemplazando la condición "aSSF" por "aSSF o Pqs dAIS". Para utilizar la función dentro de, por ejemplo, una conexión en cascada (véase la nota 2), será posible inhabilitar la detección de discordancia de identificador de rastreo (TIMdis).

NOTA 2 – Es de suponer que en tal caso el operador de la conexión en cascada no conozca el identificador de rastreo.

Pqs AIS

La función detectará una condición AIS supervisando el Pqs PSL en búsqueda del código "111". Si 5 tramas consecutivas contienen el esquema "111" en las posiciones de bits 3 a 5 del octeto MA, se

ha detectado un defecto dAIS. Se habrá eliminado dAIS si en 5 tramas consecutivas se detecta un esquema diferente de "111" en las posiciones de bits 3 a 5 del octeto MA.

Acciones consiguientes

aTSF ← CI_SSF o dAIS o dUNEQ o dTIM

aTSD ← dDEG

Correlaciones de defectos

cUNEQ ← MON y dUNEQ

cTIM ← MON y dTIM (y no dUNEQ)

cDEG ← MON y dDEG y (no dUNEQ) y (no dTIM)

cRDI ← MON y dRDI y (no dTIM) y (no dUNEQ) y RDI_Reported

cSSF ← MON y (CI_SSF o dAIS) y SSF_Reported

Será facultativo informar SSF como una causa de avería. Su utilización se controla por medio del parámetro SSF_Reported. El valor por defecto será SSF_Reported = falso.

Será facultativo informar RDI como una causa de avería. Su utilización se controla por medio del parámetro RDI_Reported. El valor por defecto será RDI_Reported = falso.

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará como se especifica en UIT-T G.806.

pN_DS ← aTSF o dEQ

pF_DS ← dRDI

pN_EBC ← ΣnN_B

pF_EBC ← ΣnF_B

NOTA 3 – pF_DS/pF_EBC representa la calidad de funcionamiento de la totalidad del camino, y pN_DS/pN_EBC representa sólo la parte del camino hasta el punto del monitor no intrusivo.

11.3 Funciones de adaptación Pqs

11.3.1 Función fuente de adaptación compuesta de capa P31s a capa VC-12, VC-11 P31s/SX_A_So

Diagrama

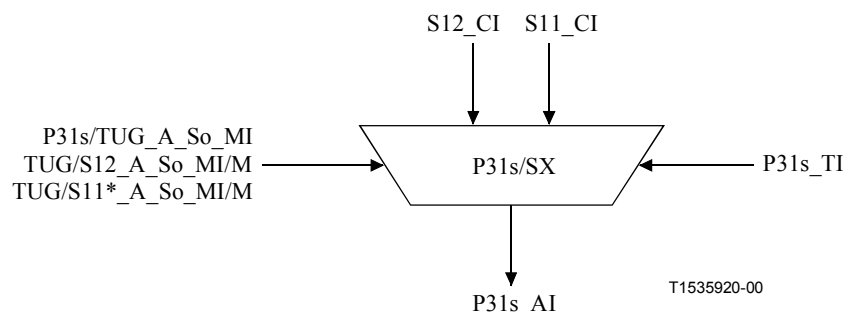


Figura 11-7/G.705 – Diagrama de P31s/SX_A_So

Interfaces

Cuadro 11-4/G.705 – Señales de entrada y de salida P31s/SX_A_So

Entrada(s)	Salida(s)
P31s/TUG_A_So_MI P31s_TI maximum 14 inputs: S12_CI TUG/S12_A_So_MI/M maximum 14 inputs: S11_CI TUG/S11*_A_So_MI/M	P31s_AI

Procesos

La función compuesta P31s/SX_A_So proporciona la adaptación de las capas VC-12/11 a la capa P31s. Este proceso se efectúa por una combinación de varias funciones atómicas como se muestra en la figura 11-8. La función P31s/TUG_A_So efectúa el procesamiento de la etiqueta de señal específica de la capa P31s y de la multitrama, en tanto que las funciones TUG/S12_A_So y TUG/S11*_A_So efectúan la justificación de frecuencia y la adaptación de velocidad binaria específicas de la VC de orden inferior. Cada una de estas funciones TUG/Sm_A_So se caracteriza por el parámetro M, que define el número de la TU dentro de la P31s a la que la función tiene acceso (esquema de numeración de TU especificado en 3.1/G.832). De acuerdo con las estructuras múltiplex soportadas por el NE, existe una diversidad de combinaciones posibles de estas funciones TUG/Sm_A_So. En el cuadro 11-5 se indican todas las posibles funciones TUG/Sm_A_So comprendidas en una función compuesta P31s/SX_A_So.

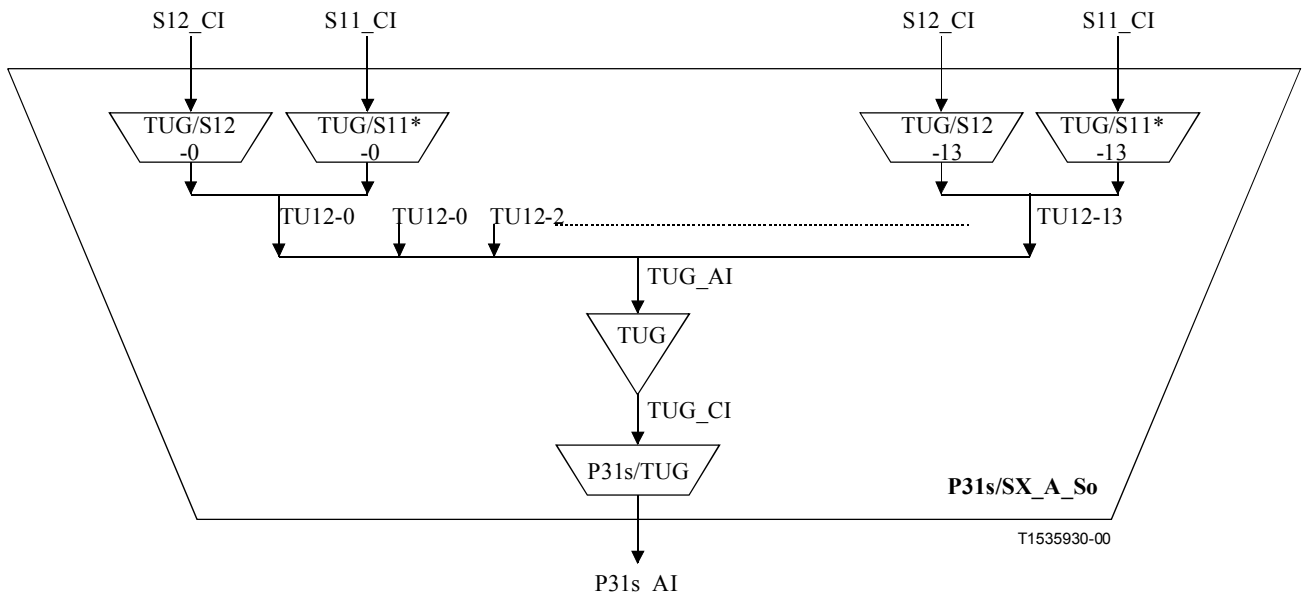


Figura 11-8/G.705 – Función compuesta P31s/SX_A_So con el conjunto de funciones atómicas P31s/Sm_A_So

Cuadro 11-5/G.705 – Posibles funciones TUG/Sm_A_So de una función compuesta P31s/SX_A_So

Función atómica	TU-12 número M
TUG/S12_A_So/M	0 a 13
TUG/S11*_A_So/M	0 a 13

Para determinadas implementaciones sólo puede utilizarse un subconjunto de estas funciones TUG/Sm_A_So (por ejemplo, un multiplexor terminal con acceso fijo a 2 Mbit/s tiene 14 funciones TUG/S12_A_So). Si está soportada una estructura múltiplex TUG flexible, varias funciones TUG/Sm_A_So pueden tener acceso al mismo intervalo de tiempo TU. En tal caso, sólo se permite activar una de estas funciones fuente de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex TUG configurada.

NOTA 1 – Las funciones P31s/TUG_A_So, TUG_T_So y TUG/Sm_A_So (m = 12, 11*) definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P31s/SX_A_So. No pueden utilizarse como funciones autónomas.

NOTA 2 – La TUG es una subcapa virtual que sólo es aplicable en una función compuesta P31s/SX_A.

NOTA 3 – El grupo de funciones TUG/Sm_A (m=12,11*) que están activas ocupará completamente la cabida útil P31s.

11.3.1.1 Función de adaptación de capa P31s a TUG P31s/TUG_A_So

NOTA – Las funciones P31s/TUG_A_So sólo pueden utilizarse en una función compuesta P31s/SX_A_So. No pueden utilizarse como funciones autónomas.

Diagrama

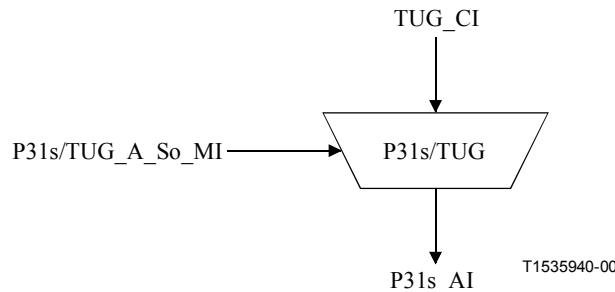


Figura 11-9/G.705 – Diagrama de P31s/TUG_A_So

Interfaces

Cuadro 11-6/G.705 – Señales de entrada y de salida P31s/TUG_A_So

Entrada(s)	Salida(s)
TUG_CI_D	P31s_AI_D
TUG_CI_CK	P31s_AI_CK
TUG_CI_FS	P31s_AI_FS
TUG_CI_MFS	
P31s/TUG_A_So_MI_Active	

Procesos

La función añade dos señales específicas de la cabida útil (bits MA[3-5] y MA[6-7]) a la tara POH de P31s y octetos de relleno (R) a la cabida útil P31 (figura 11-11).

MA[3-5]: En este octeto la función insertará el código "011" (estructura TU-12) definido en UIT-T G.832.

MA[6-7]: El valor de los bits de indicador de multitrama se fijará como se especifica en UIT-T G.832, secuencia de multitramas TU de 500 µs, y se alineará con TUG_CI_MFS.

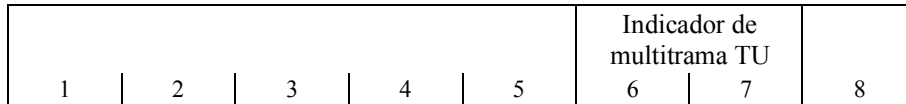


Figura 11-10/G.705 – Indicador de multitrama TU en el octeto MA

R – Octetos de relleno: Los octetos de relleno, octetos R, no están definidos.

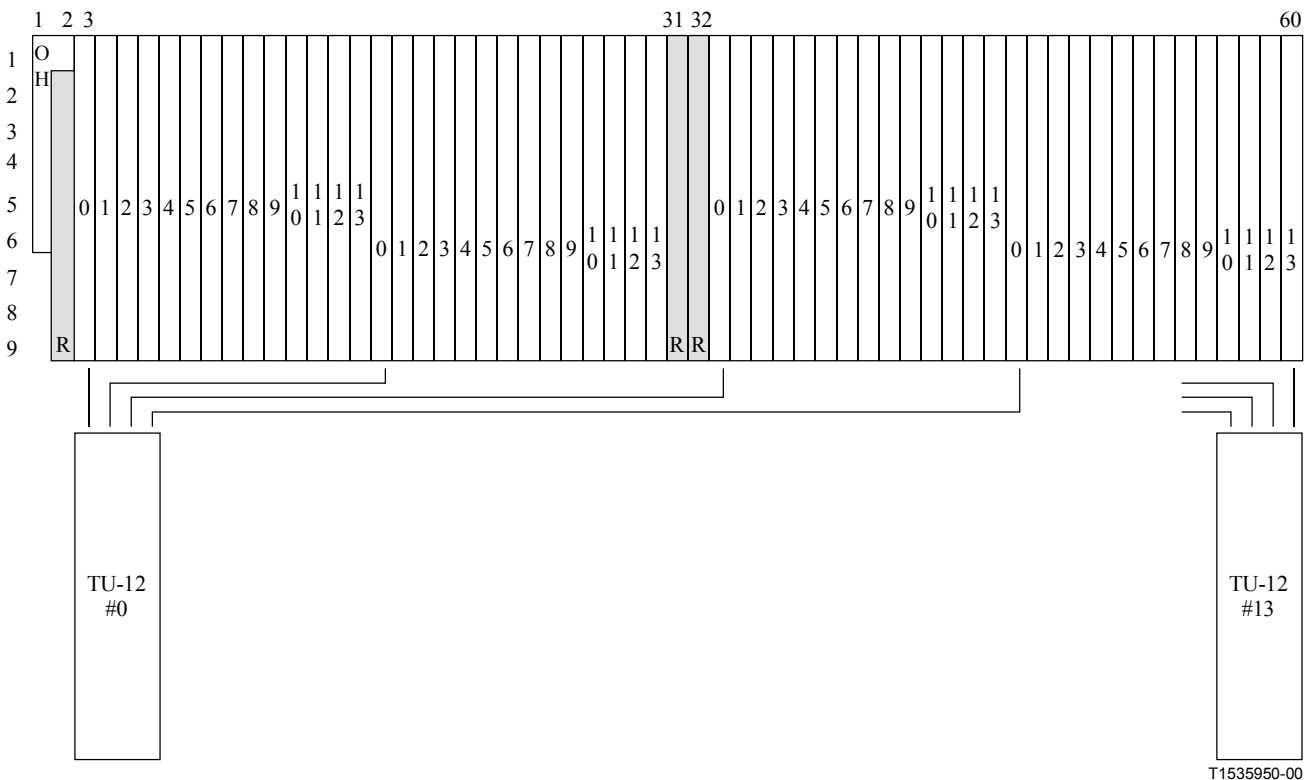


Figura 11-11/G.705 – Cabida útil P31s (TU-12s y octetos de relleno "R") y esquema de numeración de TU-12

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará este punto.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.1.2 Función fuente de determinación de TUG TUG_T_So

NOTA – La función TUG_T_So sólo puede utilizarse en una función compuesta P31s/SX_A_So. No puede utilizarse como una función autónoma.

Diagrama

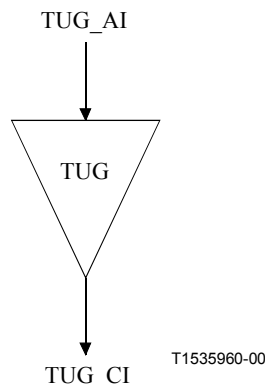


Figura 11-12/G.705 – Diagrama de TUG_T_So

Interfaces

Cuadro 11-7/G.705 – Señales de entrada y de salida TUG_T_So

Entrada(s)	Salida(s)
TUG_AI_D	TUG_CI_D
TUG_AI_CK	TUG_CI_CK
TUG_AI_FS	TUG_CI_FS
TUG_AI_MFS	TUG_CI_MFS

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.1.3 Función fuente de adaptación de TUG a capa VC-m TUG/Sm_A_So/M

NOTA 1 – La función TUG/Sm_A_So (m = 12, 11*) sólo puede utilizarse en una función compuesta P31s/SX_A_So. No puede utilizarse como una función autónoma.

Diagrama

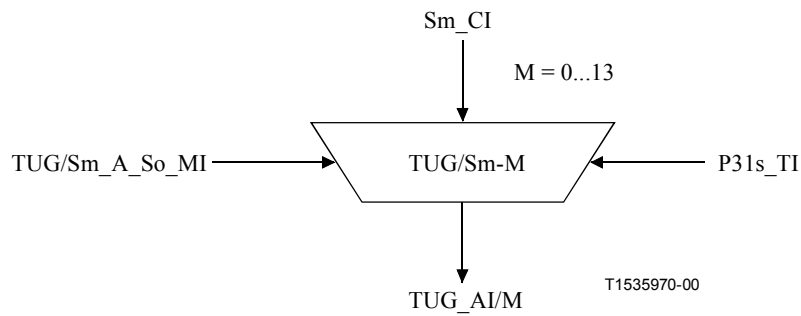


Figura 11-13/G.705 – Diagrama de TUG/Sm_A_So

Interfaces

Cuadro 11-8/G.705 – Señales de entrada y de salida TUG/Sm_A_So

Entrada(s)	Salida(s)
Sm_CI_D Sm_CI_CK Sm_CI_FS Sm_CI_SSF P31s_TI_CK P31s_TI_FS P31s_TI_MFS TUG/Sm_A_So_MI_Active	TUG_AI_D TUG_AI_CK TUG_AI_FS

Procesos

Esta función proporciona justificación de frecuencia y adaptación de velocidad binaria para:

- una señal VC-12 (TUG/S12_A_So), representada, nominalmente, por $(140 \times 64/4) =$ tren de información a 2240 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, señal que será multiplexada para formar una señal P31s por medio de una TU-12.
- una señal VC-11 (TUG/S11*_A_So), representada, nominalmente, por $(104 \times 64/4) =$ tren de información a 1664 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, señal que será multiplexada para formar una señal P31s. La VC-11 es transportada en una TU-12; a la VC-11 se añaden 9 octetos de relleno (figura 11-15) por cada 125 μ s como se especifica en UIT-T G.707 para hacer corresponder VC-11 a la cabida útil de TU-12 (véase la nota 2).

NOTA 2 – Hacer corresponder una VC-11 a una TU-12 permite que la señal VC-11 sea transportada en una red basada en VC-12 (mediante funciones S12_C y TUG/S12_A) y supervisar de manera no intrusiva esta VC-11 mediante un monitor VC-12 no intrusivo (S12m_TT_Sk). La función TUG/S11*_A se utilizará en el punto de interconexión de las redes VC-11 y VC-12.

NOTA 3 – Puede observarse una calidad de funcionamiento degradada cuando un equipo que tiene una fuente de reloj de elemento de red con una exactitud de $\pm 4,6$ ppm interfunciona con un equipo que tiene una fuente de reloj de elemento de red con una exactitud de ± 20 ppm.

La fase de trama (500 μ s) de la VC-m (m=12, 11) se codifica en el correspondiente puntero TU-12. La justificación de frecuencia, si se requiere, se efectúa mediante ajustes del puntero. La exactitud de este proceso de codificación se especifica más adelante.

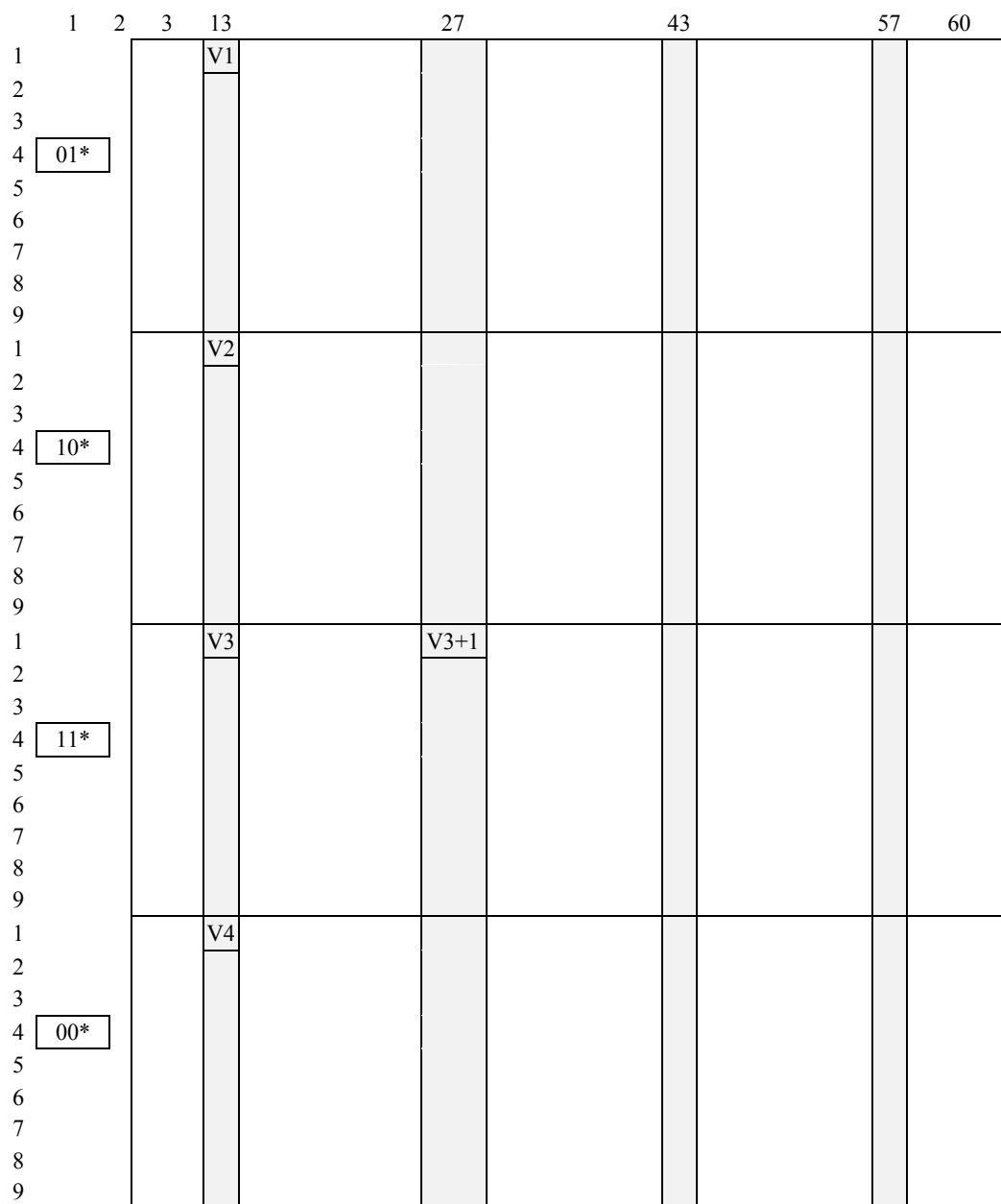
Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón). La señal de datos se escribirá en la memoria tampón bajo el control del reloj de entrada asociado. La señal de datos se leerá de la memoria tampón bajo el control del reloj P31s, la posición en la trama, y una decisión de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función TUG/Sm_A_So (m=12, 11*). La magnitud de este error de fase puede medirse en las interfaces físicas supervisando las acciones de puntero TU-12.

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva o negativa. Al ejecutarse una acción de justificación positiva, la lectura de 8 bits de datos deberá anularse una vez y no se escribe ningún dato en la posición V3+1 de oportunidad de justificación (figuras 11-4 y 11-5). Al ejecutarse una acción de justificación negativa, 8 bits de datos adicionales se leerán una vez y se escribirán en la posición V3 de oportunidad de justificación.

NOTA 4 – Un requisito con respecto al error de fase máximo introducido no puede definirse hasta que se haya definido un trayecto de referencia a partir del cual puedan deducirse los requisitos para los elementos de red. Tal requisito limitaría también el error de fase en exceso causado por los procesadores de punteros en condiciones de un desplazamiento de frecuencia fijo.

Tamaño de la memoria tampón: Queda en estudio.



Indica los 144 octetos pertenecientes a la TU-12 (10)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-14/G.705 – Señal TUG_AI_D/10 para TUG/S12_A_So

	1	2	3	13	27	43	57	60
1				V1		R*		
2						R*		
3						R*		
4	01*					R*	V5	
5					R*			
6					R*			
7					R*			
8					R*			
9					R*			
1				V2		R*		
2						R*		
3						R*		
4	10*					R*	J2	
5					R*			
6					R*			
7					R*			
8					R*			
9					R*			
1				V3	V3+1	R*		
2						R*		
3						R*		
4	11*					R*	N2	
5					R*			
6					R*			
7					R*			
8					R*			
9					R*			
1				V4		R*		
2						R*		
3						R*		
4	00*					R*	K4	
5					R*			
6					R*			
7					R*			
8					R*			
9					R*			

Indica los 144 octetos pertenecientes a la TU-12 (10)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]
 R* indica relleno con paridad par
 Las posiciones de los octetos V5, J2, N2, K4 y R* son posiciones relativas a la de la VC-11 en la TU-12. El comienzo de la VC-11 (octeto V5) se define por el puntero TU-12.

Figura 11-15/G.705 – Señal TUG_AI_D/10 para TUG/S11*_A_So

El puntero TU-12 es transportado en los octetos V1 y V2 de OH específica de cabida útil por cada multitrama de 500 μ s (figuras 11-14 y 11-15). El puntero TU-12 está alineado en la cabida útil P31s en posiciones relativas fijas con respecto a la trama P31s y a la multitrama. El formato del puntero TU-12 y su posición en la trama/multitrama se definen en UIT-T G.832.

V1, V2 – Generación de puntero: La función generará el puntero TU-12 como se describe en UIT-T G.707. Insertará el puntero en las posiciones V1, V2 adecuadas con el campo SS fijado a 10 para indicar TU-12.

NOTA 5 – El octeto V4 no está definido.

Intervalo de tiempo TU-12: La función fuente de adaptación tiene acceso a una determinada TU-12 del punto de acceso TUG. La TU-12 se define por el parámetro M (M=0 a 13).

La figura 11-8 muestra que más de una función de las existentes en la subcapa virtual TUG pueden conectarse a un mismo punto de acceso TUG. En tal caso, se permite que un subconjunto de estas funciones fuente de adaptación sean activadas conjuntamente, pero una sola de ellas puede tener acceso a un determinado intervalo de tiempo TU. El acceso al mismo intervalo de tiempo TU por otras funciones fuente de adaptación será denegado.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← CI_SSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 6 – Si no se conecta CI_SSF [en presencia de conexión a una Sm_TT_So (m=12, 11)], se supone que CI_SSF es falso.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.2 Función sumidero de adaptación compuesta de capa P31s a capa VC-12, VC-11 P31s/SX_A_Sk

Diagrama

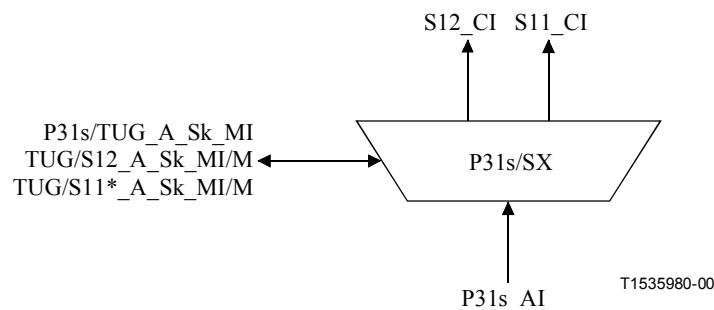


Figura 11-16/G.705 – Diagrama de P31s/TUG_A_Sk

Interfaces

Cuadro 11-9/G.705 – Señales de entrada y de salida P31s/TUG_A_Sk

Entrada(s)	Salida(s)
P31s_AI P31s/TUG_A_Sk_MI	P31s/TUG_A_Sk_MI
maximum 14 inputs: TUG/S12_A_Sk_MI/M	maximum 14 outputs: S12_CI TUG/S12_A_Sk_MI/M
maximum 14 inputs: TUG/S11*_A_Sk_MI/M	maximum 14 outputs: S11_CI TUG/S11*_A_Sk_MI/M

Procesos

La función compuesta P31s/SX_A_Sk proporciona la adaptación de la capa P31s a las capas VC-12/11. Este proceso se efectúa por una combinación de varias funciones atómicas como muestra la figura 11-17. La función P31s/TUG_A_Sk trata la etiqueta de señal y la multitrama específicas de la capa P31s, en tanto que las funciones TUG/S12_A_Sk y TUG/S11*_A_Sk efectúan la justificación de frecuencia y la adaptación de velocidad binaria específicas de VC de orden inferior. Cada una de estas funciones TUG/Sm_A_Sk se caracteriza por el parámetro M, que define el número de la TU dentro de la P31s a que la función tiene acceso (esquema de numeración de TU especificado en 3.1/G.832). De acuerdo con las estructuras múltiplex soportadas por el NE, existe una diversidad de posibles combinaciones de estas funciones TUG/Sm_A_Sk. En el cuadro 11-10 se indican todas las posibles funciones TUG/Sm_A_Sk en una función compuesta P31s/SX_A_Sk.

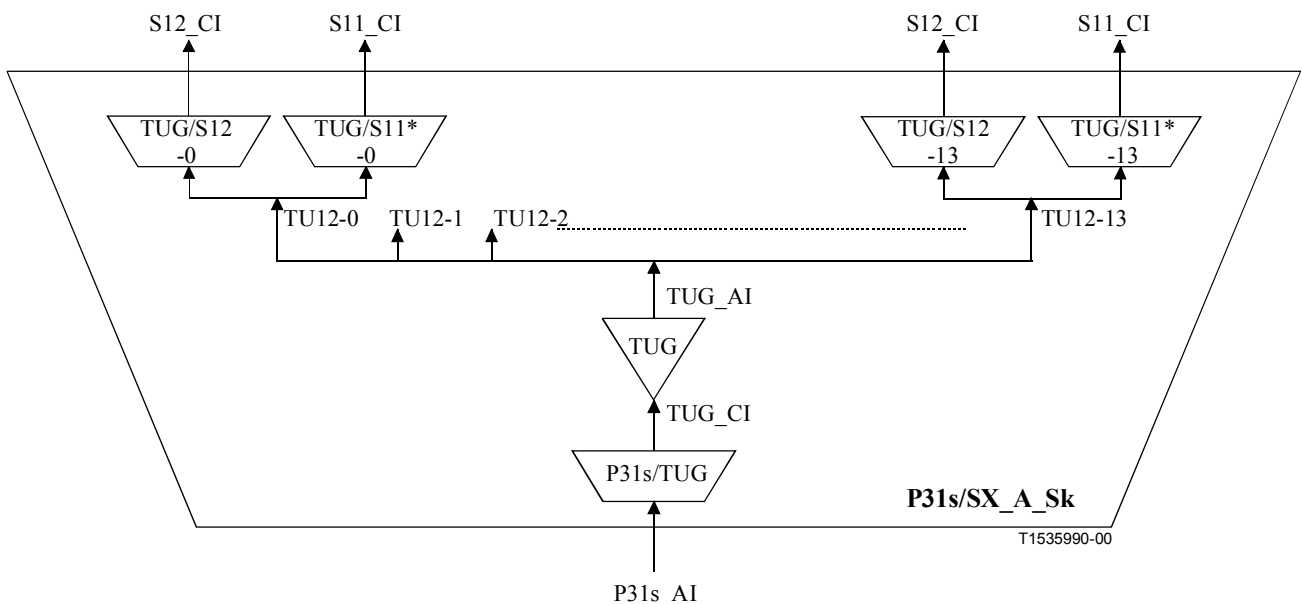


Figura 11-17/G.705 – Función compuesta P31s/SX_A_Sk con conjunto de funciones atómicas P31s/Sm_A_Sk

Cuadro 11-10/G.705 – Posibles funciones TUG/Sm_A_Sk de una función compuesta P31s/SX_A_Sk

Función atómica	TU-12 número M
TUG/S12_A_Sk/M	0 a 13
TUG/S11*_A_Sk/M	0 a 13

Para determinadas implementaciones sólo puede utilizarse un subconjunto de estas funciones TUG/Sm_A_Sk (por ejemplo, un multiplexor terminal con acceso fijo a 2 Mbit/s tiene 14 funciones TUG/S12_A_Sk). Si está soportada una estructura múltiplex TUG flexible, varias funciones TUG/Sm_A_Sk pueden tener acceso al mismo intervalo de tiempo TU. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente, lo que puede provocar la detección e informe de averías (por ejemplo, cLOP). Para evitar esto, puede desactivarse una función sumidero de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex TUG configurada.

NOTA 1 – Las funciones P31s/TUG_A_Sk, TUG_T_Sk y TUG/Sm_A_Sk (m=12, 11*) definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P31s/SX_A_Sk. No pueden utilizarse como funciones autónomas.

NOTA 2 – La TUG es una subcapa virtual que sólo es aplicable en una función compuesta P31s/SX_A.

11.3.2.1 Función sumidero de adaptación de capa P31s a TUG P31s/TUG_A_Sk

NOTA 1 – La función P31s/TUG_A_Sk sólo puede utilizarse e una función compuesta P31s/SX_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

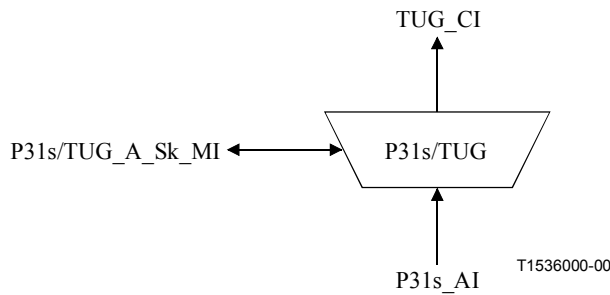


Figura 11-18/G.705 – Diagrama de P31s/TUG_A_Sk

Interfaces

Cuadro 11-11/G.705 – Señales de entrada y de salida P31s/TUG_A_Sk

Entrada(s)	Salida(s)
P31s_AI_D	TUG_CI_D
P31s_AI_CK	TUG_CI_CK
P31s_AI_FS	TUG_CI_FS
P31s_AI_TSF	TUG_CI_MFS
P31s/TUG_A_Sk_MI_Active	TUG_CI_SSF
	P31s/TUG_A_Sk_MI_cPLM
	P31s/TUG_A_Sk_MI_cLOM

Procesos

La función supervisa dos señales específicas de la cabida útil (bits MA[3-5] y MA[6-7]) de la tara POH de la P31s.

MA[3-5]: La función comparará el contenido de los bits MA[3-5] aceptados con el valor esperado, código "011" (estructura TU-12), para comprobar la coherencia entre el funcionamiento en uno y otro extremo.

MA[6-7]: La función recuperará la fase de comienzo de (multi)trama de 500 µs efectuando la alineación de trama sobre los bits 6 y 7 del octeto MA. Se supondrá que se ha pasado al estado fuera de multitrama (OOM, *out-of-multiframe*) cuando se detecta un error en la secuencia de bits 6 y 7 del octeto MA. Se supondrá que se ha recuperado la alineación de multitrama, y que se ha pasado al estado en multitrama (IM), cuando en cuatro tramas P31s consecutivas se ha encontrado una secuencia MA sin errores.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso activará la señal SSF en su salida y no informará su estado a través del punto de gestión.

Defectos

La función detectará el defecto dPLM como se especifica en 6.2.4.2/G.806.

Si el proceso de alineación de multitrama está en el estado OOM y no se recupera la multitrama MA[6-7] en un plazo de X ms, se declarará un defecto dLOM. Cuando el proceso ha pasado a un estado dLOM, se saldrá de este estado cuando se recupere la multitrama (el proceso de alineación de multitrama pasa al estado IM). El valor de X deberá estar comprendido en la gama de 1 a 5 (ms). X no es configurable.

Acciones consiguientes

aSSF ← dPLM o dLOM

Correlaciones de defectos

cPLM ← dPLM y (no AI_TSF)

cLOM ← dLOM y (no AI_TSF) y (no dPLM)

NOTA 2 – Puede haber otra función de adaptación paralela, por ejemplo, P31s/SD_A_Sk que genere también cLOM. La EMF deberá asegurar que fLOM se informe una sola vez.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.2.2 Función sumidero de terminación de TUG TUG_T_Sk

NOTA – La función TUG_T_Sk sólo puede utilizarse en una función compuesta P31s/SX_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

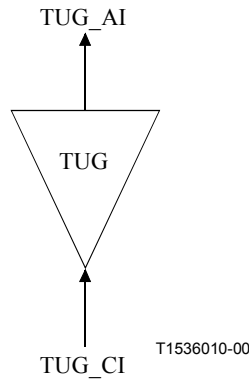


Figura 11-19/G.705 – Diagrama de TUG_T_Sk

Interfaces

Cuadro 11-12/G.705 – Señales de entrada y de salida TUG_T_Sk

Entrada(s)	Salida(s)
TUG_CI_D	TUG_AI_D
TUG_CI_CK	TUG_AI_CK
TUG_CI_FS	TUG_AI_FS
TUG_CI_SSF	TUG_AI_TSF

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes

aTSF ← CI_SSF

Correlaciones de defectos: Ninguno.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.2.3 Función sumidero de adaptación de capa TUG a capa VC-m TUG/Sm_A_Sk/M

NOTA – La función TUG/Sm_A_Sk (m=12, 11*) sólo puede utilizarse en una función compuesta P31s/SX_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

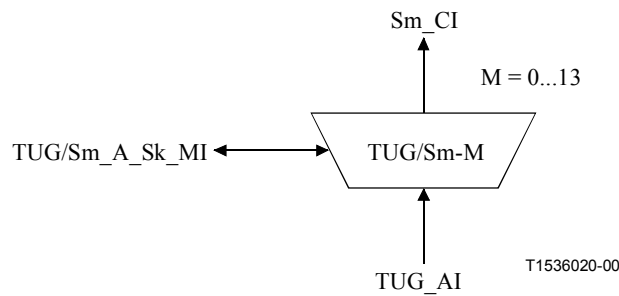


Figura 11-20/G.705 – Diagrama TUG/Sm_A_Sk

Interfaces

Cuadro 11-13/G.705 – Señales de entrada y de salida TUG/Sm_A_Sk

Entrada(s)	Salida(s)
TUG_AI_D	Sm_CI_D
TUG_AI_CK	Sm_CI_CK
TUG_AI_FS	Sm_CI_FS
TUG_AI_TSF	Sm_CI_SSF
TUG/Sm_A_Sk_MI_AIS_Reported	TUG/Sm_A_Sk_MI_cLOP
TUG/Sm_A_Sk_MI_Active	TUG/Sm_A_Sk_MI_cAIS

Procesos

La función TUG/S12_A_Sk (respectivamente TUG/S11*_A_Sk) recupera datos VC-12 (respectivamente VC-11) con información de fase de trama, de una TU-12.

V1, V2 – Interpretación de puntero TU-12: La función interpretará el puntero TU-12 como se especifica en el anexo A/G.783 para recuperar la fase VC-m (m=12, 11) dentro de una a TU-12 de una P31s.

Intervalo de tiempo TU-12: La función sumidero de adaptación tiene acceso a una determinada TU-12 del punto de acceso TUG. La TU-12 se define por el parámetro M (M=0 a 13).

La figura 11-17 muestra que más de una de las funciones sumidero de adaptación existentes en esta subcapa virtual TUG pueden conectarse a punto de acceso TUG. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Esto podría provocar la detección e informe de averías (por ejemplo, cLOP). Para evitar esto, puede desactivarse una función sumidero de adaptación.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS a la salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos

La función detectará los defectos dAIS y dLOP de acuerdo con el algoritmo descrito para el proceso de interpretación de puntero en el anexo A/G.783.

Acciones consiguientes

aAIS ← dAIS o dLOP o AI_TSF

aSSF ← dAIS o dLOP o AI_TSF

Al declararse aAIS la función presentará a la salida la señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

Correlaciones de defectos

cAIS ← dAIS y (no AI_TSF) y AIS_Reported

cLOP ← dLOP y (no AI_TSF)

Será facultativo informar AIS como una causa de avería. La utilización se controla por el parámetro AIS_Reported. El valor por defecto será AIS_Reported = falso.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.3 Función fuente de adaptación compuesta de capa P4s a capa VC-3, VC-2, VC-12 y VC-11 P4s/SX-TUG3_A_So

Diagrama

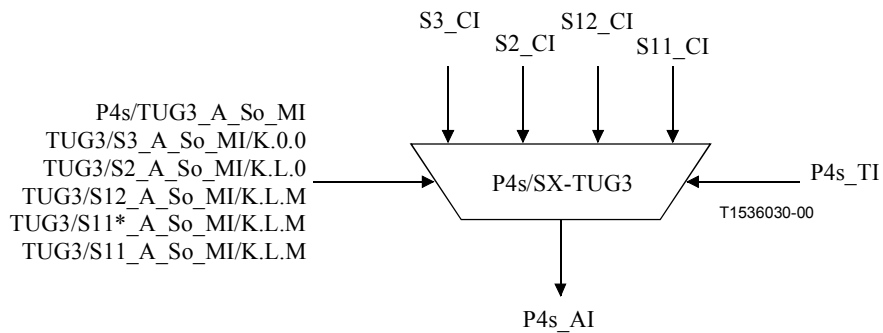


Figura 11-21/G.705 – Diagrama de P4s/SX-TUG3_A_So

Interfaces

Cuadro 11-14/G.705 – Señales de entrada y de salida P4s/SX-TUG3_A_So

Entrada(s)	Salida(s)
<p>P4s/SX-TUG3_A_So_MI P4s_TI</p> <p>máximo 2 entradas: S3_CI TUG3/S3_A_So_MI/K.0.0</p> <p>máximo 19 entradas: S2_CI TUG3/S2_A_So_MI/K.L.0</p> <p>máximo 57 entradas: S12_CI TUG3/S12_A_So_MI/K.L.M</p> <p>máximo 57 entradas: S11_CI TUG3/S11*_A_So_MI/K.L.M</p> <p>máximo 76 entradas: S11_CI TUG3/S11_A_So_MI/K.L.M</p>	<p>P4s_AI</p>

Procesos

La función compuesta P4s/SX-TUG3_A_So proporciona adaptación de las capas VC-3/2/12/11 a la capa P4s. Este proceso se efectúa por una combinación de varias funciones atómicas como se muestra en la figura 11-22. La función P4s/TUG3_A_So trata la etiqueta de señal y la multitrama específicas de la capa P4s, en tanto que las funciones TUG3/S3_A_So, TUG3/S2_A_So, TUG3/S12_A_So, TUG3/S11*_A_So y TUG3/S11_A_So efectúan la justificación de frecuencia y la adaptación de velocidad binaria específicas de VC de orden inferior. Cada una de estas funciones TUG3/Sm_A_So se caracteriza por los parámetros K.L.M, que definen el número de la TU dentro de la P4s a que la función tiene acceso (esquema de numeración de TU de acuerdo con el apéndice II). De acuerdo con las estructuras múltiplex TUG3 soportadas por el NE, existe una diversidad de posibles combinaciones de estas funciones TUG3/Sm_A_So. En el cuadro 11-15 se indican todas las posibles funciones TUG3/Sm_A_So en una función compuesta P4s/SX-TUG3_A_So.

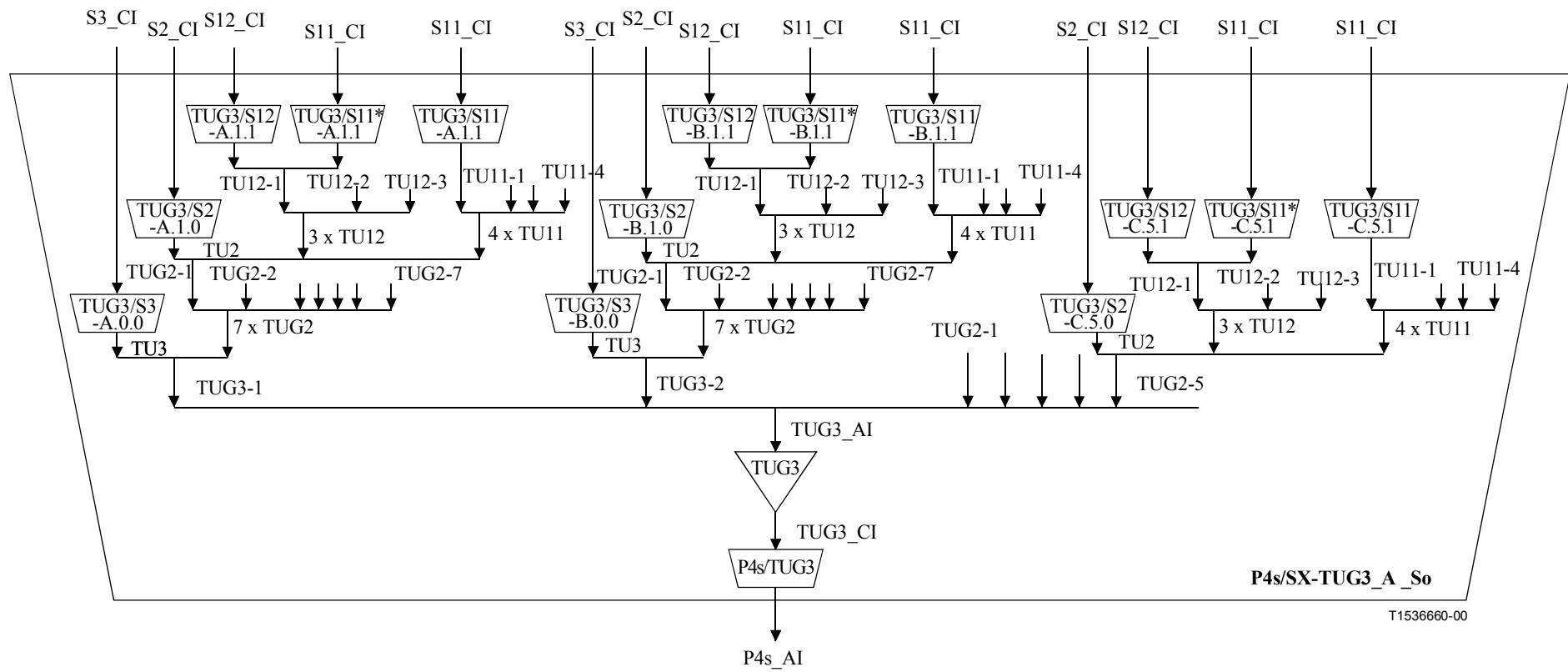


Figura 11-22/G.705 – Función compuesta P4s/SX-TUG3_A_So con conjunto de funciones atómicas TUG/Sm_A_So

Cuadro 11-15/G.705 – Posibles funciones TUG3/Sm_A_So de una función compuesta P4s/SX-TUG3_A_So

Función atómica	TU-3/TUG-3 número K	TU-2/TUG-2 número L	TU-12 número M
TUG3/S3_A_Sk/K.0.0	A,B	0	0
TUG3/S2_A_Sk/K.L.0	A,B,C	1 a 7 (A,B) 1 a 5 (C)	0
TUG3/S12_A_Sk/K.L.M	A,B,C	1 a 7 (A,B) 1 a 5 (C)	1 a 3
TUG3/S11*_A_Sk/K.L.M	A,B,C	1 a 7 (A,B) 1 a 5 (C)	1 a 3
TUG3/S11_A_Sk/K.L.M	A,B,C	1 a 7 (A,B) 1 a 5 (C)	1 a 4

Para implementaciones específicas sólo puede utilizarse un subconjunto de estas funciones TUG3/Sm_A_So (por ejemplo, un multiplexor terminal con acceso fijo a 2 Mbit/s tiene 57 funciones TUG/S12_A_So). Si está soportada una estructura múltiplex TUG3 flexible, varias funciones TUG3/Sm_A_So pueden tener acceso al mismo intervalo de tiempo TU. En tal caso, sólo está permitida la activación de una de estas funciones fuente de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex TUG3 configurada.

NOTA 1 – Las funciones P4s/TUG3_A_So, TUG3_T_So y TUG3/Sm_A_So (m = 3, 2, 12, 11*, 11) definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P4s/SX-TUG3_A_So. No pueden utilizarse como funciones autónomas.

NOTA 2 – La TUG3 es una subcapa virtual sólo aplicable en una función compuesta P4s/SX-TUG3_A.

El grupo de funciones TUG3/Sm_A (m=3,2,12,11*,11) que están activas ocupará completamente la cabida útil P4s.

11.3.3.1 Función fuente de adaptación de capa P4s a TUG3 P4s/TUG3_A_So

NOTA 1 – La función P4s/TUG3_A_So sólo puede utilizarse en una función compuesta P4s/SX-TUG3_A_So. No puede utilizarse como una función autónoma.

Diagrama

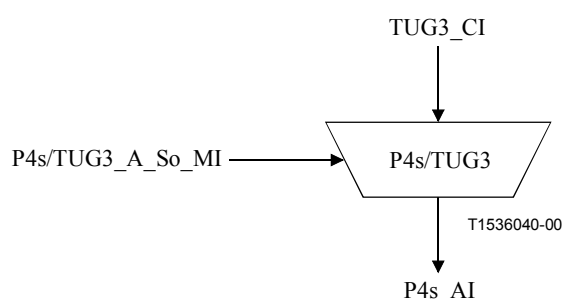


Figura 11-23/G.705 – Diagrama de P4s/TUG3_A_So

Interfaces

Cuadro 11-16/G.705 – Señales de entrada y de salida P4s/TUG3_A_So

Entrada(s)	Salida(s)
TUG3_CI_D TUG3_CI_CK TUG3_CI_FS TUG3_CI_MFS P4s/TUG3_A_So_MI_Active P4s/TUG3_A_So_MI_TU3_1 P4s/TUG3_A_So_MI_TU3_2	P4s_AI_D P4s_AI_CK P4s_AI_FS

NOTA 2 – P4s/TUG3_A_So_MI_TU3_1 es verdadero si TUG3/S3_A_So/A.0.0_MI_Active es verdadero. P4s/TUG3_A_So_MI_TU3_2 es verdadero si TUG3/S3_A_So/B.0.0_MI_Active es verdadero.

Procesos

La función inserta dos señales específicas de cabida útil (bits MA[3-5] y MA[6-7]) en la tara POH de P4s y octetos de relleno (R0) en la cabida útil P4s (figura 11-25). Los octetos de relleno R1 y R2 se insertan según sea la estructura múltiplex TUG3.

NOTA 3 – Los octetos de relleno (R0, R1, R2) no están definidos.

MA[3-5]: En este octeto, la función insertará el código "100" (correspondencia II de elementos SDH: estructura 2 × TUG-3 y 5 × TUG-2) como se define en UIT-T G.832.

MA[6-7]: El valor del indicador de multitrama MA[6-7] se fijará como se especifica en UIT-T G.832, secuencia de multitrama TU de 500 μs, y alineado con TUG3_CI_MFS.

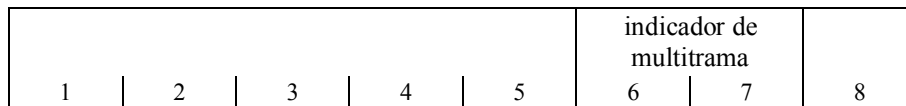


Figura 11-24/G.705 – Bits de indicador de multitrama TU en un octeto MA

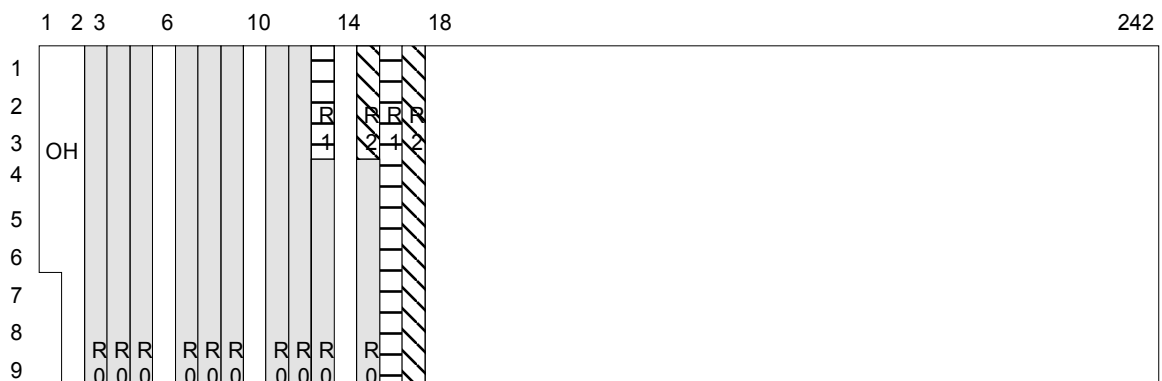


Figura 11-25/G.705 – Cabida útil P4s (TUGs y octetos de relleno "R")

Octetos de relleno: Los octetos R0 se insertan siempre. Los octetos R1 se insertan si el TUG-3-A contiene TUG-2s (MI_TU3_1 es falso). Los octetos R2 se insertan si el TUG-3-B contiene TUG-2s (MI_TU3_2 es falso).

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes: Ninguna

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.3.2 Función fuente de terminación de camino TUG3 TUG3_T_So

NOTA – Las funciones TUG3_T_So sólo pueden utilizarse en una función compuesta P4s/SX-TUG3_A_So. No pueden utilizarse como funciones autónomas.

Diagrama

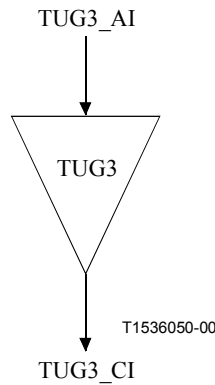


Figura 11-26/G.705 – Diagrama de TUG3_T_So

Interfaces

Cuadro 11-17/G.705 – Señales de entrada y de salida TUG3_T_So

Entrada(s)	Salida(s)
TUG3_AI_D	TUG3_CI_D
TUG3_AI_CK	TUG3_CI_CK
TUG3_AI_FS	TUG3_CI_FS
TUG3_AI_MFS	TUG3_CI_MFS

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.3.3 Función origen de adaptación de capa TUG3 a capa VC-3 TUG3/S3_A_So/K.0.0

NOTA 1 – Las funciones TUG3/S3_A_So sólo pueden utilizarse en una función compuesta P4s/SX-TUG3_A_So. No pueden utilizarse como funciones autónomas.

Diagrama

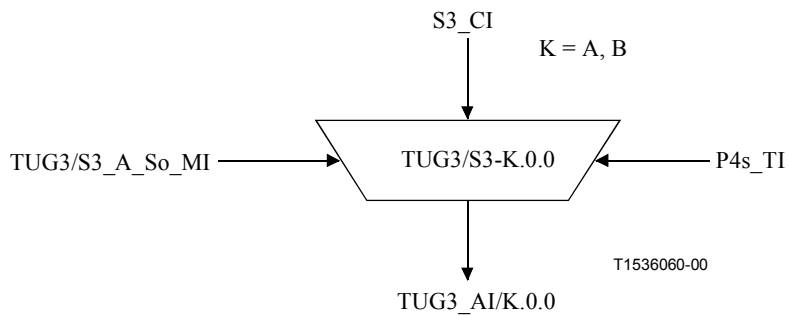
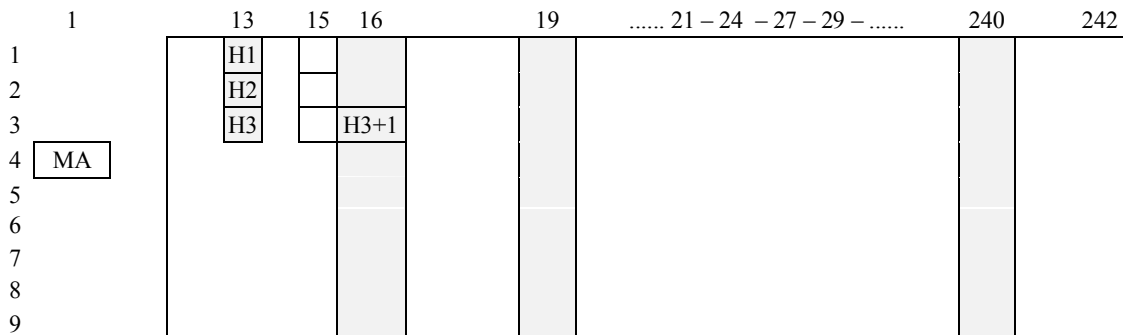


Figura 11-27/G.705 – Diagrama de TUG3/S3_A_So

Interfaces

Cuadro 11-18/G.705 – Señales de entrada y de salida TUG3/S3_A_So

Entrada(s)	Salida(s)
S3_CI_D S3_CI_CK S3_CI_FS S3_CI_SSF P4s_TI_CK P4s_TI_FS TUG3/S3_A_So_MI_Active	TUG3_AI_D TUG3_AI_CK TUG3_AI_FS



Indica los 768 octetos pertenecientes a la TU-3 (A0,0)

Figura 11-28/G.705 – Señal TUG3_AI_D/A.0.0

Procesos

Esta función proporciona justificación de frecuencia y adaptación de velocidad binaria para una señal VC-3, representada nominalmente por (765×64) = tren de información a 48 960 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de ser multiplexada para formar una señal P4s a través de una TU-3.

NOTA 2 – Puede observarse una calidad de funcionamiento degradada cuando un equipo que tiene una fuente de reloj de elemento de red con una exactitud de $\pm 4,6$ ppm interfunciona con un equipo que tiene una fuente de reloj de elemento de red con una exactitud de ± 20 ppm.

La fase de trama del VC-3 se codifica en el correspondiente puntero TU-3. La justificación de frecuencia, si se requiere, se efectúa mediante ajustes del puntero. La exactitud de este proceso de codificación se especifica más adelante.

Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón). La señal de datos se escribirá en la memoria tampón bajo el control del reloj de entrada asociado. La señal de datos se leerá de la memoria tampón bajo el control del reloj P4s, la posición en la trama, y decisiones de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función TUG3/S3_A_So. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando las acciones de puntero TU-3.

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva o negativa. Al ejecutarse una acción de justificación positiva, la lectura de 8 bits de datos deberá anularse una vez y no se escribe ningún dato en la posición H3+1 de oportunidad de justificación. Al ejecutarse una acción de justificación negativa, 8 bits de datos adicionales se leerán una vez y se escribirán en la posición H3 de oportunidad de justificación.

NOTA 3 – Un requisito con respecto al error de fase máximo introducido no puede definirse hasta que se haya definido un trayecto de referencia a partir del cual puedan deducirse los requisitos para los elementos de red. Tal requisito limitaría también el error de fase en exceso causado por los procesadores de punteros en condiciones de un desplazamiento de frecuencia fijo.

Tamaño de la memoria tampón: Queda en estudio.

El puntero TU-3 se transporta en 2 octetos de la OH específica de cabida útil en cada trama de contenedor. El puntero TU-3 se alinea en la cabida útil P4s en posiciones fijas con relación a la trama P4s. El puntero TU-3 apunta al comienzo de la trama VC-3 dentro de la P4s. El formato del puntero TU-3 y su posición en la trama se definen en UIT-T G.832.

H1, H2 – *Generación de puntero:* La función generará el puntero TU-3 como se describe en UIT-T G.707. Insertará el puntero en las posiciones H1, H2 adecuadas con el campo SS fijado a 10 para indicar TU-3.

Intervalo de tiempo TU-3: La función fuente de adaptación tiene acceso a una TU-3 específica del punto de acceso TUG3. La TU-3 se define por el parámetro K (K=A,B).

La figura 11-22 muestra que más de una función fuente de adaptación existente en la subcapa virtual TUG3 puede conectarse a un punto de acceso TUG3. En tal caso se permite activar conjuntamente un subconjunto de estas funciones fuente de adaptación, pero sólo una de ellas puede tener acceso a un determinado *intervalo de tiempo* TU. El acceso al mismo *intervalo de tiempo* TU por otras funciones fuente de adaptación será denegado.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← CI_SSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 250 µs; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 250 µs.

NOTA 4 – Si CI_SSF no está conectado (en presencia de una conexión a una S3_TT_So), se supone que CI_SSF es falso.

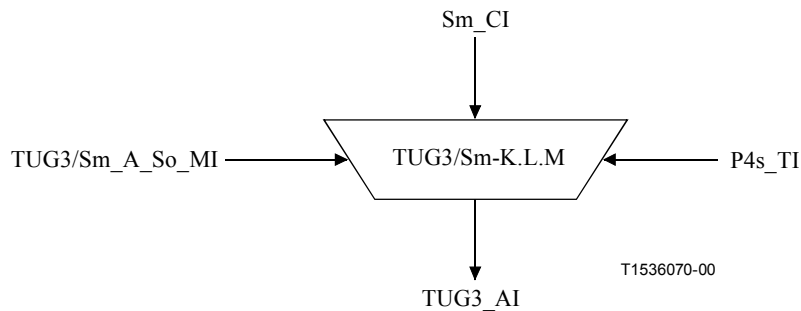
Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.3.4 Función fuente de adaptación de TUG3 a capa VC-m TUG3/Sm_A_So/K.L.M

NOTA 1 – La función TUG3/Sm_A_So (m = 2, 12, 11*, 11) sólo puede utilizarse en una función compuesta P4s/SX-TUG3_A_So. No puede utilizarse como una función autónoma.

Diagrama



NOTA – Los valores autorizados para K, L, M para cada función TUG3/Sm_A_So se indican en el cuadro 11-15.

Figura 11-29/G.705 – Diagrama de TUG3/Sm_A_So

Interfaces

Cuadro 11-19/G.705 – Señales de entrada y de salida TUG3/Sm_A_So

Entrada(s)	Salida(s)
Sm_CI_D	TUG3_AI_D
Sm_CI_CK	TUG3_AI_CK
Sm_CI_FS	TUG3_AI_FS
Sm_CI_SSF	TUG3_AI_MFS
P4s_TI_CK	
P4s_TI_FS	
P4s_TI_MFS	
TUG3/Sm_A_So_MI_Active	

Procesos

Esta función proporciona justificación de frecuencia y adaptación de velocidad binaria para:

- una señal VC-2 (TUG3/S2_A_So), representada nominalmente por $(428 \times 64/4) =$ tren de información a 6 848 kbit/s con una exactitud de frecuencia dentro de los límites

especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s a través de una TU-2;

- una señal VC-12 (TUG3/S12_A_So), representada nominalmente por $(140 \times 64/4) =$ tren de información a 2 240 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s a través de una TU-12;
- una señal VC-11 (TUG3/S11*_A_So), representada nominalmente por $(104 \times 64/4) =$ tren de información a 1 664 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s. El VC-11 se transporta en una TU-12; se añaden 9 octetos de relleno (figura 11-32) por cada 125 μ s al VC-11 como se especifica en UIT-T G.707 para hacer corresponder el VC-11 a la cabida útil TU-12 (véase la nota 2);
- una señal VC-11 (TUG3/S11_A_So), representada nominalmente por $(104 \times 64/4) =$ tren de información a 1 664 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s a través de una TU-11.

NOTA 2 – Hacer corresponder un VC-11 a una TU-12 permite que la señal VC-11 sea transportada en una red basada en VC-12 (a través de funciones S12_C y TUG/S12_A) y supervisar de manera no intrusiva este VC-11 por medio de un monitor no intrusivo VC-12 (S12m_TT_Sk). La función TUG3/S11*_A se utilizará en el punto de interconexión de las redes VC-11 y VC-12.

NOTA 3 – Puede observarse una calidad de funcionamiento degradada cuando un equipo que tiene una fuente de reloj de elemento de red con una exactitud de frecuencia de $\pm 4,6$ ppm interfundiona con un equipo que tiene una fuente de reloj de elemento de red con una exactitud de frecuencia de ± 20 .

La codificación de la fase de trama (500 μ s) del VC-m (m=2, 12, 11) se controla por el correspondiente puntero TU. La justificación de frecuencia, si se requiere, se efectúa por ajustes de puntero. La exactitud de este proceso de codificación se especifica más adelante.

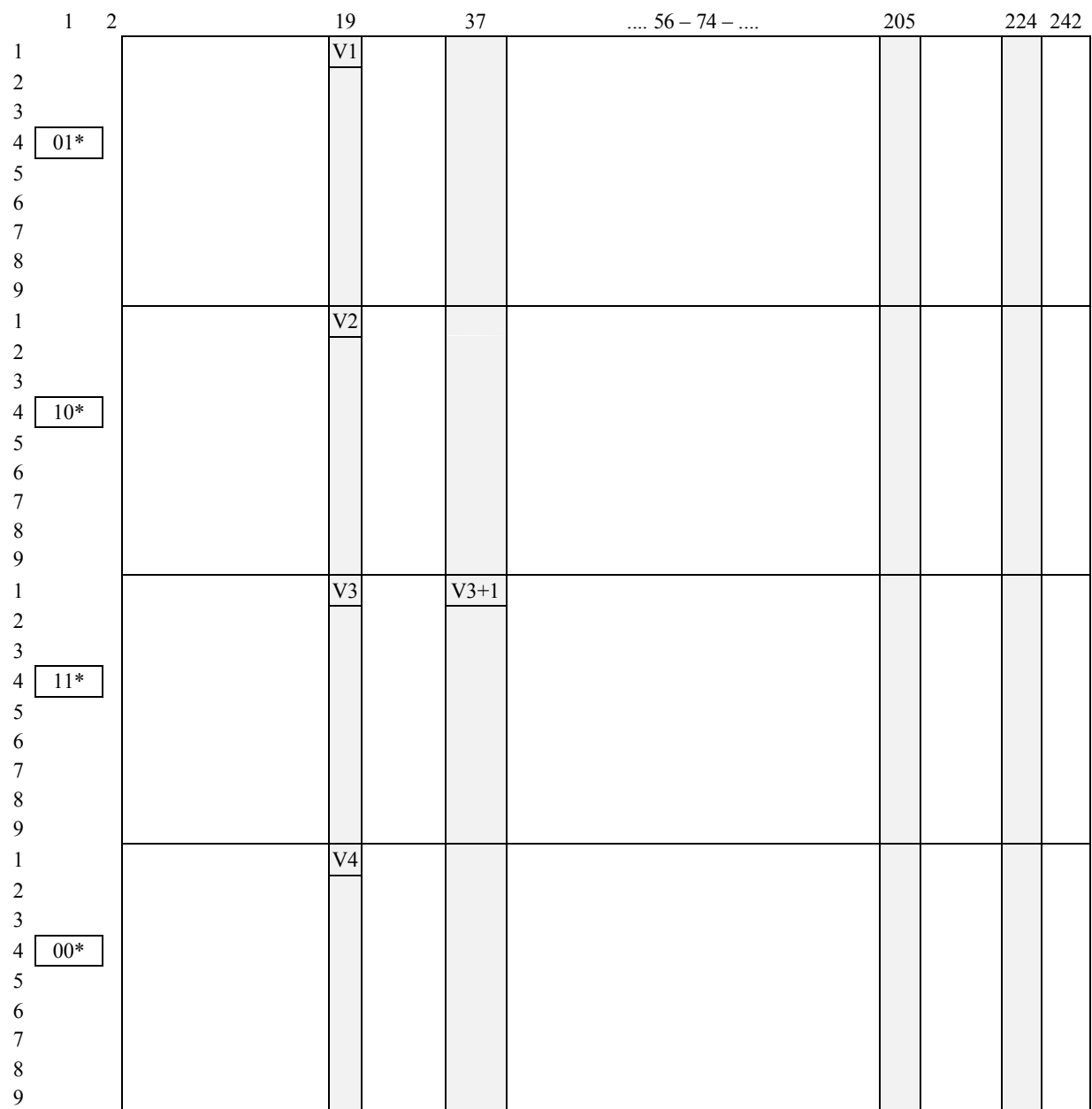
Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón). Las señales de datos y de comienzo de trama se escribirán en la memoria tampón bajo el control del reloj de entrada asociado. Las señales de datos y de comienzo de trama se leerán de la memoria tampón bajo el control del reloj P4s, la posición en la trama, y una decisión de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función TUG3/S3_A_So. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando las acciones de puntero TU.

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva o negativa. Al ejecutarse una acción de justificación positiva, la lectura de 8 bits de datos deberá anularse una vez y no se escribe ningún dato en la posición V3+1 de oportunidad de justificación (véanse las figuras 11-30 a 11-33). Al ejecutarse una acción de justificación negativa, 8 bits de datos adicionales se leerán una vez y se escribirán en la posición V3 de oportunidad de justificación.

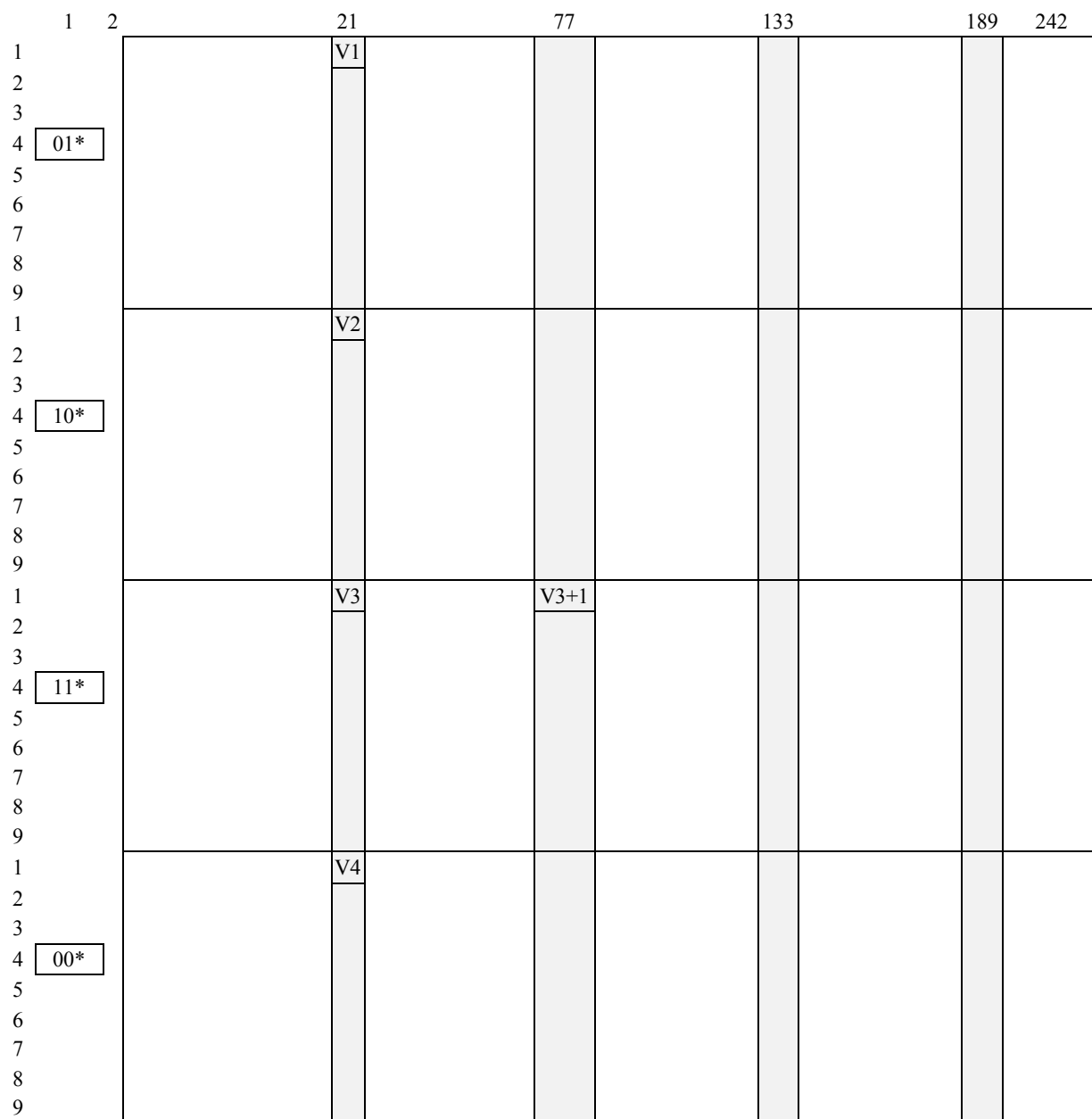
NOTA 4 – Un requisito con respecto al error de fase máximo introducido no puede definirse hasta que se haya definido un trayecto de referencia a partir del cual puedan deducirse los requisitos para los elementos de red. Tal requisito limitaría también el error de fase en exceso causado por los procesadores de punteros en condiciones de un desplazamiento de frecuencia fijo.

Tamaño de la memoria tampón: Queda en estudio.



Indica los 432 octetos pertenecientes a la TU-2 (A,1,0)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-30/G.705 – Señal TUG_AI_D/A.1.0 para TUG3/S2_A_So



Indica los 144 octetos pertenecientes a la TU-12 (A,2,1)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-31/G.705 – Señal TUG3_AI_D/A.2.1 para TUG3/S12_A_So

	1	2	21	77	133	189	242
1			V1		R*		
2					R*		
3					R*		
4	01*				R*		V5
5				R*			
6				R*			
7				R*			
8				R*			
9				R*			
1			V2		R*		
2					R*		
3					R*		
4	10*				R*		J2
5				R*			
6				R*			
7				R*			
8				R*			
9				R*			
1			V3	V3+1	R*		
2					R*		
3					R*		
4	11*				R*		N2
5				R*			
6				R*			
7				R*			
8				R*			
9				R*			
1			V4		R*		
2					R*		
3					R*		
4	00*				R*		K4
5				R*			
6				R*			
7				R*			
8				R*			
9				R*			



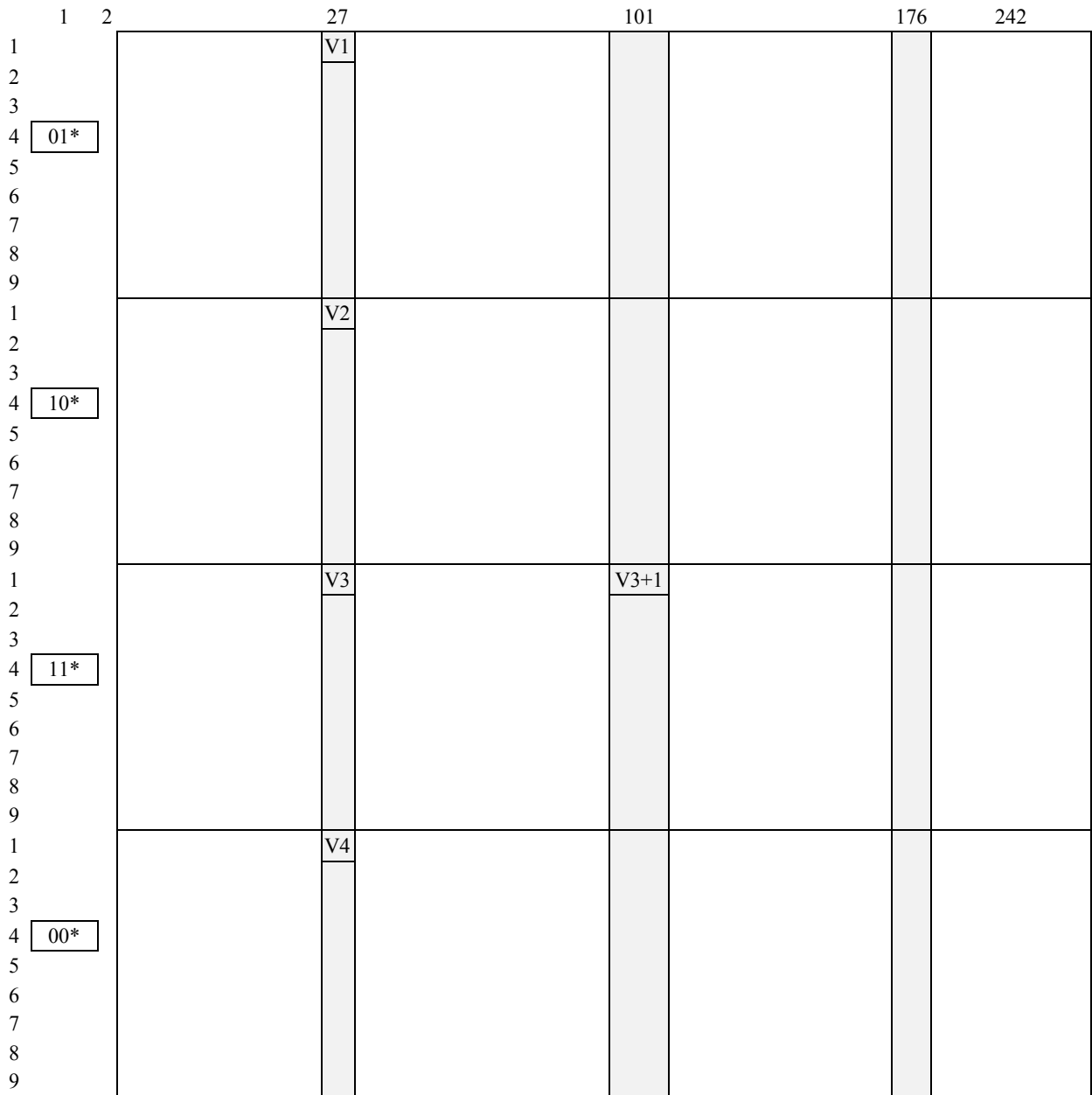
Indica los 144 octetos pertenecientes a la TU-12 (A,2,1)

01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

R* indica octeto de contenido fijo con paridad par

Las posiciones de los octetos V5, J2, N2, K4 y R* son relativas a la posición del VC-11 en la TU-12. El comienzo del VC-11 (octeto V5) se define por el puntero TU-12.

Figura 11-32/G.705 – Señal TUG3_AI_D/A.2.1 para TUG3/S11*_A_So



□ Indica los 108 octetos pertenecientes a la TU-11 (A,4,1)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-33/G.705 – TUG3_AI_D/A.4.1 para TUG3/S11_A_So

El puntero TU se transporta en los octetos V1 y V2 de la OH específica de cabida útil por cada multitrama de 500 μs (véanse las figuras 11-30 a 11-33). El puntero TU se alinea en la cabida útil P4s en posiciones fijas con relación a la trama y multitrama P4s. El formato del puntero TU y su posición en la trama se definen en UIT-T G.832.

V1, V2 – Generación de puntero: La función generará el puntero TU como se describe en UIT-T G.707. Insertará el puntero en las posiciones V1, V2 adecuadas con el campo SS fijado a 00 para indicar TU-2, a 10 para indicar TU-12 y a 11 para indicar TU-11.

NOTA 5 – El octeto V4 no está definido.

Intervalo de tiempo TU: La función fuente de adaptación tiene acceso a una TU específica del punto de acceso TUG3. La TU se define por los parámetros K, L y M:

- para TU-2: K=A,B, L=1 a 7, M=0 y K=C, L=1 a 5, M=0;
- para TU-12: K=A a C, L=1 a 7, M=1 a 3;
- para TU-11: K=A a C, L=1 a 7, M=1 a 4.

La figura 11-22 muestra que más de una función fuente de adaptación existente en la subcapa virtual TUG3 puede conectarse a un punto de acceso TUG3. En tal caso se permite activar conjuntamente un subconjunto de estas funciones fuente de adaptación, pero sólo una de ellas puede tener acceso a un determinado intervalo de tiempo TU. El acceso al mismo intervalo de tiempo TU por otras funciones fuente de adaptación será denegado.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← CI_SSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 6 – Si CI_SSF no se conecta [en presencia de una conexión a Sm_TT_So (m=2, 12, 11)], se supone que CI_SSF es falso.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.4 Función sumidero de adaptación compuesta de capa P4s a capa VC-3, VC-2, VC-12 y VC-11 P4s/SX-TUG3_A_Sk

Diagrama

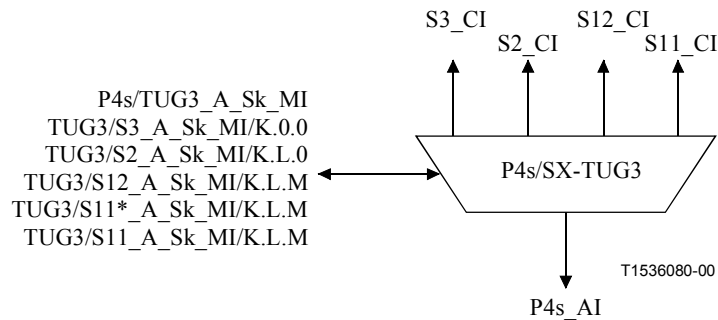


Figura 11-34/G.705 – Diagrama de P4s/SX-TUG3_A_Sk

Interfaces

Cuadro 11-20/G.705 – Señales de entrada y de salida P4s/SX-TUG3_A_Sk

Entrada(s)	Salida(s)
P4s_AI P4s/SX-TUG3_A_Sk_MI máximo 2 salidas: TUG3/S3_A_Sk_MI/K.0.0 máximo 19 salidas: TUG3/S2_A_Sk_MI/K.L.0 máximo 57 salidas: TUG3/S12_A_Sk_MI/K.L.M máximo 57 salidas: TUG3/S11*_A_Sk_MI/K.L.M máximo 76 salidas: TUG3/S11_A_Sk_MI/K.L.M	P4s/SX-TUG3_A_Sk_MI máximo 2 salidas: S3_CI TUG3/S3_A_Sk_MI/K.0.0 máximo 19 salidas: S2_CI TUG3/S2_A_Sk_MI/K.L.0 máximo 57 salidas: S12_CI TUG3/S12_A_Sk_MI/K.L.M máximo 57 salidas: S11_CI TUG3/S11*_A_Sk_MI/K.L.M máximo 76 salidas: S11_CI TUG3/S11_A_Sk_MI/K.L.M

Procesos

La función compuesta P4s/SX_A_Sk proporciona adaptación de la capa P4s a las capas VC-3/2/12/11. Este proceso se efectúa por una combinación de varias funciones atómicas como se muestra en la figura 11-35. La función P4s/TUG3_A_Sk efectúa el procesamiento de la etiqueta de señal y la multitrama específicas de la capa P4s, en tanto que las funciones TUG3/S3_A_Sk, TUG3/S2_A_Sk, TUG3/S12_A_Sk, TUG3/S11*_A_Sk y TUG3/S11_A_Sk efectúan la justificación de frecuencia y adaptación de velocidad binaria específicas de VC de orden inferior. Cada una de estas funciones TUG3/Sm_A_Sk se caracteriza por los parámetros K.L.M. que definen el número de la TU dentro de la P4s a la que la función tiene acceso (esquema de numeración de TU de acuerdo con el apéndice II). Según sean las estructuras múltiplex TUG3 soportadas por el NE, existe una diversidad de combinaciones posibles de estas funciones TUG3/Sm_A_Sk. En el cuadro 11-21 se indican todas las posibles funciones TUG3/Sm_A_Sk dentro de una función compuesta P4s/SX-TUG3_A_Sk.

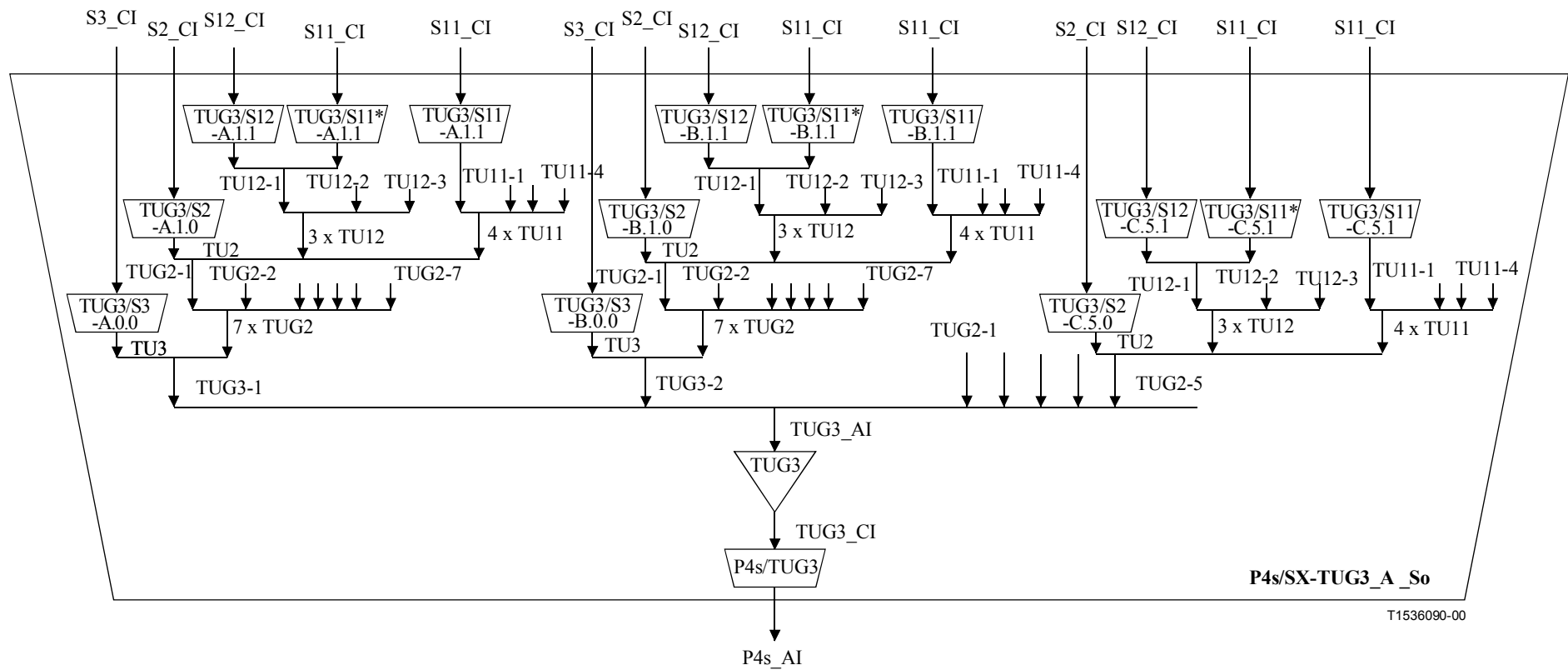


Figura 11-35/G.705 – Función compuesta P4s/SX-TUG3_A_Sk con conjunto de funciones atómicas TUG3/Sm_A_Sk

Cuadro 11-21/G.705 – Posibles funciones TUG3/Sm_A_Sk de una función compuesta P4s/SX-TUG3_A_Sk

Función atómica	TU-3/TUG-3 número K	TU-2/TUG-2 número L	TU-12 número M
TUG3/S3_A_Sk/K.0.0	A,B	0	0
TUG3/S2_A_Sk/K.L.0	A,B,C	1 a 7 (A,B) 1 a 5 (C)	0
TUG3/S12_A_Sk/K.L.M	A,B,C	1 a 7 (A,B) 1 a 5 (C)	1 a 3
TUG3/S11*_A_Sk/K.L.M	A,B,C	1 a 7 (A,B) 1 a 5 (C)	1 a 3
TUG3/S11_A_Sk/K.L.M	A,B,C	1 a 7 (A,B) 1 a 5 (C)	1 a 4

Para implementaciones específicas sólo puede utilizarse un subconjunto de estas funciones TUG3/Sm_A_Sk (por ejemplo, a un multiplexor terminal con acceso fijo a 2 Mbit/s tiene 63 funciones TUG3/S12_A_Sk). Si está soportada una estructura múltiplex TUG3 flexible, varias funciones TUG3/Sm_A_Sk pueden tener acceso al mismo intervalo de tiempo TU. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Cabe suponer que esto provoque la detección e informe de averías (por ejemplo, cLOP). Para evitar tal situación, puede desactivarse una función sumidero de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex TUG3 configurada.

NOTA 1 – Las funciones P4s/TUG3_A_Sk, TUG3_T_Sk y TUG3/Sm_A_Sk (m=3, 2, 12, 11*, 11) definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P4s/SX-TG3_A_Sk. No pueden utilizarse como funciones autónomas.

NOTA 2 – La TUG3 es una subcapa virtual que sólo es aplicable en una función compuesta P4s/SX-TG3_A.

11.3.4.1 Función sumidero de adaptación de capa P4s a TUG3 P4s/TUG3_A_Sk

NOTA 1 – La función P4s/TUG3_A_Sk sólo puede utilizarse en una función compuesta P4s/SX-TUG3_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

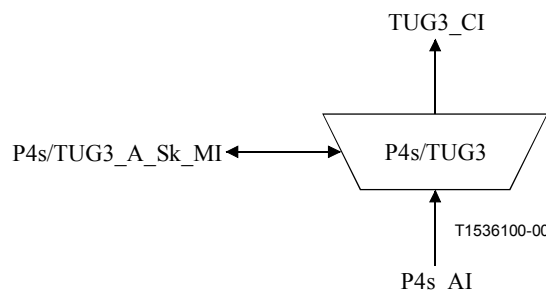


Figura 11-36/G.705 – Diagrama de P4s/TUG3_A_Sk

Interfaces

Cuadro 11-22/G.705 – Señales de entrada y de salida P4s/TUG3_A_Sk

Entrada(s)	Salida(s)
P4s_AI_D	TUG3_CI_D
P4s_AI_CK	TUG3_CI_CK
P4s_AI_FS	TUG3_CI_FS
P4s_AI_TSF	TUG3_CI_MFS
P4s/TUG3_A_Sk_MI_Active	TUG3_CI_SSF_TUG2
	TUG3_CI_SSF_TU3
	P4s/TUG3_A_Sk_MI_cPLM
	P4s/TUG3_A_Sk_MI_cLOM

Procesos

La función supervisa dos señales específicas de cabida útil (bits 3-5 y bits 6-7) de la POH de la capa P4s.

MA[3-5]: La función comparará el contenido de los bits 3 a 5 aceptados del octeto MA con el código de valor esperado "100" (correspondencia II de elementos SDH: estructura 2 × TUG-3 y 5 × TUG-2) para comprobar la coherencia entre el funcionamiento de uno y otro extremo. Los procesos de detección de aceptación y discordancia se describen en 6.2.4.2/G.806.

MA[6-7]: La función recuperará la fase de comienzo de (multi)trama de 500 μs efectuando alineación de multitrama sobre los bits 6 y 7 del octeto MA. Se supondrá que se ha pasado al estado fuera de multitrama (OOM) cuando se detecta un error en la secuencia de bits 6 y 7 del octeto MA. Se supondrá que se ha recuperado la alineación de multitrama, y que se ha pasado al estado en multitrama (IM), cuando en cuatro tramas P4s consecutivas se ha encontrado una secuencia de bits 6, 7 MA sin errores.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso activará la señal SSF en su salida (CI_SSF_TU3 y CI_SSF_TUG2) y no informará su estado a través del punto de gestión.

Defectos

La función detectará el defecto dPLM como se especifica en 6.2.4.2/G.806.

Si el proceso de alineación de multitrama está en el estado OOM y no se recupera la multitrama MA en un plazo de X ms, se declarará un defecto dLOM. Una vez que el proceso ha pasado a un estado dLOM, se saldrá de este estado cuando se recupere la multitrama (el proceso de alineación de multitrama pasa al estado IM). El valor de X deberá estar comprendido en la gama de 1 a 5 (ms). X no es configurable.

Acciones consiguientes

aSSF_TU3 ← dPLM

aSSF_TUG2 ← dPLM o dLOM

Correlaciones de defectos

cPLM ← dPLM y (no AI_TSF)

cLOM ← dLOM y (no AI_TSF) y (no dPLM)

NOTA 2 – Puede haber otra función de adaptación paralela, por ejemplo, P31s/SD_A_Sk, que genere también cLOM. La EMF deberá asegurar que fLOM se informe una sola vez.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.4.2 Función sumidero de terminación de camino TUG3 TUG3_T_Sk

NOTA – La función TUG3_T_Sk sólo puede utilizarse en una función compuesta P4s/SX-TUG3_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

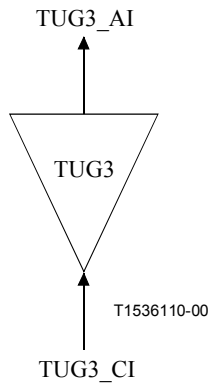


Figura 11-37/G.705 – Diagrama de TUG3_T_Sk

Interfaces

Cuadro 11-23/G.705 – Señales de entrada y de salida TUG3_T_Sk

Entrada(s)	Salida(s)
TUG3_CI_D	TUG3_AI_D
TUG3_CI_CK	TUG3_AI_CK
TUG3_CI_FS	TUG3_AI_FS
TUG3_CI_SSF_TUG2	TUG3_AI_TSF_TUG2
TUG3_CI_SSF_TU3	TUG3_AI_TSF_TU3

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes

aTSF_TUG2 ← CI_SSF_TUG2

aTSF_TU3 ← CI_SSF_TU3

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.4.3 Función sumidero de adaptación de capa TUG3 a VC-3 TUG3/S3_A_Sk/K.0.0

NOTA – La función TUG3/S3_A_Sk sólo puede utilizarse en una función compuesta P4s/SX-TUG3_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

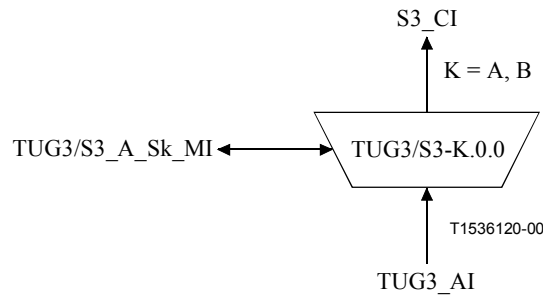


Figura 11-38/G.705 – Diagrama de TUG3/S3_A_Sk

Interfaces

Cuadro 11-24/G.705 – Señales de entrada y de salida TUG3/S3_A_Sk

Entrada(s)	Salida(s)
TUG3_AI_D	S3_CI_D
TUG3_AI_CK	S3_CI_CK
TUG3_AI_FS	S3_CI_FS
TUG3_AI_TSF_TU3	S3_CI_SSF
TUG3/S3_A_Sk_MI_AIS_Reported	TUG3/S3_A_Sk_MI_cLOP
TUG3/S3_A_Sk_MI_Active	TUG3/S3_A_Sk_MI_cAIS

Procesos

Esta función recupera datos VC-3 con información de fase de trama de una TU-3.

H1, H2 – Interpretación de puntero TU-3: La función efectuará la interpretación de puntero como se especifica en el anexo A/G.783 para recuperar la fase de trama VC-3 dentro de una TU-3 de una P4s.

Intervalo de tiempo TU-3: La función fuente de adaptación tiene acceso a una TU-3 específica del punto de acceso TUG3. La TU-3 se define por el parámetro K (K=A,B).

La figura 11-35 muestra que más de una de las funciones sumidero de adaptación existentes en esta subcapa virtual TUG3 pueden conectarse a punto de acceso TUG3. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Esto podría provocar la detección e informe de averías (por ejemplo, cLOP). Para evitar esto, puede desactivarse una función sumidero de adaptación.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará a la salida (CI_D) la señal todos UNOS y no informará su estado a través del punto de gestión.

Defectos

La función detectará los defectos dAIS y dLOP de acuerdo con el algoritmo descrito para el proceso de interpretador de puntero en el anexo A/G.783 [9].

Acciones consiguientes

aAIS ← dAIS o dLOP o AI_TSF_TU3

aSSF ← dAIS o dLOP o AI_TSF_TU3

Al declararse aAIS la función presentará a la salida una señal todos UNOS (AIS) en un plazo de 250 µs; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 250 µs.

Correlaciones de defectos

cAIS ← dAIS y (no AI_TSF_TU3) y AIS_Reported

cLOP ← dLOP y (no AI_TSF_TU3)

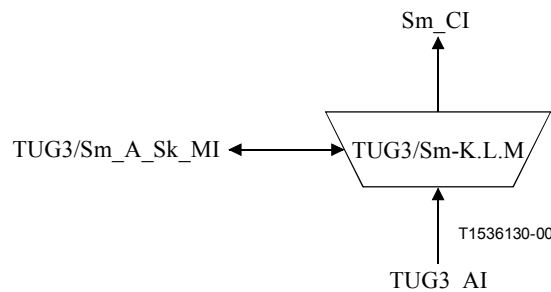
Será facultativo informar AIS como causa de avería. Esto se controla por medio del parámetro AIS_Reported. El valor por defecto será AIS_Reported = falso.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.4.4 Función sumidero de adaptación de capa TUG3 a VC-m TUG3/Sm_A_Sk/K.L.M

NOTA – La función TUG3/Sm_A_Sk (m=2, 12, 11*, 11) sólo puede utilizarse en una función compuesta P4s/SX-TUG3_A_Sk. No puede utilizarse como una función autónoma.

Diagrama



NOTA – Los valores permitidos de K, L, M para cada función TUG3/Sm_A_Sk se indican en el cuadro 11-21.

Figura 11-39/G.705 – Diagrama de TUG3/Sm_A_Sk

Interfaces

Cuadro 11-25/G.705 – Señales de entrada y de salida TUG3/Sm_A_Sk

Entrada(s)	Salida(s)
TUG3_AI_D	Sm_CI_D
TUG3_AI_CK	Sm_CI_CK
TUG3_AI_FS	Sm_CI_FS
TUG3_AI_TSF_TUG2	Sm_CI_SSF
TUG3/Sm_A_Sk_MI_AIS_Reported	TUG3/Sm_A_Sk_MI_cLOP
TUG3/Sm_A_Sk_MI_Active	TUG3/Sm_A_Sk_MI_cAIS

Procesos

Esta función recupera:

- datos VC-2 con información de fase de trama de una TU-2 (TUG3/S2_A_Sk);
- datos VC-12 con información de fase de trama de una TU-12 (TUG3/S12_A_Sk);
- datos VC-11 con información de fase de trama de una TU-12 (TUG3/S11*_A_Sk);
- datos VC-11 con información de fase de trama de una TU-11 (TUG3/S11_A_Sk).

V1, V2 – Interpretación de puntero TU-2: La función efectuará la interpretación de puntero TU como se especifica en el anexo A/G.783 para recuperar la fase de trama VC dentro de una TU de una P4s.

Intervalo de tiempo TU: La función fuente de adaptación tiene acceso a una TU específica del punto de acceso TUG. La TU se define por los parámetros K, L y M:

- para TU-2: K=A,B, L=1 a 7, M=0 y K=C, L=1 a 5, M=0;
- para TU-12: K=A a C, L=1 a 7, M=1 a 3;
- para TU-11: K=A a C, L=1 a 7, M=1 a 4.

La figura 11-35 muestra que más de una de las funciones sumidero de adaptación existentes en esta subcapa virtual TUG3 pueden conectarse a punto de acceso TUG. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Esto podría provocar la detección e informe de averías (por ejemplo, cLOP). Para evitar esto, puede desactivarse una función sumidero de adaptación.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará a la salida (CI_D) la señal todos UNOS y no informará su estado a través del punto de gestión.

Defectos

La función detectará los defectos dAIS y dLOP de acuerdo con el algoritmo descrito para el proceso de interpretación de puntero en el anexo A/G.783.

Acciones consiguientes

aAIS ← dAIS o dLOP o AI_TSF_TUG2

aSSF ← dAIS o dLOP o AI_TSF_TUG2

Al declararse aAIS la función presentará a la salida la señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida los datos recuperados en un plazo de 1 ms.

Correlaciones de defectos

cAIS ← dAIS y (no AI_TSF_TUG2) y AIS_Reported

cLOP ← dLOP y (no AI_TSF_TUG2)

Será facultativo informar AIS como una causa de avería. Esto se controla por medio del parámetro AIS_Reported. El valor por defecto será AIS_Reported = falso.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.5 Función compuesta fuente de adaptación de capa P4s a capa VC-2, VC-12 y VC-11 P4s/SX-TUG2_A_So

Diagrama

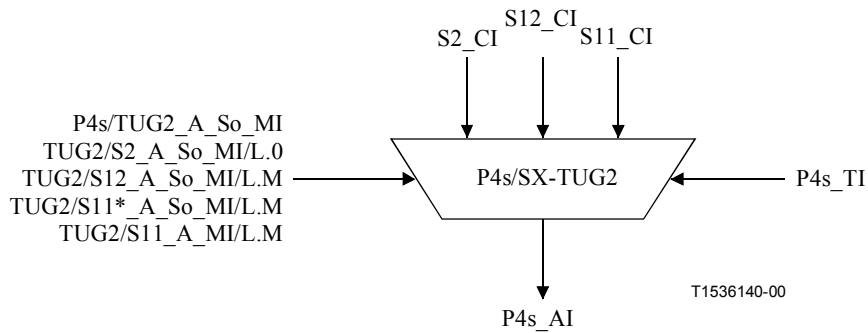


Figura 11-40/G.705 – Diagrama de P4s/SX-TUG2_A_So

Interfaces

Cuadro 11-26/G.705 – Señales de entrada y de salida P4s/SX-TUG2_A_So

Entrada(s)	Salida(s)
P4s/TUG2_A_So_MI P4s_TI máximo 20 entradas: S2_CI TUG/S2_A_So_MI/L.0 máximo 60 entradas: S12_CI TUG/S12_A_So_MI/L.M máximo 60 entradas: S11_CI TUG/S11*_A_So_MI/L.M máximo 80 entradas: S11_CI TUG/S11_A_So_MI/L.M	P4s_AI

Procesos

La función compuesta P4s/SX-TUG2_A_So proporciona adaptación de las capas VC-2/12/11 a la capa P4s. Este proceso se efectúa por una combinación de varias funciones atómicas como se muestra en la figura 11-41. La función P4s/TUG2_A_So efectúa el procesamiento de etiqueta de señal y multitrama específicos de la capa P4s, en tanto que las funciones TUG2/S2_A_So, TUG2/S12_A_So, TUG2/S11*_A_So y TUG2/S11_A_So efectúan la justificación de frecuencia y la adaptación de velocidad binaria específicas de VC de orden inferior. Cada una de estas funciones TUG2/Sm_A_So se caracteriza por los parámetros L.M que definen el número de la TU dentro de la P4s a que la función tiene acceso (esquema de numeración de TU de acuerdo con apéndice III). Según las estructuras múltiplex TUG2 soportadas por el NE, existe una diversidad de posibles

combinaciones de estas funciones TUG2/Sm_A_So. En el cuadro 11-27 se indican todas las posibles funciones TUG2/Sm_A_So dentro de una función compuesta P4s/SX-TUG2_A_So.

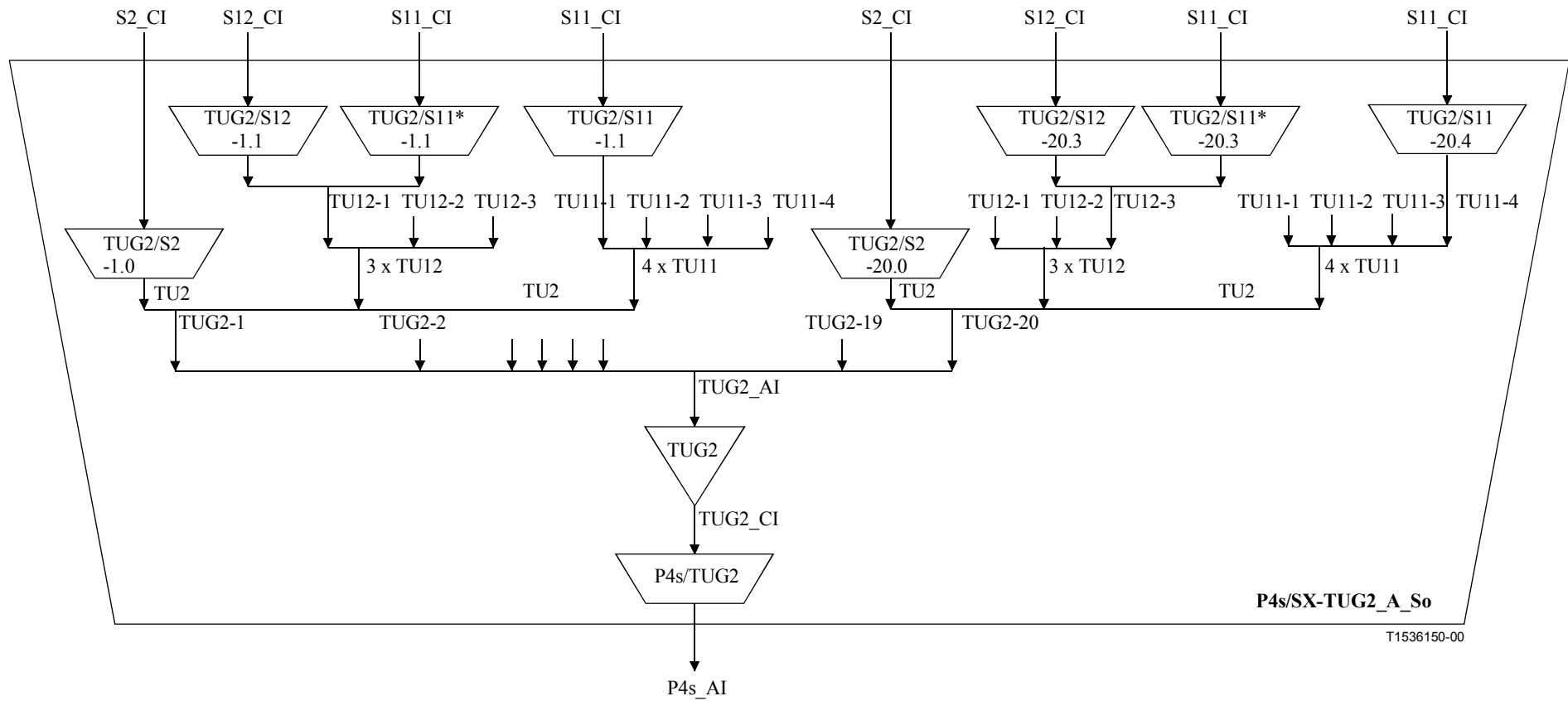


Figura 11-41/G.705 – Función compuesta P4s/SX-TUG2_A_So con conjunto de funciones atómicas TUG2/Sm_A_So

Cuadro 11-27/G.705 – Posibles funciones TUG2/Sm_A_So de una función compuesta P4s/SX-TUG2_A_So

Función atómica	TU-2/TUG-2 número L	TU-12 número M
TUG2/S2_A_So/L.0	1 a 20	–
TUG2/S12_A_So/L.M	1 a 20	1 a 3
TUG2/S11*_A_So/ L.M	1 a 20	1 a 3
TUG2/S11_A_So/ L.M	1 a 20	1 a 4

Para implementaciones específicas sólo puede utilizarse un subconjunto de estas funciones TUG2/Sm_A_So (por ejemplo, un multiplexor terminal con acceso fijo a 2 Mbit/s tiene 60 funciones TUG2/S12_A_So). Si está soportada una estructura múltiplex TUG2 flexible, varias funciones TUG2/Sm_A_So pueden tener acceso al mismo intervalo de tiempo TU. En tal caso, sólo está permitida la activación de una de estas funciones fuente de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex TUG2 configurada.

NOTA 1 – Las funciones P4s/TUG2_A_So, TUG2_T_So y TUG2/Sm_A_So (m=2, 12, 11*, 11) definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P4s/SX-TUG2_A_So. No pueden utilizarse como funciones autónomas.

NOTA 2 – La TUG2 es una subcapa virtual sólo aplicable en una función compuesta P4s/SX-TUG2_A.

El grupo de funciones TUG2/Sm_A (m=2,12,11*,11) que están activas deberá ocupar completamente la cabida útil P4s.

11.3.5.1 Función fuente de adaptación de capa P4s a TUG2 P4s/TUG2_A_So

NOTA – La función P4s/TUG2_A_So sólo puede utilizarse en una función compuesta P4s/SX-TUG2_A_So. No puede utilizarse como una función autónoma.

Diagrama

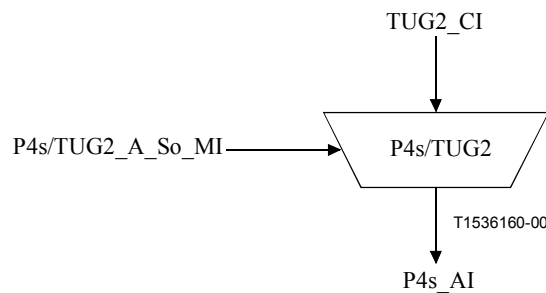


Figura 11-42/G.705 – Diagrama de P4s/TUG2_A_So

Interfaces

Cuadro 11-28/G.705 – Señales de entrada y de salida P4s/TUG2_A_So

Entrada(s)	Salida(s)
TUG2_CI_D TUG2_CI_CK TUG2_CI_FS TUG2_CI_MFS P4s/TUG2_A_So_MI_Active	P4s_AI_D P4s_AI_CK P4s_AI_FS

Procesos

La función inserta dos señales específicas de cabida útil (bits MA[3-5] y MA[6-7]) en la POH de la capa P4s.

MA[3-5]: En este octeto, la función insertará el código "011" (correspondencia I de elementos SDH: estructura $20 \times$ TUG-2) como se define en UIT-T G.832.

MA[6-7]: El valor del indicador de multitrama MA[6-7] se fijará como se especifica en UIT-T G.832, secuencia de multitrama TU de 500 μ s, y se alinearán con TUG2_CI_MFS.

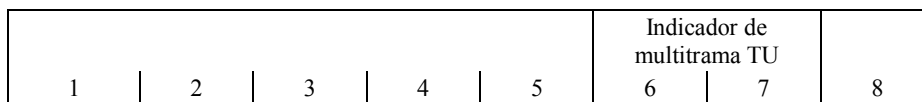


Figura 11-43/G.705 – Bits de indicador de multitrama en el octeto MA

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes: Ninguna

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.5.2 Función fuente de terminación de camino TUG2 TUG2_T_So

NOTA – La función TUG2_T_So sólo puede utilizarse en una función compuesta P4s/SX-TUG2_A_So. No puede utilizarse como una función autónoma.

Diagrama

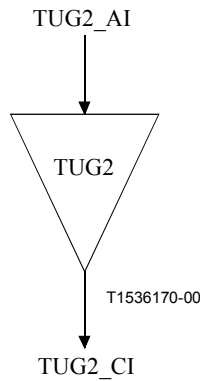


Figura 11-44/G.705 – Diagrama de TUG2_T_So

Interfaces

Cuadro 11-29/G.705 – Señales de entrada y de salida TUG2_T_So

Entrada(s)	Salida(s)
TUG2_AI_D TUG2_AI_CK TUG2_AI_FS TUG2_AI_MFS	TUG2_CI_D TUG2_CI_CK TUG2_CI_FS TUG2_CI_MFS

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

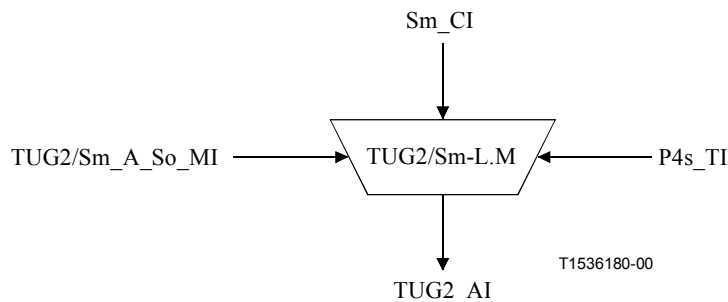
Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.5.3 Función fuente de adaptación de capa TUG2 a capa VC-m TUG2/Sm_A_So/L.M

NOTA 1 – La función TUG2/Sm_A_So (m=2, 12, 11*, 11) sólo puede utilizarse en una función compuesta P4s/SX-TUG2_A_So. No puede utilizarse como una función autónoma.

Diagrama



NOTA – Los valores de L y M permitidos para cada TUG2/Sm_A_So se indican en el cuadro 11-27.

Figura 11-45/G.705 – Diagrama de TUG2/Sm_A_So

Interfaces

Cuadro 11-30/G.705 Señales de entrada y de salida TUG2/Sm_A_So

Entrada(s)	Salida(s)
Sm_CI_D Sm_CI_CK Sm_CI_FS S2_CI_SSF P4s_TI_CK P4s_TI_FS P4s_TI_MFS TUG2/Sm_A_So_MI_Active	TUG2_AI_D TUG2_AI_CK TUG2_AI_FS TUG2_AI_MFS

Procesos

Esta función proporciona justificación de frecuencia y adaptación de velocidad binaria para:

- una señal VC-2 (TUG2/S2_A_So), representada nominalmente por $(428 \times 64/4) =$ tren de información a 6848 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s a través de una TU-2;
- una señal VC-12 (TUG2/S12_A_So), representada nominalmente por $(140 \times 64/4) =$ tren de información a 2240 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s a través de una TU-12;
- una señal VC-11 (TUG2/S11*_A_So), representada nominalmente por $(104 \times 64/4) =$ tren de información a 1664 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s. El VC-11 se transporta en una TU-12; se añaden 9 octetos de relleno (figura 11-48) por cada 125 μ s al VC-11 como se especifica en UIT-T G.707 para hacer corresponder el VC-11 a la cabida útil TU-12 (véase la nota 2);
- una señal VC-11 (TUG2/S11_A_So), representada nominalmente por $(104 \times 64/4) =$ tren de información a 1664 kbit/s con una exactitud de frecuencia dentro de los límites especificados en la cláusula 5/G.813 y la correspondiente fase de trama, que habrá de multiplexarse para formar una señal P4s a través de una TU-11.

NOTA 2 – Hacer corresponder un VC-11 a una TU-12 permite que la señal VC-11 sea transportada en una red basada en VC-12 (a través de funciones S12_C y TUG/S12_A) y supervisar de manera no intrusiva este VC-11 por medio de un monitor no intrusivo VC-12 (S12m_TT_Sk). La función TUG2/S11*_A se utilizará en el punto de interconexión de las redes VC-11 y VC-12.

NOTA 3 – Puede observarse una calidad de funcionamiento degradada cuando un equipo que tiene una fuente de reloj de elemento de red con una exactitud de frecuencia de $\pm 4,6$ ppm interfunciona con un equipo que tiene una fuente de reloj de elemento de red con una exactitud de frecuencia de ± 20 .

La fase de trama (500 μ s) del VC se codifica en el correspondiente puntero TU. La justificación de frecuencia, si se requiere, se efectúa por ajustes de puntero. La exactitud de este proceso de codificación se especifica más adelante.

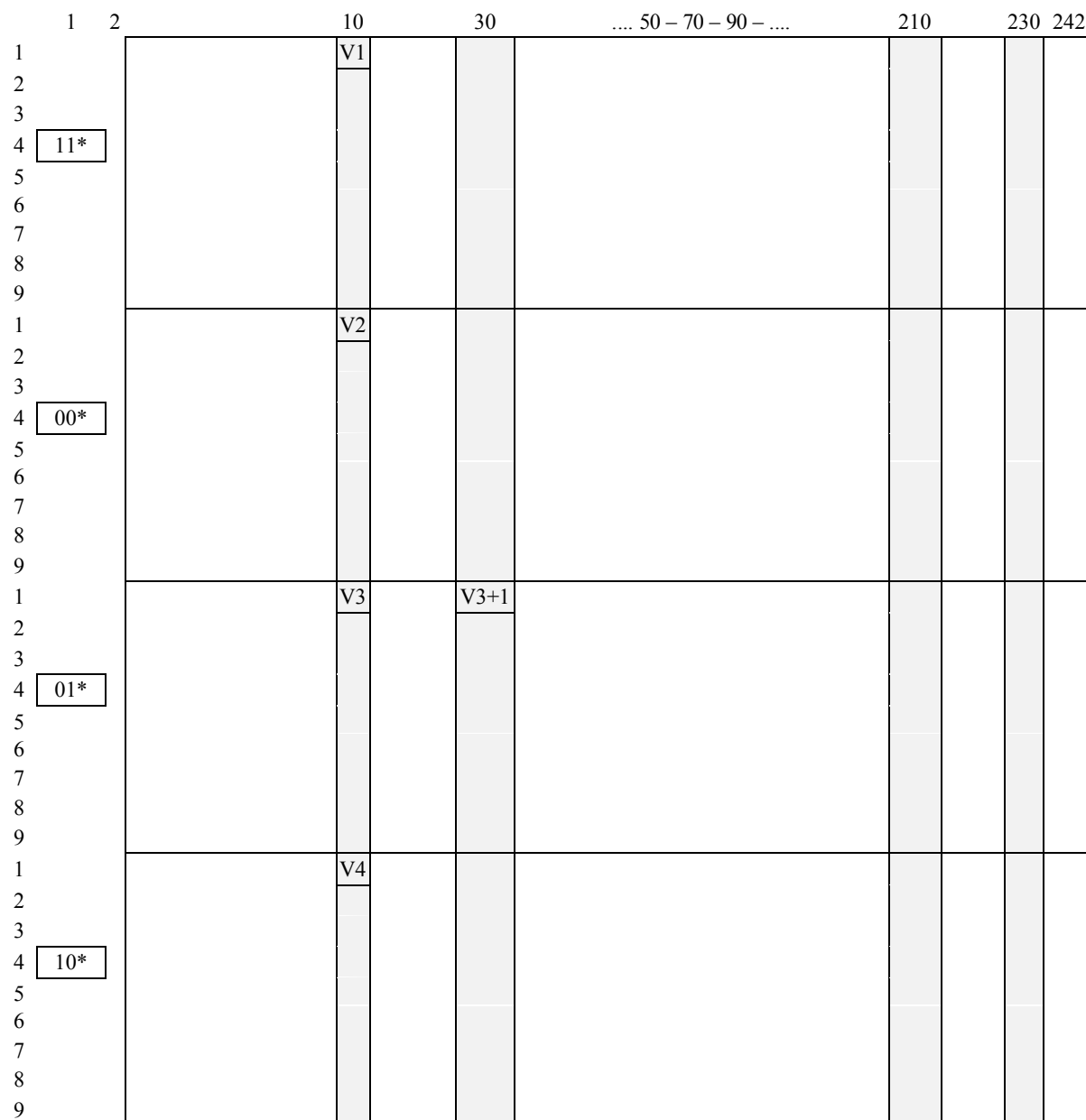
Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón) Las señales de datos y de comienzo de trama se escribirán en la memoria tampón bajo el control del reloj de entrada asociado. Las señales de datos y de comienzo de trama se leerán de la memoria tampón bajo el control del reloj P4s, la posición en la trama, y decisiones de justificación.

Las decisiones de justificación determinan el error de fase introducido por la función TUG2/Sm_A_So. La magnitud de este error de fase puede medirse en las interfaces físicas supervisando las acciones de puntero TU.

Cada decisión de justificación culmina en una correspondiente acción de justificación positiva o negativa. Al ejecutarse una acción de justificación positiva, la lectura de 8 bits de datos deberá anularse una vez y no se escribe ningún dato en la posición V3+1 de oportunidad de justificación (véanse las figuras 11-46 a 11-49). Al ejecutarse una acción de justificación negativa, 8 bits de datos adicionales se leerán una vez y se escribirán en la posición V3 de oportunidad de justificación.

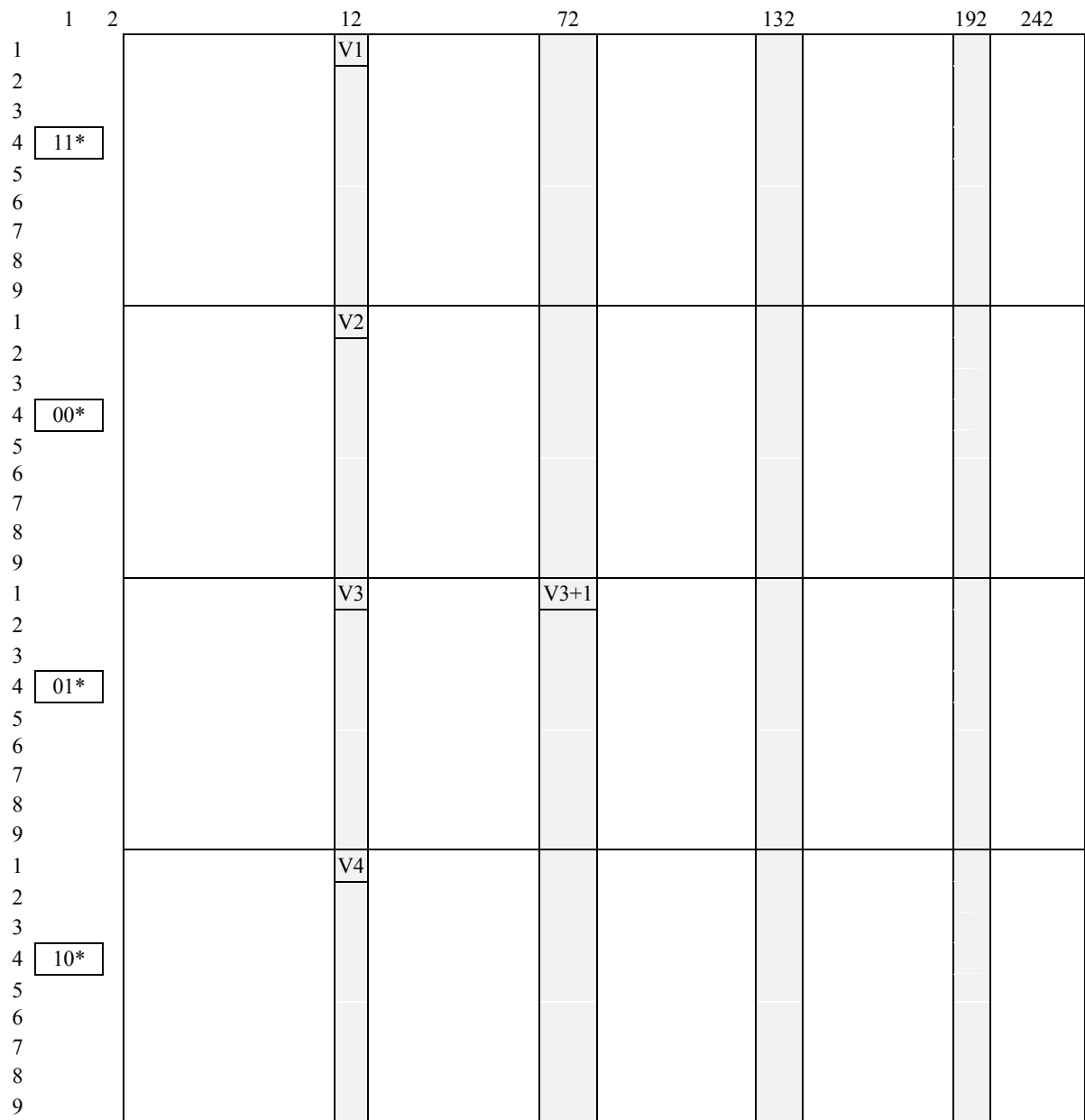
NOTA 4 – Un requisito con respecto al error de fase máximo introducido no puede definirse hasta que se haya definido un trayecto de referencia a partir del cual puedan deducirse los requisitos para los elementos de red. Tal requisito limitaría también el error de fase en exceso causado por los procesadores de punteros en condiciones de un desplazamiento de frecuencia fijo.

Tamaño de la memoria tampón: Queda en estudio.



Indica los 432 octetos pertenecientes a la TU-2 (8,0)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-46/G.705 – Señal TUG2_AI_D/8.0 para TUG2/S2_A_So



Indica los 144 octetos pertenecientes a la TU-12 (10,1)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-47/G.705 – Señal TUG2_AI_D/10.1 para TUG2/S12_A_So

		12	72	132	192	242
1		V1		R*		
2				R*		
3				R*		
4	11*			R*		V5
5			R*			
6			R*			
7			R*			
8			R*			
9			R*			
1		V2		R*		
2				R*		
3				R*		
4	00*			R*		J2
5			R*			
6			R*			
7			R*			
8			R*			
9			R*			
1		V3	V3+1	R*		
2				R*		
3				R*		
4	01*			R*		N2
5			R*			
6			R*			
7			R*			
8			R*			
9			R*			
1		V4		R*		
2				R*		
3				R*		
4	10*			R*		K4
5			R*			
6			R*			
7			R*			
8			R*			
9			R*			



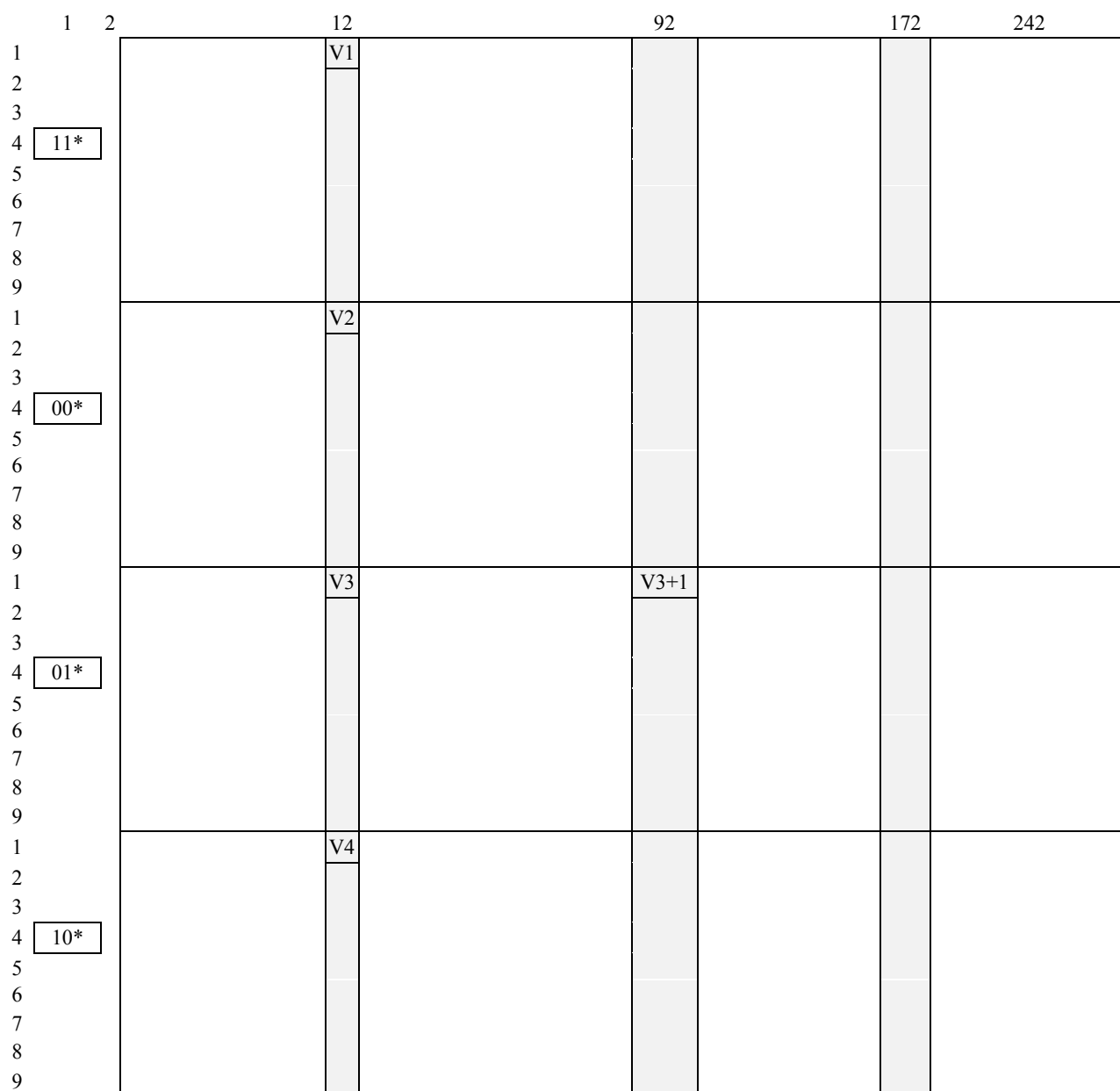
Indica los 144 octetos pertenecientes a la TU-12 (10,1)

01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

R* indica relleno fijo con paridad par

Las posiciones de los octetos V5, J2, N2, K4 y R* son relativas a la posición del VC-11 en la TU-12. El comienzo del VC-11 (octeto V5) se define por el puntero TU-12.

Figura 11-48/G.705 – Señal TUG2_AI_D/10.1 para TUG2/S11*_A_So



Indica los 108 octetos pertenecientes a la TU-11 (10,1)
 01*, 10*, 11* y 00* indican valor de código en bits MA[6-7]

Figura 11-49/G.705 – Señal TUG2_AI_D/10.1 para TUG2/S11_A_So

El puntero TU se transporta en los octetos V1 y V2 de la OH específica de cabida útil por cada multitrama de 500 μ s (véanse las figuras 11-46 a 11-49). El puntero TU se alinea en la cabida útil P4s en posiciones fijas con relación a la trama y multitrama P4s. El formato del puntero TU y su posición en la trama se definen en UIT-T G.832.

V1, V2 – Generación de puntero: La función generará el puntero TU como se describe en UIT-T G.707. Insertará el puntero en las posiciones V1, V2 adecuadas con el campo SS fijado a 00 para indicar TU-2, a 10 para indicar TU-12, y a 11 para indicar TU-11.

NOTA 5 – El octeto V4 no está definido.

Intervalo de tiempo TU: La función fuente de adaptación tiene acceso a una TU específica del punto de acceso TUG. La TU se define por los parámetros L y M:

- para TU-2: L=1 a 20, M=0;

- para TU-12: L=1 a 20, M=1 a 3;
- para TU-11: L=1 a 20, M=1 a 4.

La figura 11-41 muestra que en la subcapa virtual TUG2 existe más de una función fuente de adaptación que pueden conectarse a un punto de acceso TUG2. En tal caso se permite activar conjuntamente un subconjunto de estas funciones fuente de adaptación, pero sólo una función fuente de adaptación puede tener acceso a un determinado intervalo de tiempo TU. El acceso al mismo intervalo de tiempo TU por otras funciones fuente de adaptación será denegado.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← CI_SSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 6 – Si CI_SSF no se conecta [en presencia de una conexión a Sm_TT_So (m=2, 12, 11)], se supone que CI_SSF es falso.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.6 Función compuesta sumidero de adaptación de capa P4s a capa VC-2, VC-12 y VC-11 P4s/SX-TUG2_A_Sk

Diagrama

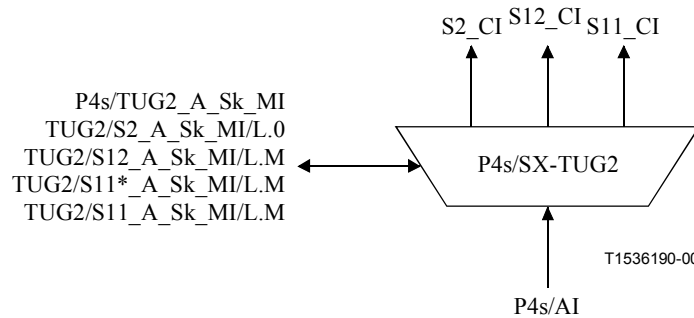


Figura 11-50/G.705 – Diagrama de P4s/SX-TUG2_A_Sk

Interfaces

Cuadro 11-31/G.705 – Señales de entrada y de salida P4s/SX-TUG2_A_Sk

Entrada(s)	Salida(s)
P4s_AI P4s/TUG2_A_Sk_MI máximo 20 entradas: TUG2/S2_A_Sk_MI/L.0 máximo 60 entradas: TUG2/S12_A_Sk_MI/L.M máximo 60 entradas: TUG2/S11*_A_Sk_MI/L.M máximo 80 entradas: TUG2/S11_A_Sk_MI/L.M	P4s/TUG2_A_Sk_MI máximo 20 salidas: S2_CI TUG2/S2_A_Sk_MI/L.0 máximo 60 salidas: S12_CI TUG2/S12_A_Sk_MI/L.M máximo 60 salidas: S11_CI TUG2/S11*_A_Sk_MI/L.M máximo 80 salidas: S11_CI TUG2/S11_A_Sk_MI/L.M

Procesos

La función compuesta P4s/SX-TUG2_A_Sk proporciona adaptación de la capa P4s a las capas VC-2/12/11. Este proceso se efectúa por una combinación de varias funciones atómicas como se muestra en la figura 11-51. La función P4s/TUG2_A_Sk efectúa el procesamiento de etiqueta de señal y de multitrama específico de la capa P4s, en tanto que las funciones TUG2/S2_A_Sk, TUG2/S12_A_Sk, TUG2/S11*_A_Sk y TUG2/S11_A_Sk efectúan la justificación de frecuencia y adaptación de velocidad binaria específicas de VC de orden inferior. Cada una de estas funciones TUG2/Sm_A_Sk se caracteriza por los parámetros K.L.M. que definen el número de la TU dentro de la P4s a la que la función tiene acceso (esquema de numeración de TU de acuerdo con el apéndice III). De acuerdo con las estructuras multiplex TUG soportadas por el NE, existe una diversidad de combinaciones posibles de estas funciones TUG2/Sm_A_Sk. En el cuadro 11-32 se indican todas las posibles funciones TUG2/Sm_A_Sk dentro de una función compuesta P4s/SX-TUG2_A_Sk.

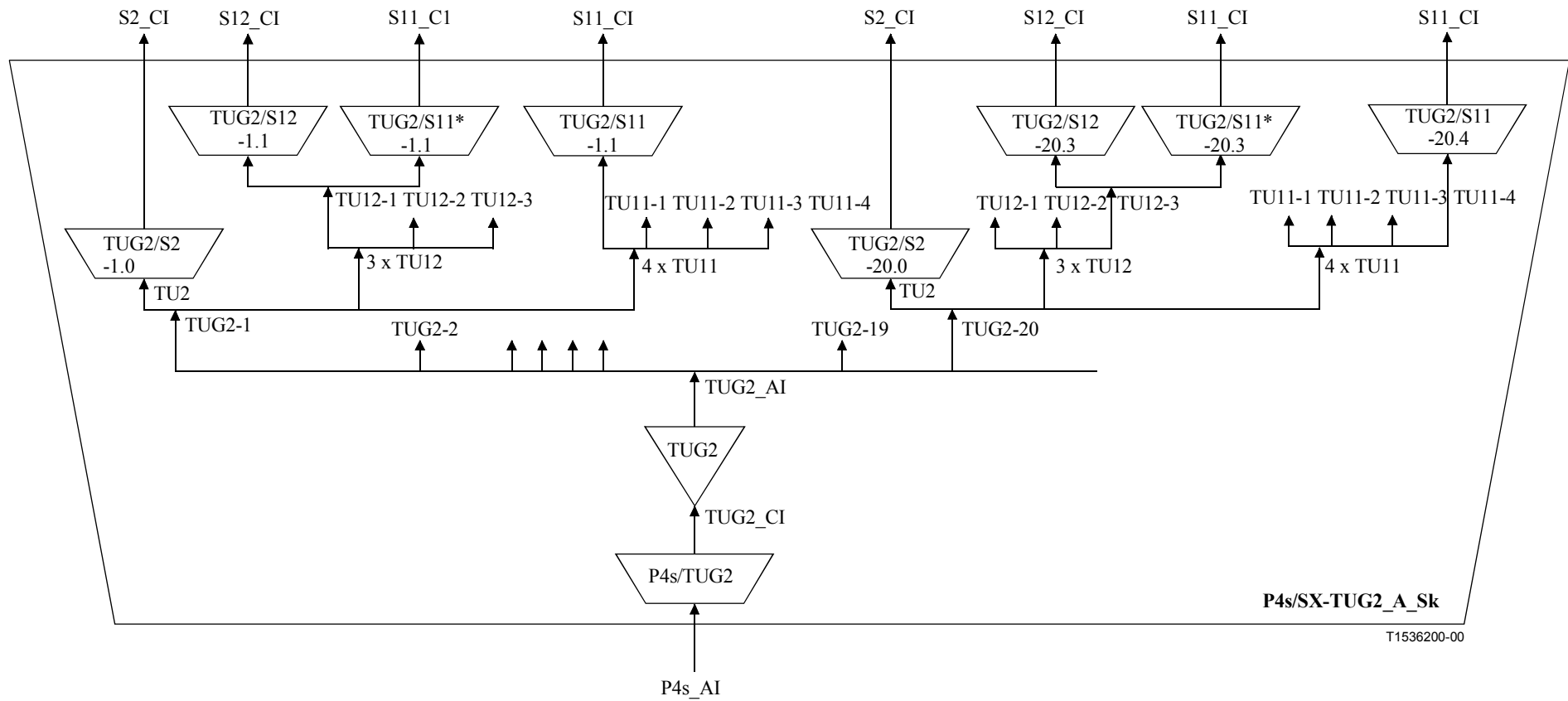


Figura 11-51/G.705 – Función compuesta P4s/SX-TUG2_A_Sk con conjunto de funciones atómicas TUG2/Sm_A_Sk

Cuadro 11-32/G.705 – Posibles funciones TUG2/Sm_A_Sk de una función compuesta P4s/SX-TUG2_A_Sk

Función atómica	TU-2/TUG-2 número L	TU-12 número M
TUG2/S2_A_Sk/L.0	1 a 20	0
TUG2/S12_A_Sk/L.M	1 a 20	1 a 3
TUG2/S11*_A_Sk/L.M	1 a 20	1 a 3
TUG2/S11_A_Sk/L.M	1 a 20	1 a 4

Para implementaciones específicas sólo puede utilizarse un subconjunto de estas funciones TUG2/Sm_A_Sk (por ejemplo, un multiplexor terminal con acceso fijo a 2 Mbit/s tiene 60 funciones TUG2/S12_A_Sk). Si está soportada una estructura múltiplex TUG2 flexible, varias funciones TUG2/Sm_A_Sk pueden tener acceso al mismo intervalo de tiempo TU. A diferencia de lo referente al sentido de transmisión hacia la fuente, las fuentes sumidero de adaptación pueden activarse conjuntamente. Esto podría provocar que se produjeran y detectaran averías (por ejemplo, cLOP). Para evitar esto, se puede desactivar una función sumidero de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex TUG configurada.

NOTA 1 – Las funciones P4s/TUG2_A_Sk, TUG2_T_Sk y TUG2/Sm_A_Sk (m=2, 12, 11*, 11) definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P4s/SX-TUG2_A_Sk. No pueden utilizarse como funciones autónomas.

NOTA 2 – La TUG2 es una subcapa virtual sólo aplicable en una función compuesta P4s/SX-TUG2_A.

11.3.6.1 Función sumidero de adaptación de capa P4s a TUG2 P4s/TUG2_A_Sk

NOTA 1 – La función P4s/TUG2_A_Sk sólo puede utilizarse en una función compuesta P4s/SX-TUG2_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

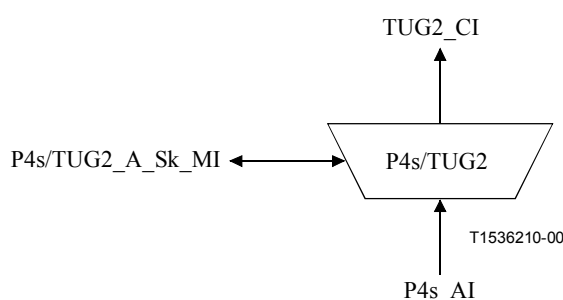


Figura 11-52/G.705 – Diagrama de P4s/TUG2_A_Sk

Interfaces

Cuadro 11-33/G.705 – Señales de entrada y de salida P4s/TUG2_A_Sk

Entrada(s)	Salida(s)
P4s_AI_D P4s_AI_CK P4s_AI_FS P4s_AI_TSF P4s/TUG2_A_Sk_MI_Active	TUG2_CI_D TUG2_CI_CK TUG2_CI_FS TUG2_CI_MFS TUG2_CI_SSF P4s/TUG2_A_Sk_MI_cPLM P4s/TUG2_A_Sk_MI_cLOM

Procesos

La función supervisa dos señales específicas de cabida útil (bits 3-5 y bits 6-7) de la POH de la capa P4s.

MA[3-5]: La función comparará el contenido de los bits 3 a 5 aceptados del octeto MA con el código de valor esperado "011" (correspondencia I de elementos SDH: estructura $20 \times$ TUG-2) para comprobar la coherencia entre el funcionamiento de uno y otro extremo. Los procesos de detección de aceptación y discordancia se describen en 6.2.4.2/G.806.

MA[6-7]: La función recuperará la fase de comienzo de (multi)trama de 500 μ s efectuando la alineación de multitrama según los bits 6 y 7 del octeto MA. Se supondrá que se ha pasado al estado fuera de multitrama (OOM) cuando se detecta un error en la secuencia de bits 6 y 7 del octeto MA. Se supondrá que se ha recuperado la alineación de multitrama, y que se ha pasado al estado en multitrama (IM), cuando en cuatro tramas P4s consecutivas se ha encontrado una secuencia de bits 6, 7 MA sin errores.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso activará la señal SSF en su salida (CI_SSF_TUG2) y no informará su estado a través del punto de gestión.

Defectos

La función detectará el defecto dPLM como se especifica en 6.2.4.2/G.806.

Si el proceso de alineación de multitrama está en el estado OOM y no se recupera la multitrama MA en un plazo de X ms, se declarará un defecto dLOM. Una vez que el proceso ha pasado a un estado dLOM, se saldrá de este estado cuando se recupere la multitrama (el proceso de alineación de multitrama pasa al estado IM). El valor de X deberá estar comprendido en la gama de 1 a 5 (ms). X no es configurable.

Acciones consiguientes

aSSF \leftarrow dPLM o dLOM

Correlaciones de defectos

cPLM \leftarrow dPLM y (no AI_TSF)

cLOM \leftarrow dLOM y (no AI_TSF) y (no dPLM)

NOTA 2 – Puede haber otra función de adaptación paralela, por ejemplo, P4s/SD_A_Sk, que genere también cLOM. La EMF deberá asegurar que fLOM se informe una sola vez.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.6.2 Función sumidero de terminación de camino TUG2 TUG2_T_Sk

NOTA – La función TUG2_T_Sk sólo puede utilizarse en una función compuesta P4s/SX-TUG2_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

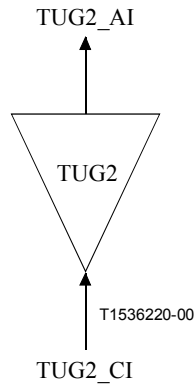


Figura 11-53/G.705 – Diagrama de TUG2_T_Sk

Interfaces

Cuadro 11-34/G.705 – Señales de entrada y de salida TUG2_T_Sk

Entrada(s)	Salida(s)
TUG2_CI_D	TUG2_AI_D
TUG2_CI_CK	TUG2_AI_CK
TUG2_CI_FS	TUG2_AI_FS
TUG2_CI_SSF	TUG2_AI_TSF

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes

aTSF ← CI_SSF

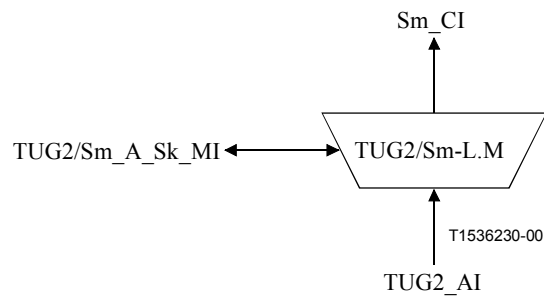
Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.6.3 Función sumidero de adaptación de TUG2 a capa VC-m TUG2/Sm_A_Sk/L.M

NOTA – La función TUG2/Sm_A_Sk (m=2, 12, 11*, 11) sólo puede utilizarse en una función compuesta P4s/SX-TUG2_A_Sk. No puede utilizarse como una función autónoma.

Diagrama



NOTA – Los valores de L y M permitidos para cada TUG2/Sm_A_Sk se indican en el cuadro 11-32.

Figura 11-54/G.705 – Diagrama de TUG2/Sm_A_Sk

Interfaces

Cuadro 11-35/G.705 – Señales de entrada y de salida TUG2/Sm_A_Sk

Entrada(s)	Salida(s)
TUG2_AI_D	Sm_CI_D
TUG2_AI_CK	Sm_CI_CK
TUG2_AI_FS	Sm_CI_FS
TUG2_AI_TSF	Sm_CI_SSF
TUG2/Sm_A_Sk_MI_AIS_Reported	TUG2/Sm_A_Sk_MI_cLOP
TUG2/Sm_A_Sk_MI_Active	TUG2/Sm_A_Sk_MI_cAIS

Procesos

Esta función recupera:

- datos VC-2 con información de fase de trama de una TU-2 (TUG/S2_A_Sk);
- datos VC-12 con información de fase de trama de una TU-12 (TUG2/S12_A_Sk);
- datos VC-11 con información de fase de trama de una TU-12 (TUG2/S11*_A_Sk);
- datos VC-11 con información de fase de trama de una TU-11 (TUG2/S11_A_Sk).

V1, V2 – Interpretación de puntero TU-2: La función efectuará la interpretación de puntero TU como se especifica en el anexo A/G.783 para recuperar la fase de trama VC dentro de una TU de una P4s.

Intervalo de tiempo TU: La función fuente de adaptación tiene acceso a una TU específica del punto de acceso TUG. La TU se define por los parámetros L y M:

- para TU-2: L=1 a 20, M=0;
- para TU-12: L=1 a 20, M=1 a 3;
- para TU-11: L=1 a 20 M=1 a 4.

La figura 11-51 muestra que más de una de las funciones sumidero de adaptación existentes en esta subcapa virtual TUG2 pueden conectarse a punto de acceso TUG2. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Esto podría provocar la detección e informe de averías (por ejemplo, cLOP). Para evitar esto, puede desactivarse una función sumidero de adaptación.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará a la salida (CI_D) la señal todos UNOS y no informará su estado a través del punto de gestión.

Defectos

La función detectará los defectos dAIS y dLOP de acuerdo con el algoritmo descrito para el proceso de interpretador de puntero en el anexo A/G.783.

Acciones consiguientes

aAIS ← dAIS o dLOP o AI_TSF

aSSF ← dAIS o dLOP o AI_TSF

Al declararse aAIS la función presentará a la salida la señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida los datos recuperados en un plazo de 1 ms.

Correlaciones de defectos

cAIS ← dAIS y (no AI_TSF) y AIS_Reported

cLOP ← dLOP y (no AI_TSF)

Será facultativo informar AIS como una causa de avería. Su utilización se controla por medio del parámetro AIS_Reported. El valor por defecto será AIS_Reported = falso.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.7 Fuente de adaptación de capa Pqs a capa P0s Pqs/P0s_A_So

Diagrama

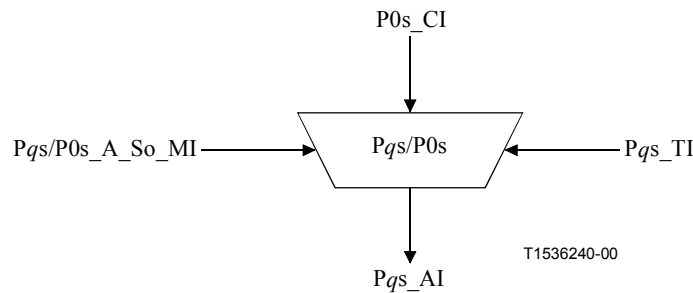


Figura 11-55/G.705 – Diagrama de Pqs/P0s_A_So

Interfaces

Cuadro 11-36/G.705 – Señales de entrada y de salida Pqs/P0s_A_So

Entrada(s)	Salida(s)
P0s_CI_D P0s_CI_CK P0s_CI_FS Pqs_TI_CK Pqs_TI_FS Pqs/P0s_A_So_MI_Active	Pqs_AI_D

Procesos

Esta función proporciona la multiplexación de un tren de información a 64 kbit/s en la Pqs_AI mediante memorización de deslizamientos. La función toma una $P0s_CI$, definida en UIT-T G.703 como un tren de bits estructurado en octetos con una velocidad binaria síncrona de 64 kbit/s, presente en su entrada, y la inserta en el octeto GC de la POH de la Pqs , como se define en UIT-T G.832 y se representa en las figuras 11-2 y 11-3.

NOTA – Cualquier desviación de frecuencia entre la señal a 64 kbit/s y la señal Pqs produce deslizamientos de octeto.

Justificación de frecuencia y adaptación de velocidad binaria: La función proporcionará un proceso de almacenamiento elástico (memoria tampón) Las señales de datos se escribirán en la memoria tampón bajo el control del reloj de entrada asociado. Los datos se leerán de la memoria tampón bajo el control del reloj Pqs , la posición en la trama (Pqs_TI), y una decisión de justificación.

Cada decisión de justificación culmina en una correspondiente acción (deslizamiento) de justificación positiva/negativa. Al ejecutarse una acción (deslizamiento) de justificación positiva, la lectura de un octeto (8 bits) a 64 kbit/s deberá anularse una vez. Al ejecutarse una acción (deslizamiento) de justificación negativa, el mismo octeto (8 bits) a 64 kbit/s se leerá por segunda vez.

Tamaño de la memoria tampón: El almacenamiento elástico (memoria tampón de deslizamiento) admitirá al menos 18 μ s de fluctuación lenta de fase sin introducir errores.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará el punto de acceso.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.8 Función sumidero de adaptación de capa Pqs a capa $P0s$ $Pqs/P0s_A_Sk$

Diagrama

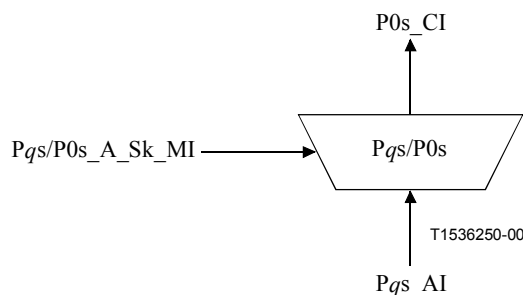


Figura 11-56/G.705 – Diagrama de $Pqs/P0s_A_Sk$

Interfaces

Cuadro 11-37/G.705 – Señales de entrada y de salida Pqs/P0s_A_Sk

Entrada(s)	Salida(s)
Pqs_AI_D Pqs_AI_CK Pqs_AI_FS Pqs_AI_TSF Pqs/P0s_A_Sk_MI_Active	P0s_CI_D P0s_CI_CK P0s_CI_FS

Procesos

La función extrae el canal general de comunicaciones, octeto GC, de la información característica de la capa Pqs. El octeto recuperado proporciona un canal a 64 kbit/s para el cliente (usuario).

Proceso de enganche y alisado de datos: La función proporcionará una función de enganche y alisado de datos. Cada octeto de 8 bits recibido deberá ser escrito y enganchado en un dispositivo de almacenamiento de datos bajo el control del reloj de la señal Pqs. Los ocho bits de datos serán entonces leídos del dispositivo de almacenamiento utilizando un reloj con una frecuencia nominal de 64 kHz, que puede derivarse directamente del reloj de la señal Eq entrante. Debe señalarse que el divisor no es un valor entero.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D).

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_TSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS (AIS) – dentro de los límites de frecuencia para esta señal (una velocidad binaria en la gama de 64 kbit/s ± 100 ppm) – en un plazo de 1 ms; al desaparecer aAIS la función presentará datos normales en su salida en un plazo de 1 ms.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.9 Fuente de adaptación Pqs a V0x Pqs/V0x_A_So

Diagrama

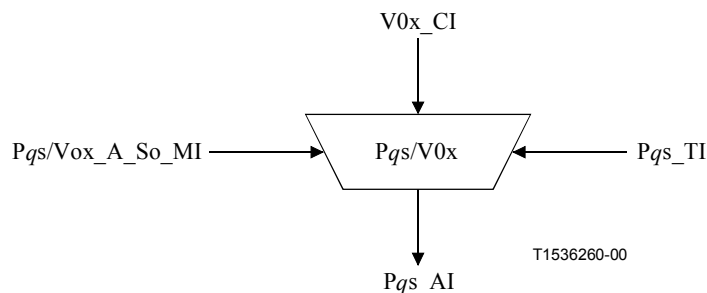


Figura 11-57/G.705 – Diagrama de Pqs/V0x_A_So

Interfaces

Cuadro 11-38/G.705 – Señales de entrada y de salida Pqs/V0x_A_So

Entrada(s)	Salida(s)
V0x_CI_D Pqs_TI_CK Pqs_TI_FS Pqs/V0x_A_So_MI_Active	Pqs_AI_D V0x_CI_CK

Procesos

Esta función multiplexa los datos V0x_CI (64 kbit/s) insertándolos en la ubicación de octeto GC como se define en UIT-T G.832 y se representa en las figuras 11-2 y 11-3.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.10 Sumidero de adaptación Pqs a V0x Pqs/V0x_A_Sk

Diagrama

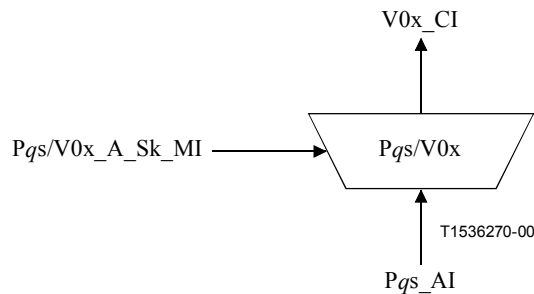


Figura 11-58/G.705 – Diagrama de Pqs/V0x_A_Sk

Interfaces

Cuadro 11-39/G.705 – Señales de entrada y de salida Pqs/V0x_A_Sk

Entrada(s)	Salida(s)
Pqs_AI_D Pqs_AI_CK Pqs_AI_FS Pqs_AI_TSF Pqs/V0x_A_Sk_MI_Active	V0x_CI_D V0x_CI_CK V0x_CI_SSF

Procesos

Esta función extrae los datos de canal de usuario separándolos de la tara de Pqs (octeto GC) como se define en UIT-T G.832 y se representa en las figuras 11-2 y 11-3.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D).

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_TSF

aSSF ← AI_TSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS (AIS) – dentro de los límites de frecuencia para esta señal (una velocidad binaria en la gama de 64 kbit/s ± X ppm) – en un plazo de 1 ms; al desaparecer aAIS la función presentara datos normales en su salida en un plazo de 1 ms. X queda en estudio.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.11 Fuente de adaptación Pqs a DCC Pqs/DCC_A_So

Diagrama

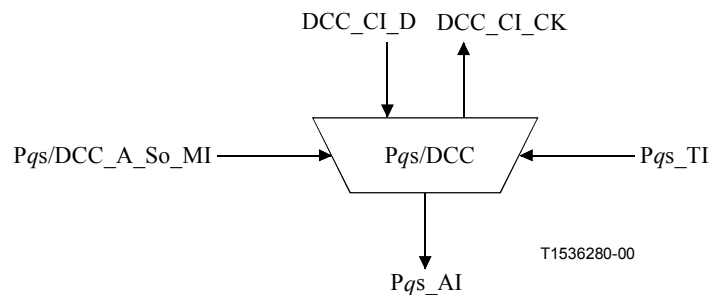


Figura 11-59/G.705 – Diagrama de Pqs/DCC_A_So

Interfaces

Cuadro 11-40/G.705 – Señales de entrada y de salida Pqs/DCC_A_Sk

Entrada(s)	Salida(s)
DCC_CI_D Pqs_TI_CK Pqs_TI_FS Pqs/DCC_A_So_MI_Active	Pqs_AI_D DCC_CI_CK

Procesos

La función multiplexa los datos DCC CI (64 kbit/s) insertándolos en la posición del octeto GC como se define en UIT-T G.832 y se representa en las figuras 11-2 y 11-3.

NOTA – La transmisión de DCC puede ser "inhabilitada" cuando se suprime la conexión matricial en la función DCC_C conectada.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.12 Sumidero de adaptación Pqs a DCC Pqs/DCC_A_Sk

Diagrama

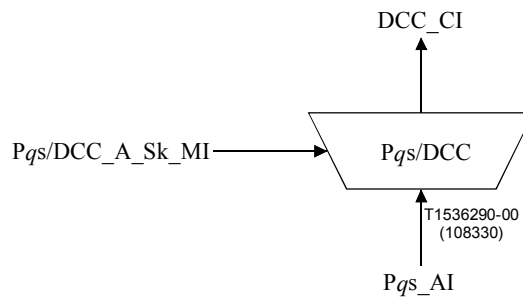


Figura 11-60/G.705 – Diagrama de Pqs/DCC_A_Sk

Interfaces

Cuadro 11-41/G.705 – Señales de entrada y de salida Pqs/DCC_A_Sk

Entrada(s)	Salida(s)
Pqs_AI_D Pqs_AI_CK Pqs_AI_FS Pqs_AI_TSF Pqs/DCC_A_Sk_MI_Active	DCC_CI_D DCC_CI_CK DCC_CI_SSF

Procesos

La función extrae datos DCC separándolos de la tara de Pqs (octeto GC) como se define en UIT-T G.832 y se representa en las figuras 11-2 y 11-3.

NOTA – El procesamiento de DCC puede ser "inhabilitado" cuando se suprime la conexión matricial en la función DCC_C conectada.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS en su salida (CI_D).

Defectos: Ninguno.

Acciones consiguientes

aSSF ← AI_TSF

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.3.13 Fuente de adaptación Pqs a SD Pqs/SD_A_So

Véase UIT-T G.781 [8].

11.3.14 Sumidero de adaptación Pqs a SD Pqs/SD_A_Sk

Véase UIT-T G.781.

11.3.15 Fuente de adaptación compuesta Pqs a ATM VP Pqs /Avp_A_So

Véase UIT-T I.732.

11.3.16 Sumidero de adaptación compuesta Pqs a ATM VP Pqs/Avp_A_Sk

Véase UIT-T I.732.

11.3.17 Fuente de adaptación de reloj de capa Pqs Pqs-LC_A_So

Véase UIT-T G.781.

11.4 Funciones de protección de camino de capa

Quedan en estudio.

11.5 Funciones de subcapa de conexión en cascada Pqs

11.5.1 Funciones de terminación de camino de conexión en cascada Pqs PqsD PqsD_TT y PqsDm_TT

11.5.1.1 Función fuente de terminación de camino de conexión en cascada Pqs (PqsD_TT_So)

Diagrama

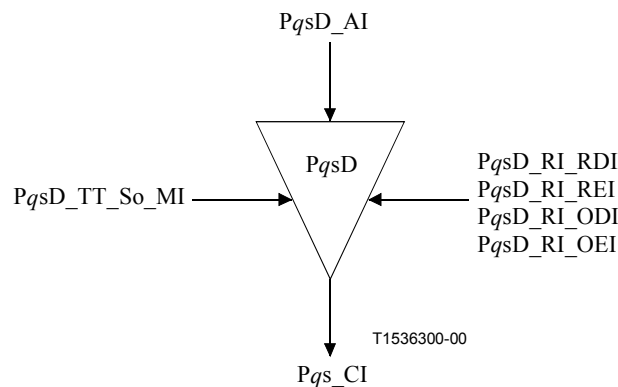


Figura 11-61/G.705 – Diagrama de PqsD_TT_So

Interfaces

Cuadro 11-42/G.705 – Señales de entrada y de salida PqsD_TT_So

Entrada(s)	Salida(s)
PqsD_AI_D PqsD_AI_CK PqsD_AI_FS PqsD_AI_SF PqsD_RI_RDI PqsD_RI_REI PqsD_RI_ODI PqsD_RI_OEI PqsD_TT_So_MI_TxTI	Pqs_CI_D Pqs_CI_CK Pqs_CI_FS

Procesos

NR[8][73] (véase la nota 1): La función insertará el código TC RDI en una multitrama (9,5 ms) después de la generación de petición de RDI (RI_RDI) en la función sumidero de terminación de camino de conexión en cascada. La función deja de insertar el código TC RDI en una multitrama (9,5 ms) después de desaparecida la petición TC RDI.

NOTA 1 – NR[x][y] designa el bit x (x = 7,8) del octeto NR de la trama y (y=1 a 76) de la multitrama de 76 tramas.

NR[5]: La función insertará el valor RI_REI en el bit REI de la trama siguiente.

NR[7][74]: La función insertará el código ODI en una multitrama (9,5 ms) después de la generación de la petición de ODI (aODI) en la función sumidero de terminación de camino de conexión en cascada. La función deja de insertar el código ODI en la primera oportunidad que tenga después de desaparecida la petición de ODI.

NR[6]: La función insertará el valor RI_OEI en el bit OEI de la trama siguiente.

NR[7-8]: La función insertará en el canal NR[7-8] con estructura de multitrama:

- la señal de alineación de trama (FAS) "1111 1111 1111 1110" en bits FAS de las tramas 1 a 8;
- el identificador de traza TC, recibido a través de MI_TxTI, en los bits TC-TI de las tramas 9 a 72;
- las señales TC RDI (NR[8][73]) y ODI (NR[7][74]); y
- "0" en los seis bits reservados de las tramas 73 a 76.

NR[1-4]: El BIP-8 par se calculará para cada bit n de cada octeto de la trama Pqs entrante precedente (Pqs_AI) incluyendo el octeto EM y se comparará con el octeto EM recuperado de la trama actual. Una diferencia entre los valores de BIP-8 calculados y recuperados se considera una prueba de que se han producido uno o más errores en el bloque de cálculo, y se insertará en los bits 1 a 4 del octeto NR (figura 11-62, cuadro 11-43). Si AI_SF es verdadero, el código "1110" se insertará en los bits 1 a 4 del octeto NR en lugar del número de violaciones BIP-8 entrantes.

NOTA 2 – Cero violaciones BIP-8 detectadas en la señal entrante de conexión en cascada se codifica con un código IEC no-todos CEROS. Esto permite utilizar este campo IEC en el extremo final de TC como un diferenciador entre un TC no equipado entrante de VC y TC no equipado.

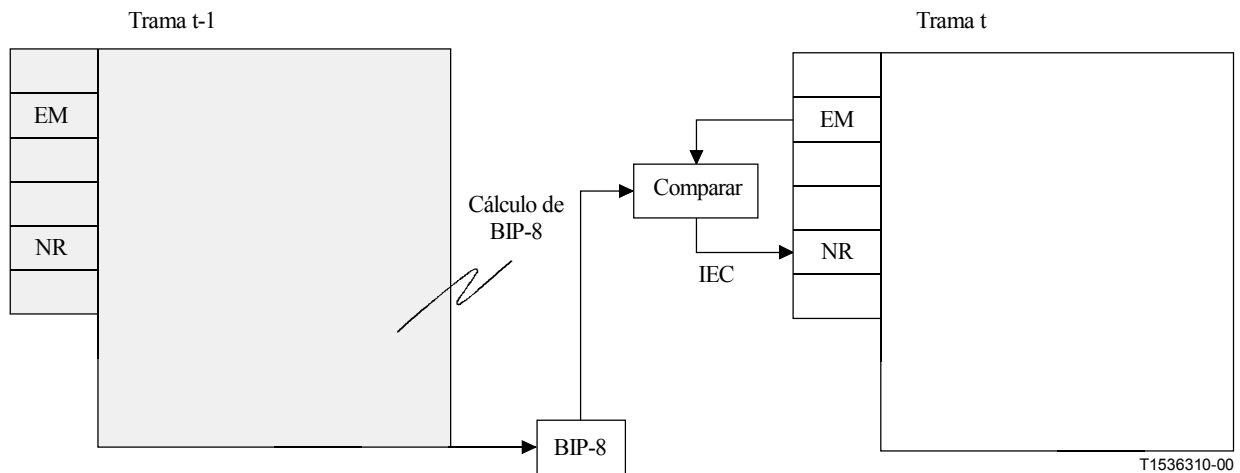


Figura 11-62/G.705 – Cálculo e inserción de TC IEC

Cuadro 11-43/G.705 – Generación de código IEC

Número de violaciones BIP-8	NR[1]	NR[2]	NR[3]	NR[4]
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
0	1	0	0	1

EM: La función compensará el BIP-8 de la Pqs (en EM) de acuerdo con la siguiente regla:

Puesto que la verificación de paridad BIP-8 se efectúa sobre la Pqs (incluido NR), la escritura en NR, en PqsD_TT_So, influirá en el cálculo de la paridad en el trayecto Pqs. Si este efecto no se compensa, un dispositivo que supervise la paridad en el trayecto Pqs dentro de una conexión en cascada (por ejemplo, un monitor no intrusivo) puede contar incorrectamente los errores. Los bits de paridad de BIP-8 deben siempre ser coherentes con el estado actual de la Pqs. En consecuencia, cuando se escribe en NR, se deberá modificar BIP-8 para compensar el cambio introducido en el valor de NR. Como el valor de BIP-8 en una trama dada refleja una verificación de paridad efectuada sobre la trama precedente (incluidos los bits BIP-8 de esa trama), los cambios introducidos en los bits BIP-8 de la trama precedente deberán considerarse también en la compensación de BIP-8 para la trama actual. Por consiguiente, para la compensación de BIP-8 deberá utilizarse la siguiente ecuación (figura 11-63):

$$EM[i]'(t) = EM[i](t-1) \oplus EM[i]'(t-1) \oplus NR[i](t-1) \oplus NR[i]'(t-1) \oplus EM[i](t)$$

Donde:

- EM[i] = el valor EM[i] existente en la señal entrante;
- EM[i]' = el nuevo valor EM[i] (compensado);
- NR[i] = el valor NR[i] existente en la señal entrante;

- $NR[i]'$ = el nuevo valor escrito en el bit $NR[i]$;
- \oplus = operador O exclusivo;
- t = el tiempo de la trama actual;
- $t-1$ = el tiempo de la trama precedente.

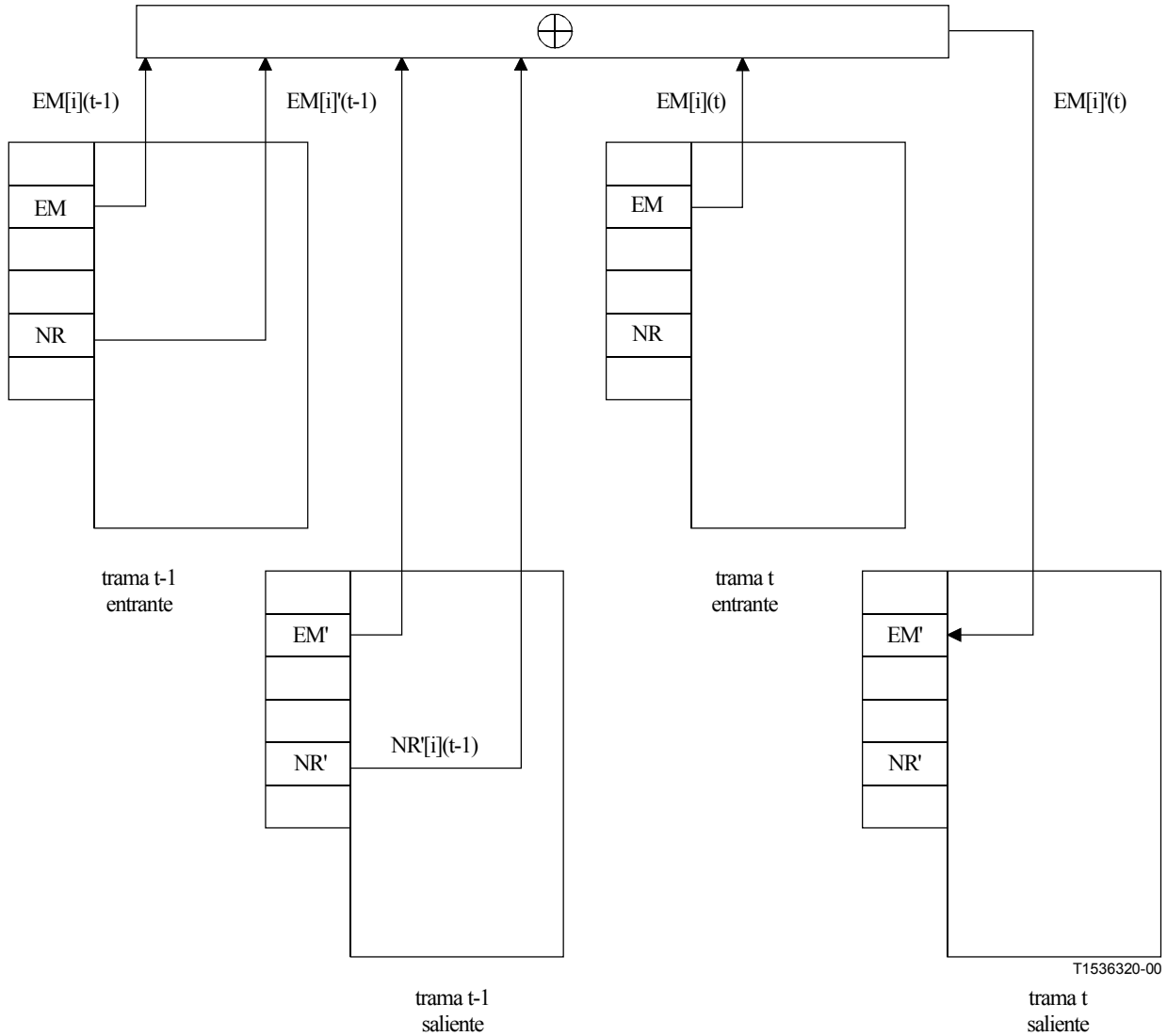


Figura 11-63/G.705 – Proceso de compensación de EM[i], i=1 a 8

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.5.1.2 Función sumidero de terminación de camino de conexión en cascada Pqs (PqsD_TT_Sk)

Diagrama

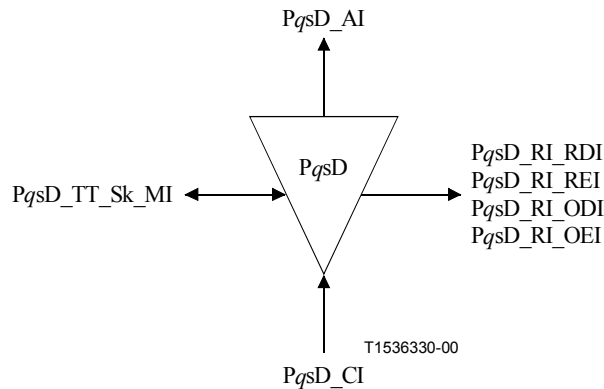


Figura 11-64/G.705 – Diagrama de PqsD_TT_Sk

Interfaces

Cuadro 11-44/G.705 – Señales de entrada y de salida PqsD_TT_Sk

Entrada(s)	Salida(s)
Pqs_CI_D	PqsD_AI_D
Pqs_CI_CK	PqsD_AI_CK
Pqs_CI_FS	PqsD_AI_FS
Pqs_CI_SSF	PqsD_AI_TSF
PqsD_TT_Sk_MI_ExTI	PqsD_AI_TSD
PqsD_TT_Sk_MI_AIS_Reported	PqsD_AI_OSF
PqsD_TT_Sk_MI_SSF_Reported	PqsD_TT_Sk_MI_cLTC
PqsD_TT_Sk_MI_RDI_Reported	PqsD_TT_Sk_MI_cTIM
PqsD_TT_Sk_MI_ODI_Reported	PqsD_TT_Sk_MI_cUNEQ
PqsD_TT_Sk_MI_TIMdis	PqsD_TT_Sk_MI_cDEG
PqsD_TT_Sk_MI_DEGM	PqsD_TT_Sk_MI_cRDI
PqsD_TT_Sk_MI_DEGTHR	PqsD_TT_Sk_MI_cSSF
PqsD_TT_Sk_MI_1second	PqsD_TT_Sk_MI_cODI
PqsD_TT_Sk_MI_TPmode	PqsD_TT_Sk_MI_cIncAIS
	PqsD_TT_Sk_MI_AcTI
	PqsD_RI_RDI
	PqsD_RI_REI
	PqsD_RI_ODI
	PqsD_RI_OEI
	PqsD_TT_Sk_MI_pN_EBC
	PqsD_TT_Sk_MI_pF_EBC
	PqsD_TT_Sk_MI_pN_DS
	PqsD_TT_Sk_MI_pF_DS
	PqsD_TT_Sk_MI_pON_EBC
	PqsD_TT_Sk_MI_pOF_EBC
	PqsD_TT_Sk_MI_pON_DS
	PqsD_TT_Sk_MI_pOF_DS

Procesos

Violaciones TC EDC: La paridad de bit par se calculará para cada bit n de cada octeto de la Pqs precedente y se comparará con el bit n de EM recuperado de la trama actual ($n=1$ a 8 inclusive). Una diferencia entre los valores EM calculados y recuperados se considerará una prueba de que se han producido uno o más errores en el bloque de cálculo (nON_B). La magnitud (valor absoluto) de la diferencia entre este número de errores calculado y el número de errores escrito en el IEC (véase el cuadro 11-45) en la fuente de terminación de camino se utilizará para determinar la característica de error de la conexión en cascada para cada Pqs transmitida (figura 11-65). Si la magnitud de esta diferencia es igual o mayor que uno, se ha detectado un bloque TC erróneo (nN_B). Si se detectaron uno o más errores en el bloque de cálculo, se declarará un bloque Pqs con errores (nON_B).

NOTA 1 – Tanto los datos EM como el código IEC leídos en la trama actual se aplican a la trama precedente.

Cuadro 11-45/G.705 – Interpretación del código IEC

NR[1]	NR[2]	NR[3]	NR[4]	Interpretación del código IEC
0	0	0	0	0 errores
0	0	0	1	1 error
0	0	1	0	2 errores
0	0	1	1	3 errores
0	1	0	0	4 errores
0	1	0	1	5 errores
0	1	1	0	6 errores
0	1	1	1	7 errores
1	0	0	0	8 errores
1	0	0	1	0 errores
1	0	1	0	0 errores
1	0	1	1	0 errores
1	1	0	0	0 errores
1	1	0	1	0 errores
1	1	1	0	0 errores
1	1	1	1	0 errores

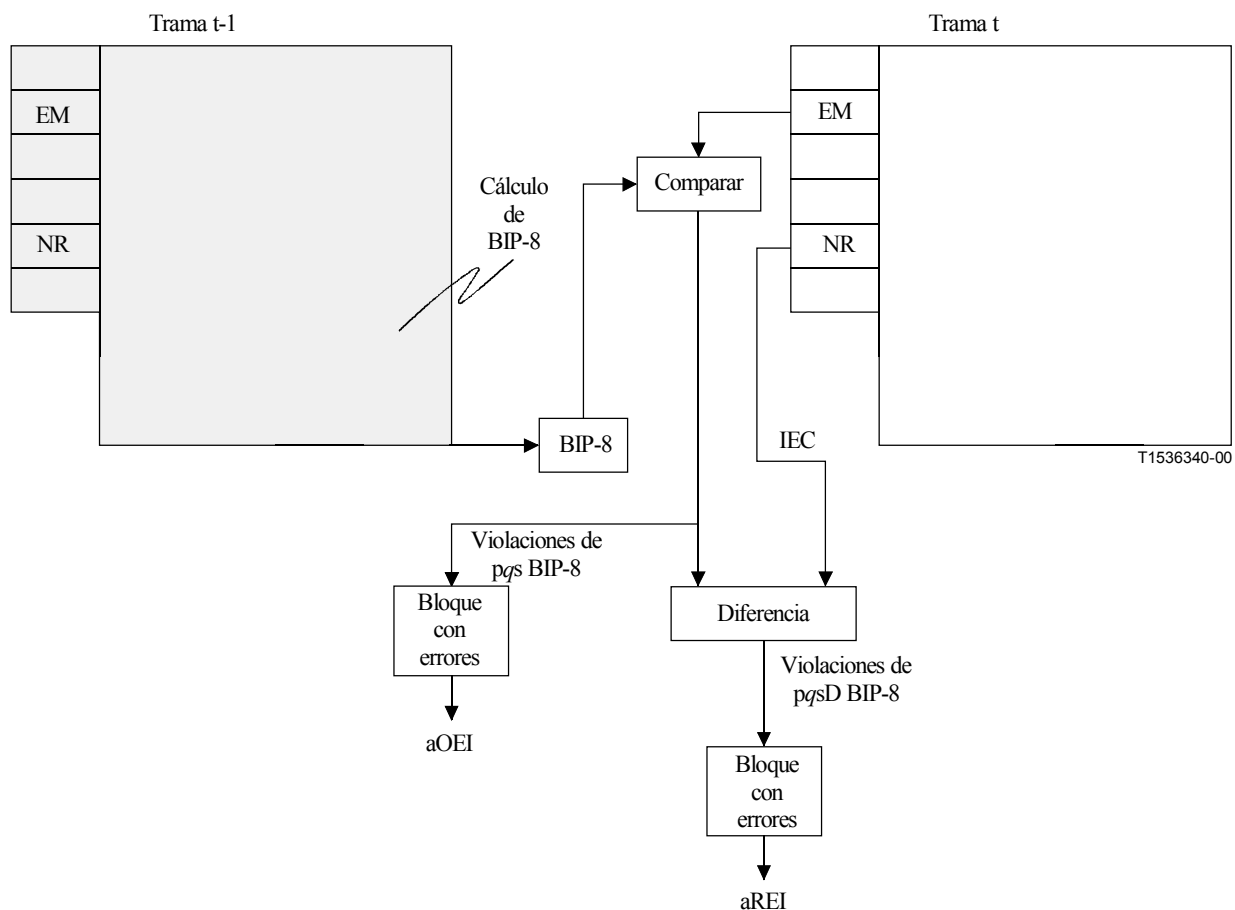


Figura 11-65/G.705 – Cálculo y comparación de PqsD y Pqs BIP-8

NR[1-4]: La función extraerá el código de errores de entrada (IEC, *incoming error code*). Aceptará el código recibido sin ulterior procesamiento.

NR[7-8][9-72]: El identificador de traza de camino recibida RxTI se recuperará de la tara de identificador de traza de camino de conexión en cascada y se pondrá a disposición como AcTI para fines de gestión de red. El proceso de aceptación se efectuará como se especifica en 6.2.2.2/G.806. El proceso de detección de discordancia se especificará más adelante.

NR[1-4]: La función extraerá el código AIS entrante.

NR[5], NR[8][73]: La información transportada en los bits REI, RDI del octeto NR se extraerá para permitir el mantenimiento unilateral de un camino de conexión en cascada bilateral. REI (nF_B) se utilizará para supervisar la característica de error en el sentido opuesto de transmisión, y RDI se utilizará para proporcionar información sobre el estado del receptor distante. Un "1" indica un estado de Indicación de defecto distante, y un "0" indica el estado de funcionamiento normal.

NR[6], NR[7][74]: La información transportada en los bits OEI, ODI del octeto NR, se extraerá para permitir el mantenimiento unilateral (intermedio) de una Pqs que sale del camino de conexión en cascada. El OEI (nOF_B) se utilizará para supervisar la característica de error del sentido opuesto de transmisión, y el ODI se utilizará para proporcionar información sobre el estado del receptor distante. Un "1" indica un estado de indicación de defecto saliente, y un "0" indica el estado de funcionamiento normal.

NR[7-8] – Alineación de multitrama: La función efectuará una alineación de multitrama sobre los bits 7 y 8 del octeto NR para recuperar las señales TTI, RDI, y ODI transportadas en los bits de la multitrama. Para encontrar la alineación de multitrama se busca el esquema "1111 1111 1111 1110"

en los bits 7 y 8 del octeto NR. La señal deberá comprobarse continuamente para determinar su alineación con respecto a la posición de comienzo de multitrama supuesta.

Se considera que se ha perdido la alineación de trama [y que se ha pasado al estado fuera de multitrama (OOM)] cuando se detectan dos FAS erróneas consecutivas (esto es ≥ 1 error en cada FAS).

Se considera que se ha recuperado la alineación de trama (y que se ha pasado al estado En multitrama (IM)) cuando se encuentra una FAS sin errores.

NR: La función terminará el canal NR insertando un esquema todos CEROS.

EM: La función compensará la Pqs BIP-8 en el octeto EM de acuerdo con el algoritmo definido en PqsD_TT_So.

Defectos

TC no equipada (dUNEQ):

La función detectará una condición de conexión en cascada no equipada (UNEQ, *unequipped tandem connection*) supervisando el octeto NR en búsqueda del código "00000000". El defecto no equipado (dUNEQ) se detectará si cinco tramas Pqs consecutivas contienen el esquema "0000 0000" en el octeto NR. El defecto dUNEQ se eliminará si en el octeto NR de cinco tramas consecutivas se detecta un esquema diferente de "0000 0000".

Pérdida de la conexión en cascada (dLTC):

La función detectará la presencia/ausencia de la tara de conexión en cascada en el octeto NR evaluando la señal de alineación de multitrama en los bits 7 y 8 del octeto NR. El defecto pérdida de conexión en cascada (dLTC, *loss of tandem connection defect*) se detectará si el proceso de alineación de multitrama se encuentra en el estado OOM. El dLTC se eliminará si el proceso de alineación de multitrama se encuentra en el estado IM.

Conectividad de TC (identificador de traza) (dTIM):

La función detectará una condición de conexión defectuosa de TC supervisando el identificador de traza de TC. El defecto discordancia de identificador de traza (dTIM, *trace identifier mismatch defect*) se detectará y eliminará en un periodo máximo de 1 s en ausencia de errores de bit.

El proceso de detección de defectos y su funcionamiento en presencia de errores de bit quedan en estudio.

El defecto se suprimirá durante la recepción de SSF.

Será posible inhabilitar la detección del defecto discordancia de identificador de traza (TIMdis).

Degradación de la señal TC (dDEG, TC signal degrade):

La función detectará una condición de defecto degradación de la señal TC supervisando las violaciones de TC BIP-8. El algoritmo se ajustará a 6.2.3/G.806.

Defecto distante TC (dRDI, TC remote defect indication):

La función detectará una condición de defecto de indicación de defecto distante TC supervisando la señal TC RDI. El algoritmo se ajustará a 6.2.6.3/G.806.

Defecto Indicación de defecto Pqs saliente distante TC (dODI, TC remote outgoing Pqs defect):

La función detectará una condición de defecto indicación de defecto Pqs saliente distante TC supervisando la señal TC ODI. El algoritmo se ajustará a 6.2.6.3/G.806.

AIS entrante (dIncAIS, incoming AIS):

La función detectará una condición entrante de la conexión en cascada supervisando los bits IEC del octeto NR en búsqueda del código "1110". Si cinco tramas consecutivas contienen el esquema "1110" en los bits IEC, se detectará el defecto dIncAIS. Se eliminará el defecto dIncAIS si en cinco tramas consecutivas se detecta cualquier esquema diferente de "1110" en los bits IEC.

NOTA 2 – Los bits 1 a 4 del octeto NR soportan dos aplicaciones: transporte de la información de error entrante (cuadro 11-45) y transporte de la información AIS entrante al extremo final de la TC. Los códigos 0000 a 1101, 1111 significan que IncAIS es falso; el código 1110 significa que IncAIS es verdadero.

Acciones consiguientes

La función efectuará las acciones consiguientes que se indican a continuación (véase 6.3/G.806):

aAIS ← dUNEQ o dTIM o dLTC
aTSF ← CI_SSF o dUNEQ o dTIM o dLTC
aTSD ← dDEG
aRDI ← CI_SSF o dUNEQ o dTIM o dLTC
aREI ← nN_B
aODI ← CI_SSF o dUNEQ o dTIM o dIncAIS o dLTC
aOEI ← nON_B
aOSF ← CI_SSF o dUNEQ o dTIM o dLTC o dIncAIS

La función insertará la señal todos UNOS (AIS) dentro de los 250 µs siguientes a la generación de la petición de AIS (aAIS), y dejará de insertarla dentro de los 250 µs que siguen a la desaparición de la petición de AIS.

Correlación de defectos

La función efectuará las siguientes correlaciones de defectos (véase 6.4/G.806):

cUNEQ ← MON y dUNEQ
cLTC ← MON y (no dUNEQ) y dLTC
cTIM ← MON y (no dUNEQ) y (no dLTC) y dTIM
cDEG ← MON y (no dTIM) y (no dLTC) y dDEG
cSSF ← MON y CI_SSF y SSF_reported
cRDI ← MON y (no dUNEQ) y (no dTIM) y (no dLTC) y dRDI y RDI_Reported
cODI ← MON y (no dUNEQ) y (no dTIM) y (no dLTC) y dODI y ODI_Reported
cIncAIS ← MON y dIncAIS y (no CI_SSF) y (no dLTC) y (no dTIM) y AIS_reported

Será facultativo informar SSF como una causa de avería. Su utilización se controla por medio del parámetro SSF_Reported. El valor por defecto será SSF_Reported = falso.

Será facultativo informar RDI como una causa de avería. Su utilización se controla por medio del parámetro RDI_Reported. El valor por defecto será RDI_Reported = falso.

Será facultativo informar ODI como una causa de avería. Su utilización se controla por medio del parámetro ODI_Reported. El valor defecto será ODI_Reported = falso.

Supervisión de la calidad de funcionamiento

Para cada periodo de un segundo se efectuarán cuentas sobre los siguientes parámetros de la característica de error de la TC (véase 6.5/G.806):

pN_DS ← aTSF o dEQ

- pF_DS ← dRDI
- pN_EBC ← ΣnN_B
- pF_EBC ← ΣnF_B
- pON_DS ← aODI o dEQ
- pOF_DS ← dODI
- pON_EBC ← ΣnON_B
- pOF_EBC ← ΣnOF_B

pN_EBC y pN_DS no representan el soporte efectivo de la supervisión de la calidad de funcionamiento dentro de un equipo. Para ello, estas señales pN_DS/pN_EBC deberán conectarse a funciones de supervisión de la calidad de funcionamiento dentro de la función de gestión de elementos. Lo mismo debe decirse en cuanto a las señales de extremo distante pF_EBC y pF_DS y a las señales pON_EBC/pON_DS, pOF_EBC/pOF_DS.

11.5.1.3 Función sumidero de terminación de camino no intrusiva de conexión en cascada Pqs (PqsDm_TT_Sk)

Diagrama

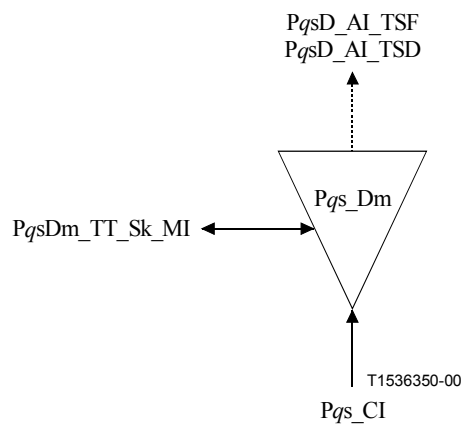


Figura 11-66/G.705 – Diagrama de PqsDm_TT_Sk

Interfaces

Cuadro 11-46/G.705 – Señales de entrada y de salida PqsDm_TT_Sk

Entrada(s)	Salida(s)
Pqs_CI_D	PqsD_AI_TSF
Pqs_CI_CK	PqsD_AI_TSD
Pqs_CI_FS	PqsDm_TT_Sk_MI_cLTC
Pqs_CI_SSF	PqsDm_TT_Sk_MI_cTIM
PqsDm_TT_Sk_MI_ExTI	PqsDm_TT_Sk_MI_cUNEQ
PqsDm_TT_Sk_MI_SSF_Reported	PqsDm_TT_Sk_MI_cDEG
PqsDm_TT_Sk_MI_RDI_Reported	PqsDm_TT_Sk_MI_cRDI
PqsDm_TT_Sk_MI_ODI_Reported	PqsDm_TT_Sk_MI_cSSF
PqsDm_TT_Sk_MI_TIMdis	PqsDm_TT_Sk_MI_cODI
PqsDm_TT_Sk_MI_DEGM	PqsDm_TT_Sk_MI_AcTI
PqsDm_TT_Sk_MI_DEGTHR	PqsDm_TT_Sk_MI_pN_EBC
PqsDm_TT_Sk_MI_1second	PqsDm_TT_Sk_MI_pF_EBC
PqsD_TT_Sk_MI_TPmode	PqsDm_TT_Sk_MI_pN_DS
	PqsDm_TT_Sk_MI_pF_DS
	PqsDm_TT_Sk_MI_pOF_EBC
	PqsDm_TT_Sk_MI_pOF_DS

Procesos

Esta función puede utilizarse para efectuar lo siguiente:

- 1) mantenimiento unilateral de la TC mediante supervisión en un nodo intermedio, utilizando información distante (RDI, REI);
- 2) ayudar a la localización de averías en un camino de TC supervisando defectos de extremo cercano;
- 3) supervisión de la calidad de funcionamiento de la Pqs en el punto de egreso de la TC (salvo para defectos de conectividad antes de la TC) utilizando información saliente distante (ODI, OEI).

Violaciones de TC EDC: La paridad de bit par se calculará para cada bit n de cada octeto de la Pqs precedente y se comparará con el bit n de EM recuperado de la trama actual (n=1 a 8 inclusive). Una diferencia entre los valores EM calculados y recuperados se considerará una prueba de que se han producido uno o más errores en el bloque de cálculo (nON_B). La magnitud (valor absoluto) de la diferencia entre este número de errores calculado y el número de errores escrito en el IEC (véase el cuadro 11-45) en la fuente de terminación de camino se utilizará para determinar la característica de error de la conexión en cascada para cada Pqs transmitida (figura 11-65). Si la magnitud de esta diferencia es igual o mayor que uno, se ha detectado un bloque TC con errores (nN_B). Véase PqsD_TT_Sk. Si se detectaron uno o más errores en el bloque de cálculo, se declarará un bloque Pqs con errores (nON_B).

NR[1-4]: La función extraerá el código de errores de entrada (IEC). Aceptará el código recibido sin ulterior procesamiento.

NR[7-8][9-72]: El identificador de traza de camino recibido RxTI se recuperará de la tara de identificador de traza de camino de conexión en cascada y se pondrá a disposición como AcTI para fines de gestión de red. El proceso de aceptación se efectuará como se especifica en 6.2.1.4/G.806.

NR[1-4]: La función extraerá el código AIS entrante.

NR[5], NR[8][73]: La información transportada en los bits REI, RDI del octeto NR se extraerá para permitir el mantenimiento unilateral de un camino de conexión en cascada bilateral. REI (nF_B) se utilizará para supervisar la característica de error en el sentido opuesto de transmisión, y RDI se

utilizará para proporcionar información sobre el estado del receptor distante. Un "1" indica un estado de indicación de defecto distante, y un "0" indica el estado de funcionamiento normal.

NR[6], NR[7][74]: La información transportada en los bits OEI, ODI del octeto NR, se extraerá para permitir el mantenimiento unilateral (intermedio) de una Pqs que egresa del camino de conexión en cascada. El OEI (nOF_B) se utilizará para supervisar la característica de error del sentido opuesto de transmisión, y el ODI se utilizará para proporcionar información sobre el estado del receptor distante. Un "1" indica un estado de indicación de defecto saliente, y un "0" indica el estado de funcionamiento normal.

NR[7-8] – Alineación de multitrama: La función efectuará una alineación de multitrama sobre los bits 7 y 8 del octeto NR para recuperar las señales TTI, RDI, y ODI transportadas en los bits de la multitrama. Para encontrar la alineación de multitrama se busca el esquema "1111 1111 1111 1110" en los bits 7 y 8 del octeto NR. La señal deberá comprobarse continuamente para determinar su alineación con respecto a la posición de comienzo de multitrama supuesta.

Se considera que se ha perdido la alineación de trama [y que se ha pasado al estado fuera de multitrama (OOM)] cuando se detectan dos FAS erróneas consecutivas (esto es, uno o más errores en cada FAS).

Se considera que se ha recuperado la alineación de trama [y que se ha pasado al estado en multitrama (IM)] cuando se encuentra una FAS sin errores.

Defectos

TC no equipada (dUNEQ):

La función detectará una condición de conexión en cascada no equipada (UNEQ) supervisando el octeto NR en búsqueda del código "00000000". El defecto no equipado (dUNEQ) se detectará si cinco tramas Pqs consecutivas contienen el esquema "0000 0000" en el octeto NR. El defecto dUNEQ se eliminará si en el octeto NR de cinco tramas consecutivas se detecta un esquema diferente de "0000 0000".

Pérdida de la conexión en cascada (dLTC):

La función detectará la presencia/ausencia de la tara de conexión en cascada en el octeto NR evaluando la señal de alineación de multitrama en los bits 7 y 8 del octeto NR. El defecto pérdida la conexión en cascada (dLTC) se detectará si el proceso de alineación de multitrama se encuentra en el estado OOM. El dLTC se eliminará si el proceso de alineación de multitrama se encuentra en el estado IM.

Conectividad de TC (identificador de traza) (dTIM):

La función detectará una condición de conexión defectuosa de TC supervisando el identificador de traza de TC. El defecto discordancia de identificador de traza (dTIM) se detectará y eliminará en un periodo máximo de 1 s en ausencia de errores de bit.

El proceso de detección de defectos y su funcionamiento en presencia de errores de bit quedan en estudio.

El defecto se suprimirá durante la recepción de SSF.

Será posible inhabilitar la detección del defecto discordancia de identificador de traza (TIMdis).

Degradación de la señal TC (dDEG):

La función detectará una condición de defecto degradación de la señal TC supervisando las violaciones de TC BIP-8. El algoritmo se ajustará a 6.2.3/G.806.

Defecto distante TC (dRDI):

La función detectará una condición de defecto indicación de defecto distante TC supervisando la señal TC RDI. El algoritmo se ajustará a 6.2.6.3/G.806.

Defecto Pqs saliente distante TC (dODI):

La función detectará una condición de defecto indicación de defecto Pqs saliente distante TC supervisando la señal TC ODI. El algoritmo se ajustará a 6.2.6.3/G.806.

Acciones consiguientes

aTSF ← CI_SSF o dUNEQ o dTIM o dLTC

aTSD ← dDEG

Correlación de defectos

La función efectuará las siguientes correlaciones de defectos (véase 6.4/G.806):

cUNEQ ← MON y dUNEQ

cLTC ← MON y (no dUNEQ) y dLTC

cTIM ← MON y (no dUNEQ) y (no dLTC) y dTIM

cDEG ← MON y (no dTIM) y (no dLTC) y dDEG

cSSF ← MON y CI_SSF y SSF_reported

cRDI ← MON y (no dUNEQ) y (no dTIM) y (no dLTC) y dRDI y RDI_reported

cODI ← MON y (no dUNEQ) y (no dTIM) y (no dLTC) y dODI y ODI_Reported

Será facultativo informar SSF como una causa de avería. Su utilización se controla por medio del parámetro SSF_Reported. El valor por defecto será SSF_Reported = falso.

Será facultativo informar RDI como una causa de avería. Su utilización se controla por medio del parámetro RDI_Reported. El valor por defecto será RDI_Reported = falso.

Será facultativo informar ODI como una causa de avería. Su utilización se controla por el parámetro ODI_Reported. El valor por defecto será ODI_Reported = falso.

Supervisión de la calidad de funcionamiento

Para cada periodo de un segundo se efectuarán cuentas sobre los siguientes parámetros de la característica de error de la TC (véase 6.5/G.806):

pN_DS ← aTSF o dEQ

pF_DS ← dRDI

pN_EBC ← ΣnN_B

pF_EBC ← ΣnF_B

pOF_DS ← dODI

pOF_EBC ← ΣnOF_B

11.5.2 Funciones de adaptación de conexión en cascada Pqs

11.5.2.1 Función fuente de adaptación de conexión en cascada Pqs a Pqs (PqsD/Pqs_A_So)

Diagrama

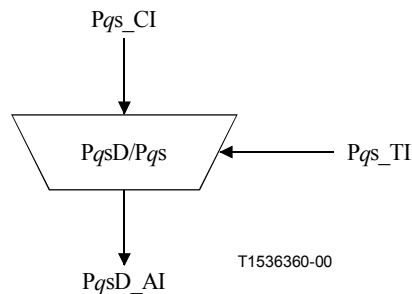


Figura 11-67/G.705 – Diagrama de PqsD/Pqs_A_So

Interfaces

Cuadro 11-47/G.705 – Señales de entrada y de salida PqsD/Pqs_A_So

Entrada(s)	Salida(s)
Pqs_CI_D Pqs_CI_CK Pqs_CI_FS Pqs_CI_SSF Pqs_TI_CK	PqsD_AI_D PqsD_AI_CK PqsD_AI_FS PqsD_AI_SF

Procesos

NOTA 1 – La función no tiene medios para verificar la existencia de una conexión en cascada, dentro de la señal entrante. No están soportadas conexiones en cascada anidadas.

La función reemplazará la señal Pqs entrante (Pqs_CI) por una trama Pqs generada localmente con octetos FA1 y FA2 válidos y todos UNOS para todos los demás octetos (esto es, se pasa al estado "holdover") si se recibe una Pqs todos UNOS (AIS) Pqs (esto es, si CI_SSF es verdadero).

NOTA 2 – El comienzo de trama local se genera con la temporización Pqs_TI.

Defectos: Ninguno.

Acciones consiguientes

AI_SF ← CI_SSF

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

11.5.2.2 Función sumidero de adaptación de conexión en cascada Pqs a Pqs (PqsD/Pqs_A_Sk)

Diagrama

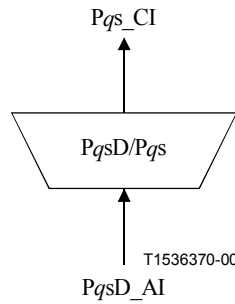


Figura 11-68/G.705 – Diagrama de PqsD/Pqs_A_Sk

Interfaces

Cuadro 11-48/G.705 – Señales de entrada y de salida PqsD/Pqs_A_Sk

Entrada(s)	Salida(s)
PqsD_AI_D	Pqs_CI_D
PqsD_AI_CK	Pqs_CI_CK
PqsD_AI_FS	Pqs_CI_FS
PqsD_AI_OSF	Pqs_CI_SSF

Procesos

La función restablecerá la condición de comienzo de trama no válido (esto es, aSSF de salida = verdadero) si tal condición existía a la entrada de la conexión en cascada.

NOTA – Además, la condición de comienzo de trama no válido se activa cuando se produce una condición de defecto de conectividad de la conexión en cascada que provoca la inserción de la señal todos UNOS (AIS) en la PqsD_TT_Sk.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_OSF

aSSF ← AI_OSF

La función insertará la señal todos UNOS (AIS) dentro de los 250 μs que siguen a la generación de la petición de AIS (aAIS), y dejará de insertarla dentro de los 250 μs que siguen a la desaparición de la petición de AIS.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12 Funciones de capa de trayecto P12s

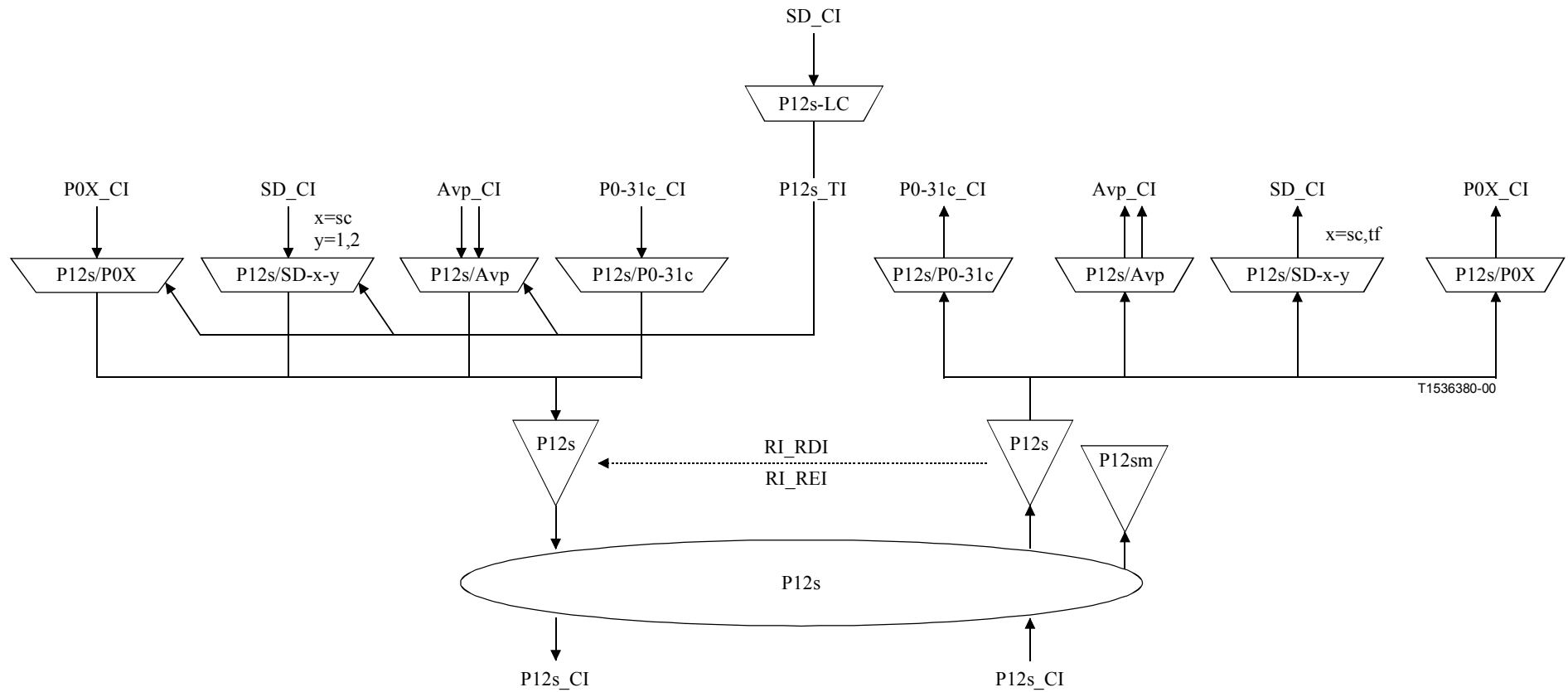


Figura 12-1/G.705 – Funciones atómicas P12s

CP de capa P12s

La CI en este punto es una señal síncrona a 2 048 kbit/s estructurada en octetos como se especifica en UIT-T G.704 con temporización de bit codireccional y la información de comienzo de trama FS. La CI está estructurada:

- sea como una trama (básica) con una longitud de 2×256 bits con una tara de trama de 2×8 bits que contiene una FAS, RDI (A bit), e información característica de usuario (bits S_i y S_a);
- sea como una (multi)trama con una longitud de 16×256 bits con una tara de trama de 16×8 bits que contiene una FAS, CRC-4 MFAS, código CRC-4, RDI (bit A), REI (bit E), información característica de usuario (S_a bits), y (facultativamente) un canal de mensajes de estado de señalización.

Las siguientes figuras 12-2, 12-4 y 12-5 representan las estructuras de trama básica, multitrama y tara.

AP de capa P12s

La señal transportada por una P12s será determinada por la aplicación de la capa de cliente. Son señales típicas:

- una señal a 1984 kbit/s P0-31c_CI de contenido no especificado (que se transferirá transparentemente);
- una señal de tren de células ATM a 1920 kbit/s como se especifica en UIT-T G.804.

NOTA 1 – Existen muchas más composiciones de señales, que no se tratan en esta versión de la presente Recomendación.

La AI puede contener, además:

- un mensaje de estado de sincronización (SSM, *synchronization status message*) de 4 bits, ubicado en uno de los cinco bits S_a . Esta interfaz se utiliza para transferir información de sincronización de temporización;
- una señal P0X_CI.

La figura 12-1 muestra que más de una función de adaptación existentes en esta capa P12s pueden conectarse a un punto de acceso P12s. En el caso de las funciones fuente de adaptación, sólo se permite activar una de ellas. Para esta fuente activada, el acceso al punto de acceso por otras funciones fuente de adaptación debe ser denegado. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Esto puede provocar que se detecten e informen averías (por ejemplo, cLOF). Para evitar esto, puede desactivarse una función sumidero de adaptación.

NOTA 2 – Si una sola función de adaptación está conectada al AP, será desactivada. Si una o más funciones de otro tipo están conectadas al mismo AP, una de las funciones de este conjunto estará activa.

	1	2	3	4	5	6	7	8
TS0	Si	FAS						
TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
:								
TS31								
TS0	Si	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
:								
TS31								

Figura 12-2/G.705 – Estructura de tara de trama básica de la señal P12s_CI_D

	1	2	3	4	5	6	7	8
TS0								
TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
:								
TS31								
TS0				Sa4	Sa5	Sa6	Sa7	Sa8
TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
:								
TS31								

Figura 12-3/F.705 – Estructura de tara de trama básica de la señal P12s_AI_D

		1	2	3	4	5	6	7	8
Trama 0	TS0	C1	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 1	TS0	MFAS	1	A	Sa41	Sa51	Sa61	Sa71	Sa81
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 2	TS0	C2	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 3	TS0	MFAS	1	A	Sa42	Sa52	Sa62	Sa72	Sa82
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 4	TS0	C3	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 5	TS0	MFAS	1	A	Sa43	Sa53	Sa63	Sa73	Sa83
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 6	TS0	C4	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 7	TS0	MFAS	1	A	Sa44	Sa54	Sa64	Sa74	Sa84
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 8	TS0	C1	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 9	TS0	MFAS	1	A	Sa41	Sa51	Sa61	Sa71	Sa81
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 10	TS0	C2	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 11	TS0	MFAS	1	A	Sa42	Sa52	Sa62	Sa72	Sa82
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 12	TS0	C3	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 13	TS0	E	1	A	Sa43	Sa53	Sa63	Sa73	Sa83
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 14	TS0	C4	FAS						
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								
Trama 15	TS0	E	1	A	Sa44	Sa54	Sa64	Sa74	Sa84
	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	:								
	TS31								

Figura 12-4/G.705 – Estructura de multitrama CRC-4 de la señal P12s_CI_D (con estructura Sa de código de 4 bits)

		1	2	3	4	5	6	7	8
	TS0	C1	FAS						
Trama 0	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	MFAS	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 1	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	C2	FAS						
Trama 2	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	MFAS	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 3	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	C3	FAS						
Trama 4	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	MFAS	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 5	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	C4	FAS						
Trama 6	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	MFAS	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 7	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								

		1	2	3	4	5	6	7	8
	TS0	C1	FAS						
Trama 8	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	MFAS	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 9	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	C2	FAS						
Trama 10	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	MFAS	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 11	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	C3	FAS						
Trama 12	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	E	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 13	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	C4	FAS						
Trama 14	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								
	TS0	E	1	A	Sa4	Sa5	Sa6	Sa7	Sa8
Trama 15	TS1	Cabida útil a 2 048 kbit/s (31 octetos)							
	TS31								

Figura 12-5/G.705 – Estructura de multitrama CRC-4 de la señal P12s_CI_D (sin estructura Sa de código de 4 bits)

		1	2	3	4	5	6	7	8	
	TS0									
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
0	TS31									
	TS0					Sa41	Sa51	Sa61	Sa71	Sa81
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
1	TS31									
	TS0									
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
2	TS31									
	TS0					Sa42	Sa52	Sa62	Sa72	Sa82
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
3	TS31									
	TS0									
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
4	TS31									
	TS0					Sa43	Sa53	Sa63	Sa73	Sa83
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
5	TS31									
	TS0									
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
6	TS31									
	TS0					Sa44	Sa54	Sa64	Sa74	Sa84
Trama	TS1	Cabida útil a 2 048 kbit/s (31 octetos)								
7	TS31									

Figura 12-6/G.705 – Estructura de S_{ax} de 4 bits en "submultitrama CRC-4" de la señal P12s_AI_D

12.1 Funciones de conexión P12s

La descripción genérica de la función de conexión se presenta en 5.6.1/G.806.

12.2 Funciones de terminación de camino P12s

12.2.1 Fuente de terminación de camino P12s P12s_TT_So

Diagrama

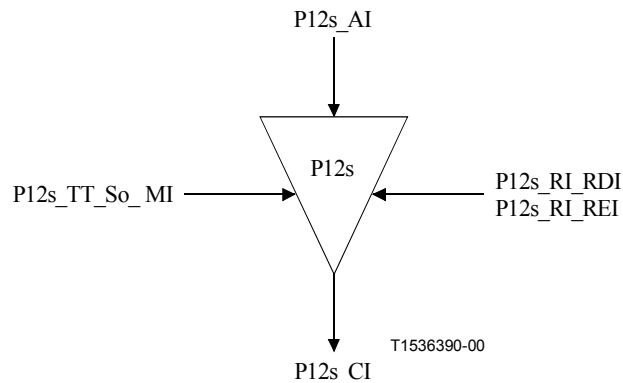


Figura 12-7/G.705 – Diagrama de P12s_TT_So

Interfaces

Cuadro 12-1/G.705 – Señales de entrada y de salida P12s_TT_So

Entrada(s)	Salida(s)
P12s_AI_D	P12s_CI_D
P12s_AI_CK	P12s_CI_CK
P12s_AI_FS	P12s_CI_FS
P12s_AI_MFS	
P12s_AI_AISinsert	
P12s_RI_RDI	
P12s_RI_REI	
P12s_TT_So_MI_CRC4mode	

Procesos

Esta función añade a la P12s_AI la información RDI, la señal de alineación de trama, la señal de alineación de multitrama CRC-4, el código CRC-4, e información REI introduciéndolas en la tara de trama. La tara de trama se define en UIT-T G.704 [3].

A: Este bit representa el status defecto de la P12s_TT_Sk asociada. La indicación RDI se pondrá a "1" al activarse P12s_RI_RDI, en un plazo de 5 ms, lo que será determinado por la función P12s_TT_Sk asociada y se pondrá a "0" en un plazo de 5 ms al suprimirse P12s_RI_RDI.

NOTA 1 – Los componentes de equipos "viejos" y "nuevos" diseñados antes de la presente Recomendación podrán cumplir un plazo de 100 ms o menos, en lugar de 5 ms. Para algunas aplicaciones en las que este plazo no es crítico puede aceptarse un valor máximo de 100 ms.

FAS – Señal de alineación de trama (FAS): La función insertará la señal de alineación de trama a 2048 kbit/s "0011011" en los bits 2 a 8 de TS0 en tramas pares, y "1" en el bit 2 de TS0 en tramas impares como se define en la Recomendación UIT-T G.704.

S_i – Intervalo de tiempo (TimeSlot) 0, bit 1: Si CRC4mode es OFF, la función insertará "1" en el bit 1 de TimeSlot 0. Si CRC4mode es ON o AUTO, la función generará la multitrama CRC-4 y efectuará los procesos MFAS, bit E y procesos C₁C₂C₃C₄ como se define más adelante.

NOTA 2 – La señal P12s_TT_So_MI_CRC4mode será la misma señal utilizada en la función sumidero de adaptación asociada (<server>/P12s_A_Sk) para satisfacer UIT-T G.704.

S_i– MFAS – Señal de alineación de multitrama CRC-4: La función insertará la señal de alineación de multitrama CRC-4 "001011" en el bit 1 de TS0 en las tramas 1,3,5,7,9,11 de la multitrama CRC-4 de 16 tramas como se define en UIT-T G.704.

S_i– E: Se generan dos bits E para cada multitrama CRC-4. Cualquier bit E se pondrá a "1", a menos que RI_REI (de la función P12s_TT_Sk asociada) sea verdadero. Para cada valor RI_REI que es VERDADERO, se pondrá a "0" uno de los bits E en un plazo de un segundo tras la recepción de RI_REI.

S_i– C₁C₂C₃C₄: La función calculará el valor de código CRC-4 de la señal a 2 Mbit/s como se especifica en 2.3.3.5/G.704. El valor calculado se insertará en los bits C₁ a C₄ de la siguiente submultitrama.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_AISinsert

Al activarse aAIS la función presentará a la salida una señal todos UNOS (AIS) comprendida en la gama de 2048 kbit/s ± 50 ppm, en un plazo de 250 µs; al desactivarse aAIS la función presentará a la salida datos normales en un plazo de 250 µs.

NOTA 3 – Si AI_AISinsert no está conectada, se supone que AI_AISinsert está inactiva, y no se presentará a la salida la señal todos UNOS (AIS).

NOTA 4 – Puede utilizarse una interfaz E12 a 2 Mbit/s para transferir información de sincronización de temporización. Si la señal no soporta el mensaje de estado de sincronización (SSM) debe suprimirse [esto es, se insertará todos UNOS (AIS)] cuando la fuente de temporización para la sincronización tenga un nivel de calidad inferior o igual que un nivel mínimo previsto. Se utiliza la función P12s/SD_A_So para controlar la inserción de AIS mediante la señal AI_AISinsert, si se requiere. La especificación completa se presenta en UIT-T G.781.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.2.2 Sumidero de terminación de camino P12s P12s_TT_Sk

Diagrama

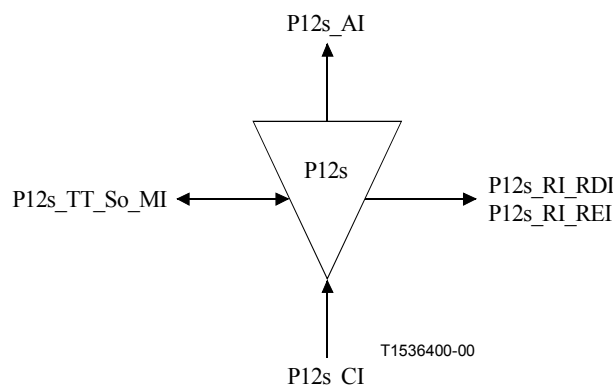


Figura 12-8/G.705 – Diagrama de P12s_TT_Sk

Interfaces

Cuadro 12-2/G.705 – Señales de entrada y de salida P12s_TT_Sk

Entrada(s)	Salida(s)
P12s_CI_D	P12s_AI_D
P12s_CI_CK	P12s_AI_CK
P12s_CI_FS	P12s_AI_FS
P12s_CI_MFS	P12s_AI_MFS
P12s_CI_SSF	P12s_AI_TSF
P12s_CI_MFP	P12s_AI_TSD
	P12s_AI_MFP
P12s_TT_Sk_MI_TPmode	P12s_RI_RDI
P12s_TT_Sk_MI_SSF_Reported	P12s_RI_REI
P12s_TT_Sk_MI_RDI_Reported	P12s_TT_Sk_MI_cSSF
P12s_TT_Sk_MI_DEGM	P12s_TT_Sk_MI_cDEG
P12s_TT_Sk_MI_DEGTHR	P12s_TT_Sk_MI_cRDI
P12s_TT_Sk_MI_1second	P12s_TT_Sk_MI_RNCI
P12s_TT_Sk_MI_CRC4mode	P12s_TT_Sk_MI_MFP
	P12s_TT_Sk_MI_pN_EBC
	P12s_TT_Sk_MI_pN_DS
	P12s_TT_Sk_MI_pF_EBC
	P12s_TT_Sk_MI_pF_DS

Procesos

Esta función supervisa una P12s en búsqueda de errores, y recupera el estado de terminación de trayecto. Extrae los bits de tara independientes de la cabida útil ($C_1C_2C_3C_4$, A, E), de la CI de la capa P12s, y presenta a la salida P12s_AI.

FAS: Los bits FAS de cada doble trama recibida se comparan con su valor esperado "0011011". Si CI_MFP es FALSO, la diferencia se considera una prueba de que se han producido uno o más errores (nN_B) en el bloque.

$C_1C_2C_3C_4$: Si CI_MFP es VERDADERO, se calcula CRC-4 para cada bit de la submultitrama P12s precedente y se compara con los bits $C_1C_2C_3C_4$ recuperados de la actual submultitrama. Una diferencia entre los valores $C_1C_2C_3C_4$ calculados y recuperados se considera una prueba de que se han producido uno o más errores (nN_B) en el bloque de cálculo.

A, E: La información transportada en los bits A y E (RDI, REI) se extrae para permitir el mantenimiento unilateral de un camino (trayecto) bidireccional. La REI se utiliza para supervisar la característica de error en el sentido opuesto de transmisión, y la RDI proporciona información sobre el estado del receptor distante. Un bit fijado a "1" indica un estado RDI, y "0" indica estado de funcionamiento normal. Si CI_MFP es FALSO, nF_B se fija a "0". Si CI_MFP es VERDADERO, cada bit E fijado a "0" es una indicación de nF_B . El proceso de aplicación se describe en el apéndice II/G.806 [10].

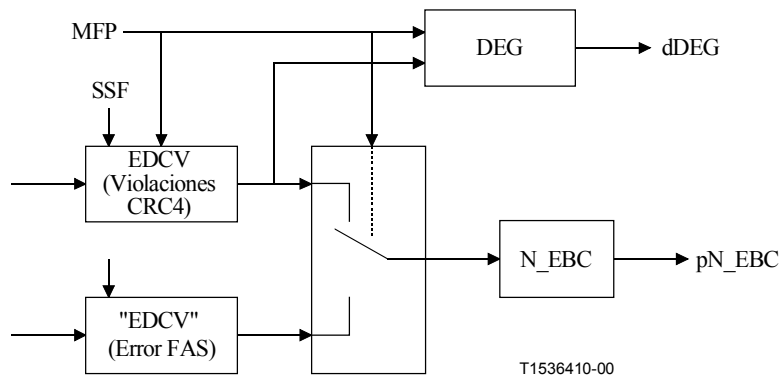


Figura 12-9/G.705 – Procesamiento de dDEG y pN_EBC relacionado con CI_MFP

Defectos

La función detectará el defecto dRDI de acuerdo con lo especificado en 6.2.6.3/G.806.

La función detectará el defecto dDEG como se especifica en 6.2.3/G.806 para una distribución de errores en ráfagas con las siguientes extensiones (figura 12-9): el proceso Violación de código de detección de errores (EDCV, *error detection code violation*) supondrá que se producen "cero" violaciones EDCV en la señal entrante si CI_MFP es FALSO, y dDEG debe suprimirse cuando CI_MFP es FALSO.

NOTA 1 – La forma precisa en que se efectúa la cuenta de N_EBC durante el segundo de la transición en la que el valor de MFP cambia, no está definido en esta Recomendación .

La función detectará un status del generador/detector de multitrama CRC-4 (MI_RNCI) si (pF_EBC > 990 y pF_DS = falso) durante cinco segundos consecutivos. El status MI_RNCI se suprimirá si (pF_EBC < 990 o pF_DS = verdadero) durante cinco segundos consecutivos.

NOTA 2 – Este defecto sólo está definido cuando el proceso de alineación de trama en la función <server>/P12s_A_Sk asociada en el modo de interfuncionamiento CRC4 automático (CRC4mode es AUTO).

NOTA 3 – La señal P12s_TT_Sk_MI_CRC4mode debe ser la misma utilizada en la función sumidero de adaptación asociada (<server>/P12s_A_Sk).

Acciones consiguientes

aTSF ← CI_SSF

aRDI ← CI_SSF

aTSD ← dDEG

aREI ← nN_B o (no CI_MFP)

NOTA 4 – Por cada multitrama CRC-4 se transportarán dos valores RI_REI a la función P12s_TT_So asociada.

AI_MFP ← CI_MFP

MI_MFP ← CI_MFP

Correlaciones de defectos

cDEG ← dDEG y MON

cRDI ← dRDI y MON y RDI_Reported

cSSF ← CI_SSF y MON y SSF_Reported

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará como se especifica en 6.5/G.806.

NOTA 5 – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada por un elemento de red se determina por la presencia de las funciones de supervisión de la calidad de gestión de elementos.

La función soportará la supervisión de la calidad de funcionamiento en violaciones CRC-4 (CRC4V) y en errores de la señal de alineación de trama (FASE, *frame alignment signal error*). Esto se controlará mediante la señal CI_MFP. En el caso de que CI_MFP es VERDADERO se aplica CRC4V. De lo contrario (CI_MFP es FALSO) se aplica FASE (figura 12-9).

NOTA 6 – La forma precisa en que se efectúa la cuenta de N_EBC durante el segundo de la transición en el que el valor de MFP cambia, no está definido en esta Recomendación .

pN_DS ← aTSF o dEQ

pF_DS ← dRDI

pN_EBC ← ΣnN_B

pF_EBC ← ΣnF_B

12.3 Funciones de adaptación P12s

12.3.1 Fuente de adaptación P12s a P0-31c P12s/P0-31c_A_So

Diagrama

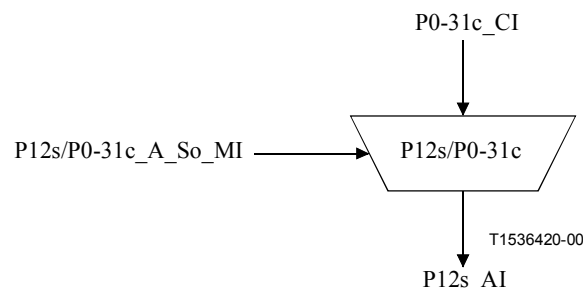


Figura 12-10/G.705 – Diagrama de P12s/P0-31c_A_So

Interfaces

Cuadro 12-3/G.705 – Señales de entrada y de salida P12s/P0-31c_A_So

Entrada(s)	Salida(s)
P0-31c_CI_D	P12s_AI_D
P0-31c_CI_CK	P12s_AI_CK
P0-31c_CI_FS	P12s_AI_FS
P0-31c_CI_TSF	P12s_AI_MFS
P12s/P0-31c_A_So_MI_Active	

Procesos

Esta función pasa una señal 1 984 kbit/s sin ulterior procesamiento a los 31 intervalos de tiempo adecuados (TS1 a TS31) de una señal P12s.

La función convertirá la señal de comienzo de trama P0-31c (P0-31c_CI_FS), que identifica la posición de TS1, en una señal de comienzo de multitrama P12s (P12s_AI_MFS) que identifica posiciones de octeto TS0 en una estructura de multitrama de 16 tramas.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará ese punto.

NOTA 1 – Esta función no debe activarse cuando esté activa la función P12s/SD_A_So. La información de temporización (CK, MFS, FS) podría ser diferente.

NOTA 2 – Otras especificaciones están en estudio.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.2 Sumidero de adaptación P12s a P0-31c P12s/P0-31c_A_Sk

Diagrama

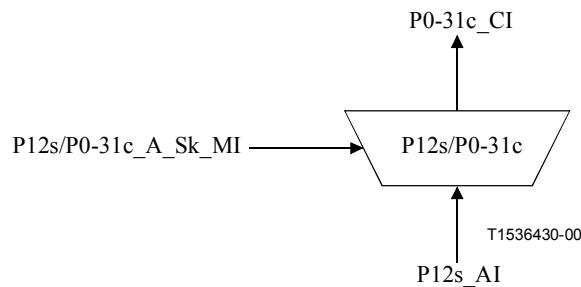


Figura 12-11/G.705 – Diagrama de P12s/P0-31c_A_Sk

Interfaces

Cuadro 12-4/G.705 – Señales de entrada y de salida P12s/P0-31c_A_Sk

Entrada(s)	Salida(s)
P12s_AI_D	P0-31c_CI_D
P12s_AI_CK	P0-31c_CI_CK
P12s_AI_FS	P0-31c_CI_FS
P12s_AI_TSF	P0-31c_CI_SSF
P12s/P0-31c_A_Sk_MI_Active	

Procesos

La función extrae la señal síncrona a 1984 kbit/s de los intervalos de tiempo TS1 a TS31 de la P12s_AI (figuras 12-3 y 12-6).

Activación: La función efectuará la operación antes especificada cuando es activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS a su salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos: Ninguno.

Acciones consiguientes

aSSF ← AI_TSF

aAIS ← AI_TSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS (AIS) en la P0-31c_CI_D en un plazo de 250 μs; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 250 μs. La P0-31c_CI_CK durante la señal todos UNOS está en la gama 1984 kHz ± 4,6 ppm.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.3 Fuente de adaptación P12s a SD P12s/SD_A_So

Véase UIT-T G.781 [8].

12.3.4 Sumidero de adaptación P12s a SD P12s/SD_A_Sk

Véase UIT-T G.781.

12.3.5 Fuente de adaptación compuesta P12s a ATM VP P12s/Avp_A_So

Queda en estudio.

12.3.6 Sumidero de adaptación compuesta P12s a ATM VP P12s/Avp_A_Sk

Queda en estudio.

12.3.7 Fuente de adaptación de reloj de capa P12s P12s-LC_A_So

Véase UIT-T G.781.

12.3.8 Función fuente de adaptación compuesta de capa P12s a capa P0 P12s/P0X_A_So

Diagrama

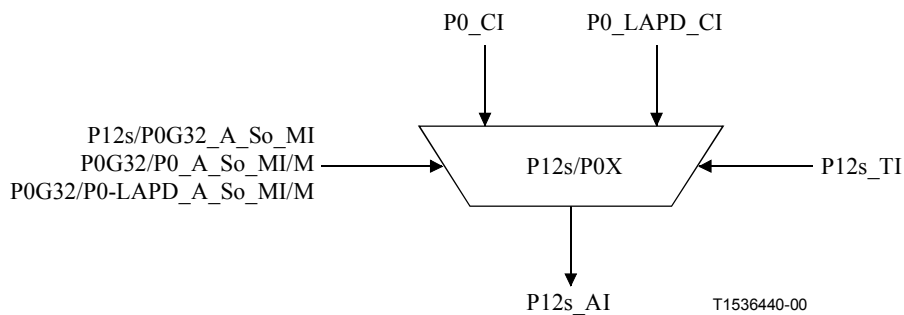


Figura 12-12/G.705 – Diagrama de P12s/P0X_A_So

Interfaces

Cuadro 12-5/G.705 – Señales de entrada y de salida P12s/P0X_A_So

Entrada(s)	Salida(s)
P12s/P0G32_A_So_MI P12s_TI máximo 31 entradas: P0_CI P0G32/P0_A_So_MI/M máximo 31 entradas: P0-LAPD_CI P0G32/P0-LAPD_A_So_MI/M	P12s_AI_D P12s_AI_CK P12s_AI_FS P12s_AI_MFS

Procesos

La función compuesta P12s/P0X_A_So proporciona adaptación de capas P0 a la capa P12s. Este proceso se efectúa por una combinación de varias funciones atómicas como se muestra en la figura 12-13. La función P12s/P0G32_A_So efectúa el procesamiento específico de la capa P12s, en tanto que las funciones P0G32/P0_A_So y P0G32/P0-LAPD_A_So efectúan la adaptación específica de cliente. Cada una de estas funciones P0G32/P0X_A_So se caracteriza por el parámetro M, que define el número del intervalo P0 dentro de la P12s a que la función tiene acceso (esquema de numeración de P0 especificado en 5.1.1.2/G.704, es decir, 0 a 31). De acuerdo con las estructuras múltiplex P0G32 soportadas por el NE, existe una diversidad de posibles combinaciones de estas funciones P0G32/P0X_A_So. En el cuadro 12-6 se indican todas las funciones P0G32/P0X_A_So posibles en una función compuesta P12s/P0X_A_So.

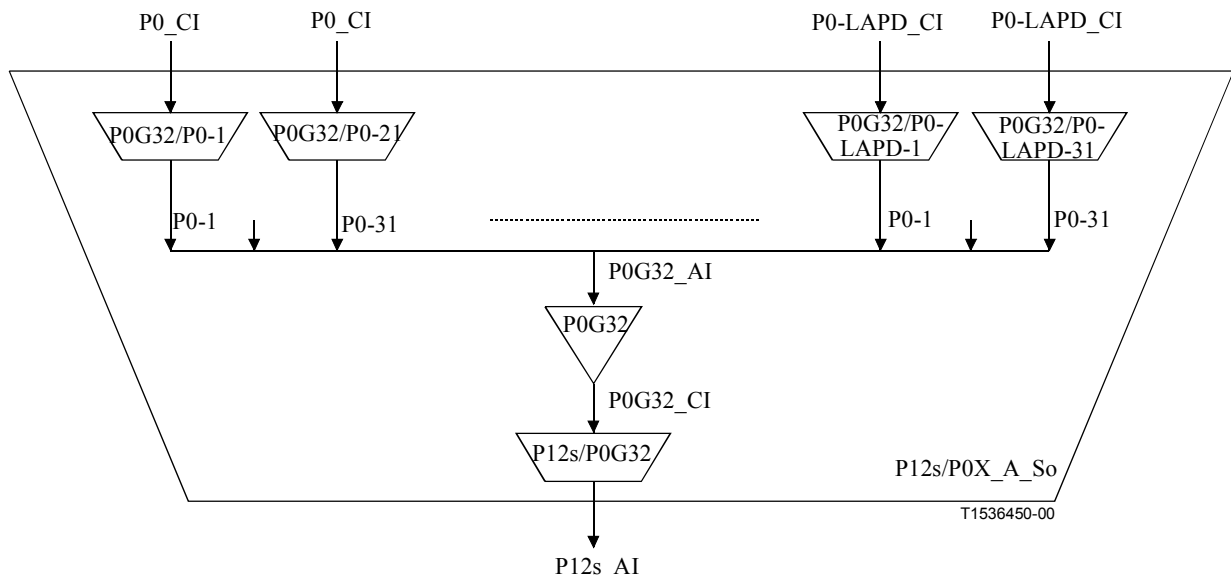


Figura 12-13/G.705 – Diagrama de P12s/P0X_A_So

Cuadro 12-6/G.705 – Posibles funciones P0G32/P0X_A_So de una función compuesta P12s/P0X_A_So

Función atómica	P0 número M
P0G32/P0_A_So/M	1 a 31
P0G32/P0-LAPD_A_So/M	1 a 31

Para determinadas implementaciones sólo puede utilizarse un subconjunto de estas funciones P0G32/P0X_A_So (por ejemplo, banco de canales). Si está soportada una estructura múltiplex P0G32 flexible, varias funciones P0G32/P0X_A_So pueden tener acceso al mismo intervalo de tiempo P0. En tal caso, sólo se permite activar una de estas funciones fuente de adaptación. Esto lo controla función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex P0G32 configurada.

NOTA 1 – La P12s/P0G32_A_So, P0G32_T_So y la P0G32/P0X_A_So definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P12s/P0X_A_So. Estas funciones no pueden utilizarse como funciones autónomas.

NOTA 2 – La P0G32 es una subcapa virtual sólo aplicable en una función compuesta P12s/P0X_A.

NOTA 3 – El grupo de funciones P0G32/P0X_A que están activas ocupará completamente la cabida útil de P12s.

12.3.8.1 Fuente de adaptación P12s a P0G32 P12s/P0G32_A_So

Diagrama

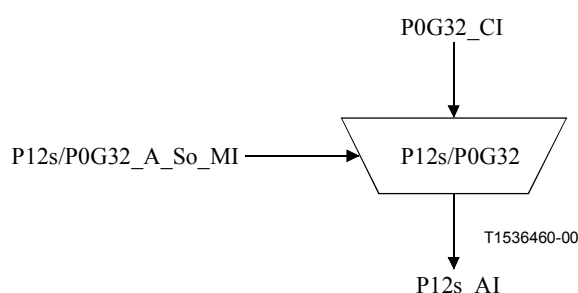


Figura 12-14/G.705 – Diagrama de P12s/P0G32_A_So

Interfaces

Cuadro 12-7/G.705 – Señales de entrada y de salida P12s/P0G32_A_So

Entrada(s)	Salida(s)
P0G32_CI_D P0G32_CI_CK P0G32_CI_FS P0G32_CI_TSF P12s/P0G32_A_So_MI_Active	P12s_AI_D P12s_AI_CK P12s_AI_FS

Procesos

Esta función pasa un grupo de 31 señales P0 sin ulterior procesamiento a los 31 intervalos de tiempo adecuados (TS1 a TS31) de una señal P12s.

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

NOTA 1 – Las funciones P12s/P0G32_A_So sólo pueden utilizarse en una función compuesta P12s/PX_A_So. No pueden utilizarse como funciones autónomas.

NOTA 2 – Esta función podría activarse cuando estuviese activa la función P12s/SD_A_So. La información de temporización (CK, MFS, FS) es idéntica.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.8.2 Función fuente de terminación de P0G32 P0G32_T_So

NOTA – La función P0G32_T_So sólo puede utilizarse en una función compuesta P12s/P0_A_So. No puede utilizarse como una función autónoma.

Diagrama

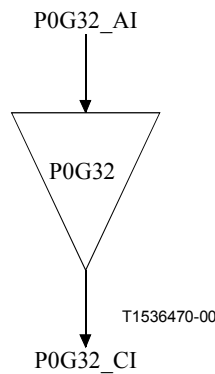


Figura 12-15/G.705 – Diagrama de P0G32_T_So

Interfaces

Cuadro 12-8/G.705 – Señales de entrada y de salida P0G32_T_So

Entrada(s)	Salida(s)
P0G32_AI_D	P0G32_CI_D
P0G32_AI_CK	P0G32_CI_CK
P0G32_AI_FS	P0G32_CI_FS
P0G32_AI_MSF	P0G32_CI_MFS

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.8.3 Función fuente de adaptación de capa P0G32 a P0 P0G32/P0_A_So/M

NOTA 1 – La función P0G32/P0_A_So sólo puede utilizarse en una función compuesta P12s/P0_A_So. No puede utilizarse como una función autónoma.

Diagrama

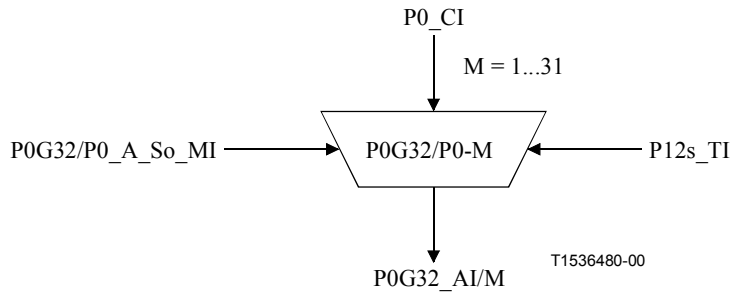


Figura 12-16/G.705 – Diagrama de P0G32/P0_A_So

Interfaces

Cuadro 12-9/G.705 – Señales de entrada y de salida P0G32/P0_A_So

Entrada(s)	Salida(s)
P0_CI_D P0_CI_CK P0_CI_FS P0_CI_SSF P12s_TI_CK P12s_TI_FS P12s_TI_MFS P0G32/P0_A_So_MI_Active	P0G32_AI_D P0G32_AI_CK P0G32_AI_FS

Procesos

Esta función multiplexa una P0_CI en un intervalo de tiempo M (M = 1..31) de la P0G32_AI/M.

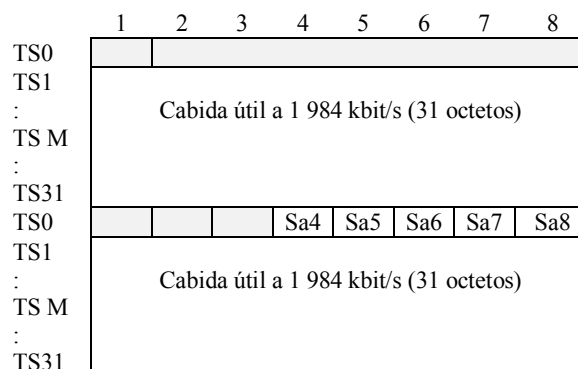


Figura 12-17/G.705 – Señal P0G32_AI_D/M para P0G32/P0_A_So

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← CI_SSF

Al declararse aAIS la función presentará a la salida la señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 2 – Si CI_SSF no se conecta (en presencia de una conexión a P0_TT_So), se supone que CI_SSF es falso.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.8.4 Función fuente de adaptación de capa P0G32 a P0-LAPD P0G32/P0-LAPD_A_So/M

NOTA 1 – La función P0G32/P0-LAPD_A_So sólo puede utilizarse en una función compuesta P12s/P0X_A_So. No puede utilizarse como una función autónoma.

Diagrama

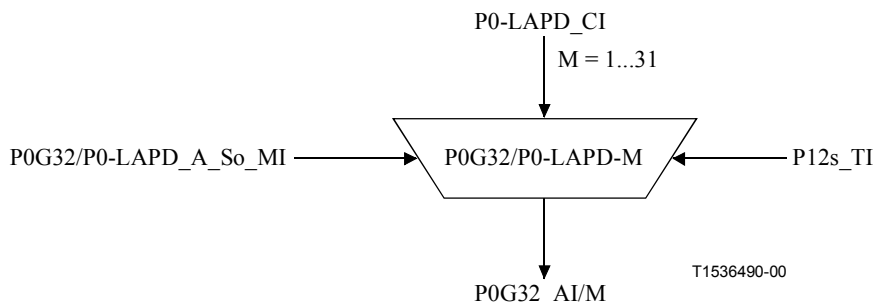


Figura 12-18/G.705 – Diagrama de P0G32/P0-LAPD_A_So

Interfaces

Cuadro 12-10/G.705 – Señales de entrada y de salida P0G32/P0-LAPD_A_So

Entrada(s)	Salida(s)
P0-LAPD_CI_D	P0G32_AI_D
P0-LAPD_CI_CK	P0G32_AI_CK
P0-LAPD_CI_FS	P0G32_AI_FS
P0-LAPD_CI_SSF	
P12s_TI_CK	
P12s_TI_FS	
P12s_TI_MFS	
P0G32/P0-LAPD_A_So_MI_Active	

Procesos

Esta función multiplexa una P0-LAPD_CI de acuerdo con UIT-T Q.921 en un intervalo de tiempo M (M = 1..31) de la P0G32_AI/M.

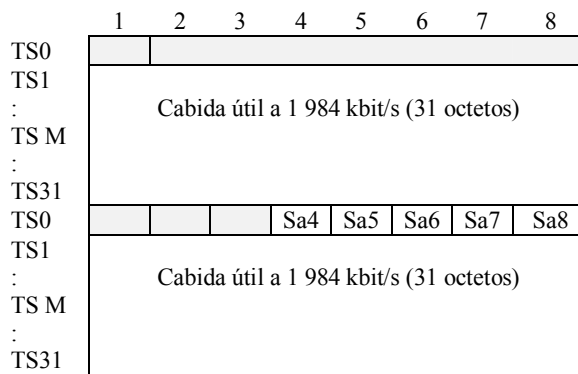


Figura 12-19/G.705 – Señal P0G32_AI_D/M para P0G32/P0-LAPD_A_So

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará el punto de acceso.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← CI_SSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 2 – Si no se conecta CI_SSF (en presencia de conexión a una P0_TT_So), se supone que CI_SSF es falso.

Correlaciones de defectos: Ninguno.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.9 Función sumidero de adaptación compuesta de capa P12s a capa P0X P12s/P0X_A_Sk

Diagrama

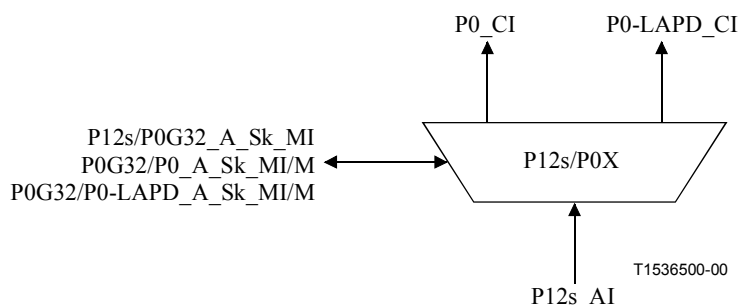


Figura 12-20/G.705 – Diagrama de P12s/P0X_A_Sk

Interfaces

Cuadro 12-11/G.705 – Señales de entrada y de salida P12s/P0G32_A_Sk

Entrada(s)	Salida(s)
P12s_AI P12s/P0G32_A_Sk_MI	P12s/P0G32_A_Sk_MI
máximo 31 entradas: P0G32/P0_A_Sk_MI/M	máximo 31 salidas: P0_CI P0G32/P0_A_Sk_MI/M
máximo 31 entradas: P0G32/P0-LAPD_A_Sk_MI/M	máximo 31 salidas: P0-LAPD_CI P0G32/P0-LAPD_A_Sk_MI/M

Procesos

La función compuesta P12s/P0X_A_Sk proporciona adaptación de la capa P12s a las capas P0X. Este proceso se efectúa por una combinación de varias funciones atómicas como muestra la figura 12-21. La función P12s/P0G32_A_Sk efectúa el procesamiento de la memoria intermedia de deslizamientos específico de la capa P12s, en tanto que las funciones P0G32/P0X_A_Sk efectúan la adaptación específica de los intervalos de tiempo P0 de orden inferior. Cada una de estas funciones P0G32/P0X_A_Sk se caracteriza por el parámetro M, que define el número de intervalo de tiempo de la P0 dentro de la P12s a que la función tiene acceso (esquema de numeración de P0 especificado en 5.1.1.2/G.704, esto es, 0 a 31). De acuerdo con las estructuras múltiplex soportadas por el NE, existe una diversidad de posibles combinaciones de estas funciones P0G32/P0X_A_Sk. En el cuadro 11-12 se indican todas las combinaciones posibles de funciones P0G32/P0X_A_Sk dentro de una función compuesta P12s/P0X_A_Sk.

NOTA 1 – Las velocidades binarias inferiores a 64 kbit/s quedan en estudio.

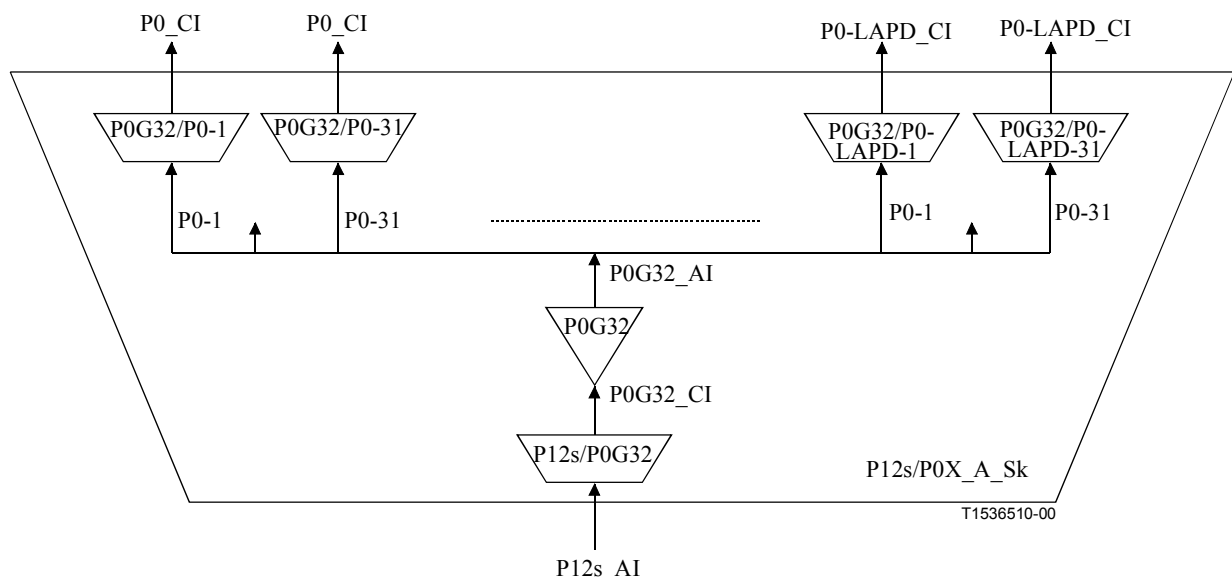


Figura 12-21/G.705 – Función compuesta P12s/P0X_A_Sk con conjunto de funciones atómicas P12s/P0_A_Sk

Cuadro 12-12/G.705 – Posibles funciones P0G32/P0X_A_Sk de una función compuesta P12s/P0X_A_Sk

Función atómica	P0 número M
P0G32/P0_A_Sk/M	1 a 31
P0G32/P0-LAPD_A_Sk/M	1 a 31

Para implementaciones específicas sólo puede utilizarse un subconjunto de estas funciones P0G32/P0X_A_Sk (por ejemplo, banco de canales MIC). Si está soportada una estructura múltiplex P0G32 flexible, varias funciones P0G32/P0X_A_Sk pueden tener acceso al mismo intervalo de tiempo P0. A diferencia de lo referente al sentido de transmisión hacia la fuente, las fuentes sumidero de adaptación pueden activarse conjuntamente. Esto podría provocar que se produjeran y detectaran eventos (por ejemplo, pN_CS). Para evitar esto, se puede desactivar una función sumidero de adaptación. Esto lo controla la función de gestión de equipo activando/desactivando las funciones de acuerdo con la estructura múltiplex P0G32 configurada.

NOTA 2 – Las funciones P12s/P0G32_A_Sk, P0GG24_T_Sk y P0G32/P0_A_Sk definidas en las siguientes cláusulas sólo pueden utilizarse en una función compuesta P12s/X_A_Sk. No pueden utilizarse como funciones autónomas.

NOTA 3 – La P0G32 es una subcapa virtual sólo aplicable en una función compuesta P12s/P0X_A.

12.3.9.1 Función sumidero de adaptación de capa P12s a P0G32 P12s/P0G32_A_Sk

NOTA 1 – La función P12s/P0G32_A_Sk sólo puede utilizarse en una función compuesta P12s/P0X_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

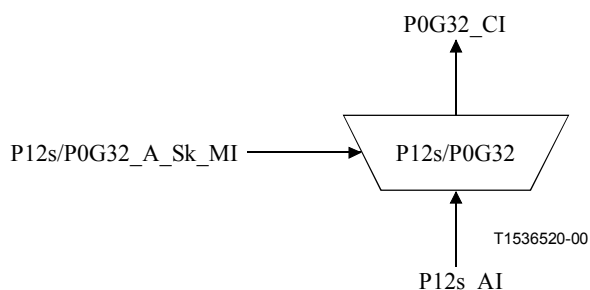


Figura 12-22/G.705 – Diagrama de P12s/P0G32_A_Sk

Interfaces

Cuadro 12-13/G.705 – Señales de entrada y de salida P12s/P0G32_A_Sk

Entrada(s)	Salida(s)
P12s_AI_D	P0G32_CI_D
P12s_AI_CK	P0G32_CI_SSF
P12s_AI_FS	P0G32_MI_pN_CS
P12s_AI_TSF	
P0G32_CI_CK	
P0G32_CI_FS	
P12s/P0G32_A_Sk_MI_1second	
P12s/P0G32_A_Sk_MI_Active	

Procesos

La función efectúa adaptación de velocidad entre P12s y P0G32 mediante deslizamiento de trama. La función tolerará fluctuación de fase y fluctuación lenta de fase de acuerdo con la UIT-T G.823 sin introducir degradaciones. La fluctuación lenta de fase fuera de los límites y las desviaciones de frecuencia provocarán deslizamientos de trama controlados de 125 μ s.

Activación: La función efectuará la operación antes especificada cuando sea activada (MI_Active es verdadero). En otro caso presentará la señal todos UNOS a su salida (CI_D) y no informará su estado a través del punto de gestión.

Defectos: Ninguno.

Acciones consiguientes

aSSF \leftarrow AI_TSF

aAIS \leftarrow AI_TSF

Al declararse aAIS la función presentará a la salida la señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 2 – Si AI_TSF no está conectada (en presencia de una conexión a una P0_TT_So), se supone que AI_TSF es falso.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará como se especifica en 5.2.2/M.2100 y anexo B/M.2100.

NOTA – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada por el elemento de red se determina por la presencia de las funciones de supervisión de la calidad de la gestión.

La función soportará la supervisión de la calidad de funcionamiento sobre deslizamientos de trama controlados.

pN_CS \leftarrow Número de deslizamientos de trama controlados

12.3.9.2 Función sumidero de terminación de P0G32 TUG_T_Sk

NOTA – La función P0G32_T_Sk sólo puede utilizarse en una función compuesta P12s/P0X_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

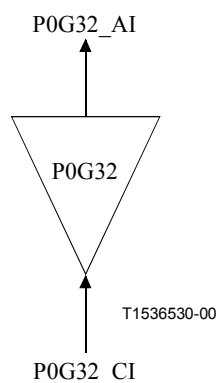


Figura 12-23/G.705 – Diagrama de P0G32_T_Sk

Interfaces

Cuadro 12-14/G.705 – Señales de entrada y de salida P0G32_T_Sk

Entrada(s)	Salida(s)
P0G32_CI_D P0G32_CI_CK P0G32_CI_FS P0G32_CI_TSF P12s/P0G32_A_So_MI_Active	P12s_AI_D P12s_AI_CK P12s_AI_FS

Procesos: Ninguno.

Defectos: Ninguno.

Acciones consiguientes

aTSF ← CI_SSF

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.9.3 Función sumidero de adaptación de capa P0G32 a capa P0 P0G32/P0_A_Sk/M

NOTA 1 – La función P0G32/P0_A_Sk sólo puede utilizarse en una función compuesta P12s/P0X_A_Sk. No puede utilizarse como una función autónoma

Diagrama

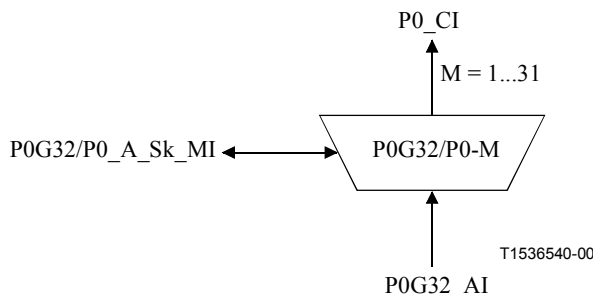


Figura 12-24/G.705 – Diagrama de P0G32/P0_A_Sk

Interfaces

Cuadro 12-15/G.705 – Señales de entrada y de salida P0G32/P0_A_Sk

Entrada(s)	Salida(s)
P0G32_AI_D P0G32_AI_CK P0G32_AI_FS P0G32_AI_TSF P0G32/P0_A_Sk_MI_Active	P0_CI_D P0_CI_CK P0_CI_FS P0_CI_SSF

Procesos

Esta función demultiplexa una P0_CI del intervalo de tiempo M (M = 1..31) en la P0G32_AI/M.

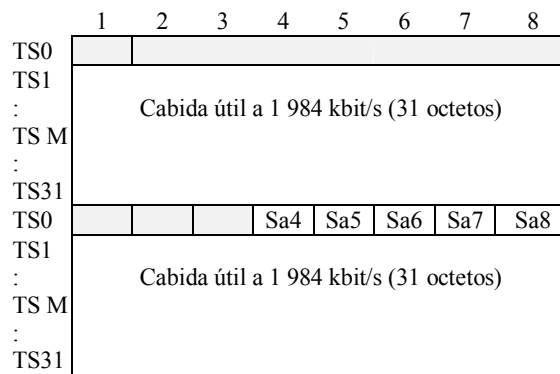


Figura 12-25/G.705 – Señal P0G32_AI_D/M para P0G32/P0_A_So

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no alcanzará ese punto.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_TSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 2 – Si AI_TSF no está conectada (en presencia de una conexión a P0_TT_So), se supone que AI_TSF es falso.

Correlaciones de defectos: Ninguno.

Supervisión de la calidad de funcionamiento: Ninguna.

**12.3.9.4 Función sumidero de adaptación de capa P0G32 a P0-LAPD
P0G32/P0-LAPD_A_Sk/M**

NOTA 1 – La función P0G32/P0-LAPD_A_Sk sólo puede utilizarse en una función compuesta P12s/P0X_A_Sk. No puede utilizarse como una función autónoma.

Diagrama

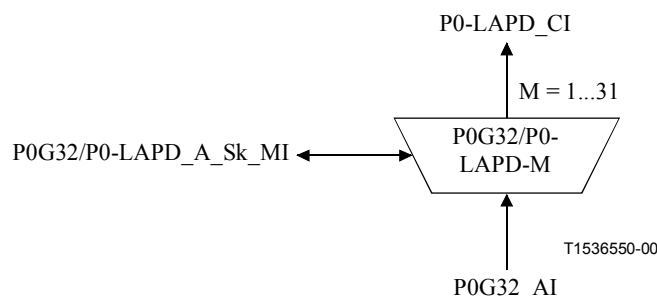


Figura 12-26/G.705 – Diagrama de P0G32/P0-LAPD_A_Sk

Interfaces

Cuadro 12-16/G.705 – Señales de entrada y de salida P0G32/P0-LAPD_A_Sk

Entrada(s)	Salida(s)
P0G32_AI_D P0G32_AI_CK P0G32_AI_FS P0G32_AI_TSF P0G32/P0-LAPD_A_Sk_MI_AIS_ Reported P0G32/P0-LAPD_A_Sk_MI_Active	P0-LAPD_CI_D P0-LAPD_CI_CK P0-LAPD_CI_FS P0-LAPD_CI_SSF

Procesos

Esta función demultiplexa una P0-LAPD_CI de acuerdo con UIT-T Q.921 del intervalo de tiempo M (M = 1...31) en la P0G32_AI/M.

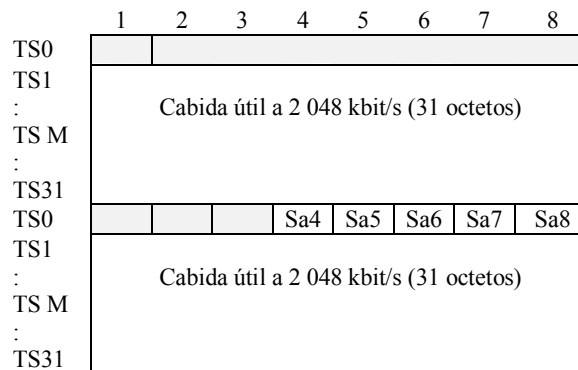


Figura 12-27/G.705 – Señal P0G32_AI_D/M para P0G32/P0-LAPD_A_So

Activación: La función alcanzará el punto de acceso cuando sea activada (MI_Active es verdadero). En otro caso no lo alcanzará.

Defectos: Ninguno.

Acciones consiguientes

aAIS ← AI_TSF

Al declararse aAIS la función presentará a la salida una señal todos UNOS en un plazo de 1 ms; al desaparecer aAIS la función presentará a la salida datos normales en un plazo de 1 ms.

NOTA 2 – Si AI_TSF no está conectada (en presencia de una conexión a P0-LAPD_TT_So), se supone que AI_TSF es falso.

Correlaciones de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

12.3.10 Función fuente de adaptación de capa P12s a capa V3-SM P12s/P0X_A_So

Esta función inserta los bits Sa5 y semioctetos Sa6 a los efectos del mantenimiento de sección V3. Queda en estudio.

12.3.11 Función fuente de adaptación de capa P12s a capa V3-SM P12s/P0X_A_Sk

La función evalúa los bits A, Sa5 y semioctetos Sa6 a los efectos del mantenimiento de sección V3. Queda en estudio.

12.4 Funciones de supervisión de capa P12s

12.4.1 Función de supervisión no intrusiva de capa P12s P12sm_TT_Sk

Diagrama

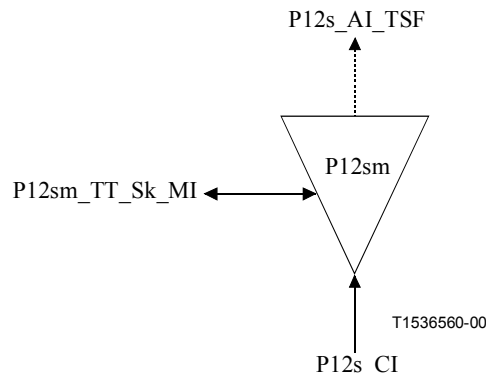


Figura 12-28/G.705 – Diagrama de P12sm_TT_Sk

Interfaces

Cuadro 12-17/G.705 – Señales de entrada y de salida P12sm_TT_Sk

Entrada(s)	Salida(s)
P12s_CI_D	P12s_AI_TSF
P12s_CI_CK	P12s_AI_TSD
P12s_CI_FS	P12sm_TT_Sk_MI_cSSF
P12s_CI_MFS	P12sm_TT_Sk_MI_cDEG
P12s_CI_SSF	P12sm_TT_Sk_MI_cRDI
P12s_CI_MFP	P12sm_TT_Sk_MI_RNCI
P12sm_TT_Sk_MI_TPmode	P12sm_TT_Sk_MI_MFP
P12sm_TT_Sk_MI_SSF_Reported	P12sm_TT_Sk_MI_pN_EBC
P12sm_TT_Sk_MI_RDI_Reported	P12sm_TT_Sk_MI_pN_DS
P12sm_TT_Sk_MI_DEGM	P12sm_TT_Sk_MI_pF_EBC
P12sm_TT_Sk_MI_DEGTHR	P12sm_TT_Sk_MI_pF_DS
P12sm_TT_Sk_MI_1second	
P12sm_TT_Sk_MI_CRC4mode	

Procesos

Esta función supervisa una P12s en búsqueda de errores, y recupera el estado de terminación de trayecto. Extrae los bits de tara independientes de la cabida útil ($C_1C_2C_3C_4$, A, E), de la característica de la capa P12s.

FAS: Si CI_MFP es FALSO, los bits FAS de cada doble trama recibida se comparan con su valor esperado "0011011". Una diferencia se considera una prueba de que se han producido uno o más errores (nN_B) en el bloque de cálculo.

C₁C₂C₃C₄: Si CI_MFP es VERDADERO, CRC-4 se calcula para cada bit de la submultitrama P12s precedente y se compara con los bits C₁C₂C₃C₄ recuperados de la submultitrama actual. Una diferencia entre los valores calculado y recuperado de C₁C₂C₃C₄ se considera una prueba de que se han producido uno o más errores (nN_B) en el bloque de cálculo.

A, E: La información transportada en los bits A, E (RDI, REI) se extrae para permitir el mantenimiento unilateral de un camino (trayecto) bilateral. La REI (nF_B) se utiliza para supervisar la característica de error en el sentido opuesto de transmisión, y la RDI proporciona información sobre el estado del receptor distante. Un "1" indica un estado indicación de defecto distante, y un "0" indica el estado normal de funcionamiento. El proceso de aplicación se describe en el apéndice II/G.806.

Defectos

La función detectará el defecto dRDI de acuerdo con lo especificado en 6.2.6.3/G.806.

La función detectará el defecto dDEG como se especifica en 6.2.3/G.806 para distribución de errores en ráfaga con las siguientes extensiones (véase la figura 12-9): el proceso de violación del código de detección de errores (EDCV) supondrá que existen "cero" EDCV en la señal entrante si CI_MFP es FALSO, y dDEG se eliminará cuando CI_MFP es FALSO.

NOTA 1 – La forma precisa en que se efectúa la cuenta de N_EBC durante el segundo de la transición en la que el valor de MFP cambia, no está definido en esta Recomendación.

La función detectará un status de generador/detector de multitrama (MI_RNCI) si (pF_EBC > 990 y pF_DS = falso) durante cinco segundos consecutivos. El status de MI_RNCI se eliminará si (pF_EBC < 990 o pF_DS = verdadero) durante cinco segundos consecutivos.

NOTA 2 – Este defecto sólo está definido cuando el proceso de alineación de trama en la función <server>/P12s_A_Sk asociada funciona en el modo de interfuncionamiento CRC-4 automático (CRC4mode es AUTO).

NOTA 3 – La señal P12sm_TT_Sk_MI_CRC4mode debe ser la misma utilizada en la función sumidero de adaptación asociada (<server>/P12s_A_Sk).

Acciones consiguientes

aTSF ← CI_SSF

aTSD ← dDEG

MI_MFP ← CI_MFP

Correlaciones de defectos

cDEG ← dDEG y MON

cRDI ← dRDI y MON y RDI_Reported

cSSF ← CI_SSF y MON y SSF_Reported

Supervisión de la calidad de funcionamiento

El proceso de supervisión de la calidad de funcionamiento se efectuará como se especifica en 6.5/G.806.

NOTA 4 – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada en el elemento de red se determina por la presencia de funciones de supervisión de la calidad de gestión de elementos.

La función soportará la supervisión de la calidad de funcionamiento sobre violaciones CRC-4 (CRC4V) y sobre errores de la señal de alineación de trama (FASE). Esto se controlará mediante la señal CI_MFP. Si CI_MFP es VERDADERO, se aplicará CRC4V. En todos los demás casos (CI_MFP es FALSO) se aplicará FASE (figura 12-9).

pN_DS ← aTSF o dEQ

pF_DS ← dRDI

pN_EBC ← ΣnN_B

pF_EBC ← ΣnF_B

13 Funciones de capa de trayecto P4a

Quedan en estudio.

14 Funciones de capa de trayecto P32e

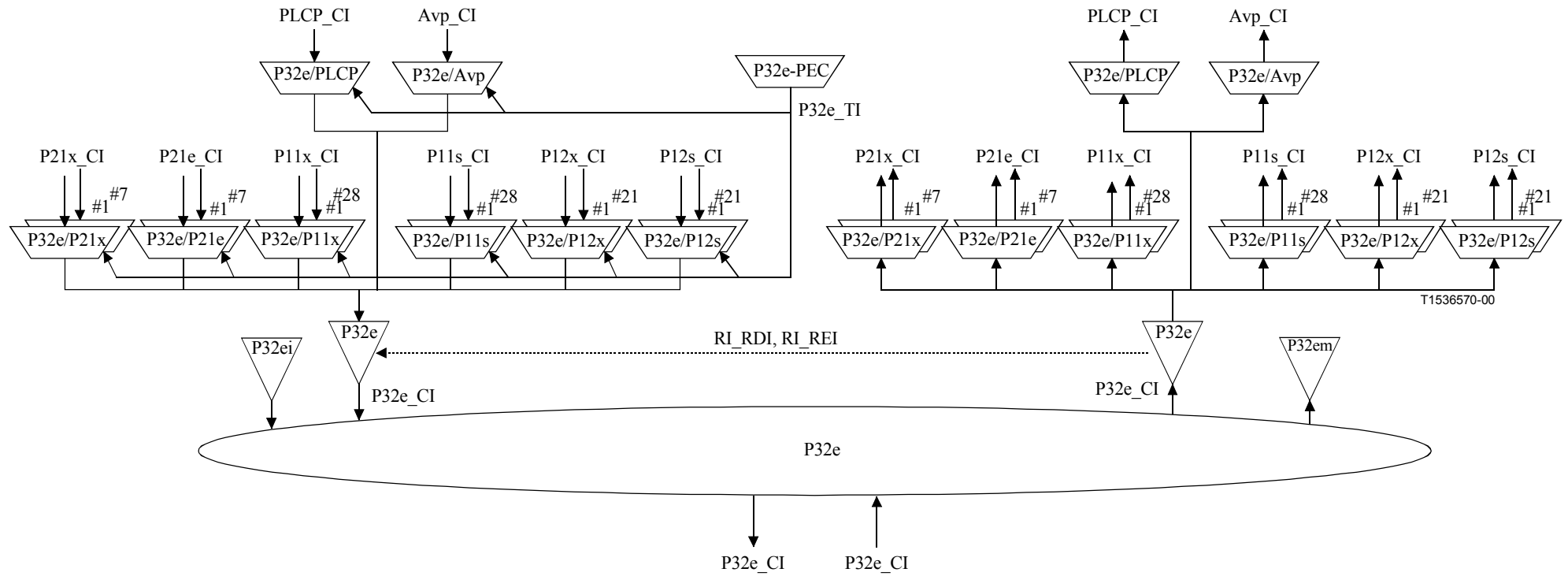


Figura 14-1/G.705 – Funciones atómicas de capa de trayecto P32e

CP de capa P32e

La CI en este punto es una señal estructurada en bits a 44 736 kbit/s como se especifica en UIT-T G.704 [3] o UIT-T G.752 [6] con temporización de bit codireccional y la información de comienzo de trama FS. La CI está estructura en forma de una multitrama con una longitud de 4760 bits. Las multitramas se dividen en 7 subtramas M de 680 bits cada una; cada subtrama M se subdivide en 8 bloques de 85 bits: 1 bit para tara y 84 bits para cabida útil. Por tanto, en cada multitrama hay 56 bits de tara. La tara contiene una señal de alineación de multitrama (bits M), una señal de alineación de subtrama M (bits F), paridad (bits P), RDI (bits X), y bits C utilizados como se define para la aplicación de paridad de bits C especificada en UIT-T G.704 o utilizados para justificación como se especifica en UIT-T G.752. Como una alternativa, puede ser una señal de estado de reposo como se especifica en 2.5.3.6.2/G.704.

NOTA 1 – La señal especificada en UIT-T G.752 se incluye para tener en cuenta el interfuncionamiento con antiguos equipos G.752. Sólo debe estar soportada en caso de interfuncionamiento con antiguos equipos G.752, pues no soporta mantenimiento de extremo distante.

AP de capa P32e

La señal transportada por una P32e será determinada por la aplicación de la capa de cliente. Son aplicaciones típicas:

- una señal multiplexada que contiene 28 señales afluentes a 1544 kbit/s (P11x_CI) sin que presuponga una determinada estructura. Los bits C de tara se utilizan como se especifica en UIT-T G.704;
- una señal multiplexada que contiene 28 señales afluentes a 1544 kbit/s (P11s_CI) con una estructura de trama como la especificada en la UIT-T G.704. Los bits C de tara se utilizan como se especifica en UIT-T G.704;
- una señal multiplexada que contiene 21 señales afluentes a 2048 kbit/s (P12x_CI) sin que presuponga una determinada estructura. Los bits C de tara se utilizan como se especifica en UIT-T G.704;
- una señal multiplexada que contiene 21 señales afluentes a 2048 kbit/s (P12s_CI) con una estructura de trama como la especificada en UIT-T G.704. Los bits C de tara se utilizan como se especifica en UIT-T G.704;
- una correspondencia, basada en un protocolo de convergencia de capa física (PLCP_CI, *physical layer convergence protocol*) (PLCP_CI), de células ATM (PLCP_CI) como se define en UIT-T G.804;
- una correspondencia, basada en control de error de encabezamiento (HEC, *header error control*), de células ATM (Avp_CI) como se define en UIT-T G.804.
- una señal multiplexada que contiene 7 señales afluentes a 6 312 kbit/s (P21x_CI) sin que presuponga una determinada estructura. Los bits C de tara se utilizan para justificación como se especifica en UIT-T G.752 [6];
- una señal multiplexada que contiene 7 señales afluentes a 6 312 kbit/s (P21e_CI) con una estructura de trama como la especificada en UIT-T G.743 [5] o una estructura de trama como la especificada en UIT-T G.747. Los bits C de tara se utilizan para justificación como se especifica en UIT-T G.752.

NOTA 2 – Otros tipos de cabida útil han sido reconocidos y quedan en estudio.

NOTA 3 – La señal especificada en UIT-T G.752 se incluye para tener en cuenta el interfuncionamiento con antiguos equipos G.752. Sólo debe estar soportada en caso de interfuncionamiento con antiguos equipos G.752, ya que no soporta mantenimiento de extremo distante.

CP de capa P32ei

La CI en este punto es una señal de estado de reposo estructurada en bits, a 44 736 kbit/s, como se especifica en 2.5.3.6.2/G.704. La tara contiene una señal de alineación de multitrama (bits M) y una señal de alineación de subtrama M (bits F). Los bits de información se fijan a una secuencia 1100... , que empieza por un uno binario (1) después de cada bit M, bit F, bit X y bit C. Los bits C se fijan a cero binario (C1=0, C2=0, C3=0), en la tercera subtrama M (C31, C32, C33); los bits C restantes (tres bits C en subtrama M 1, 2, 4, 5, 6 y 7) pueden ser fijados individualmente a uno o cero, y su valor puede variar en el tiempo. Los bits X se fijan a uno binario (X1=1, X2=1).

La figura 14-1 muestra que más de una función de adaptación existentes en esta capa P32e pueden conectarse a un punto de acceso P32e. En el caso de las funciones fuente de adaptación, sólo se permite activar una de ellas. Para esta fuente activada, el acceso al punto de acceso por otras funciones fuente de adaptación debe ser denegado. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden activarse conjuntamente. Esto puede provocar que se detecten e informen averías (por ejemplo, cLOF). Para evitar esto, puede desactivarse una función sumidero de adaptación.

NOTA 4 – Si una sola función de adaptación está conectada al AP, será desactivada. Si una o más funciones de otro tipo están conectadas al mismo AP, una de las funciones de este conjunto estará activa.

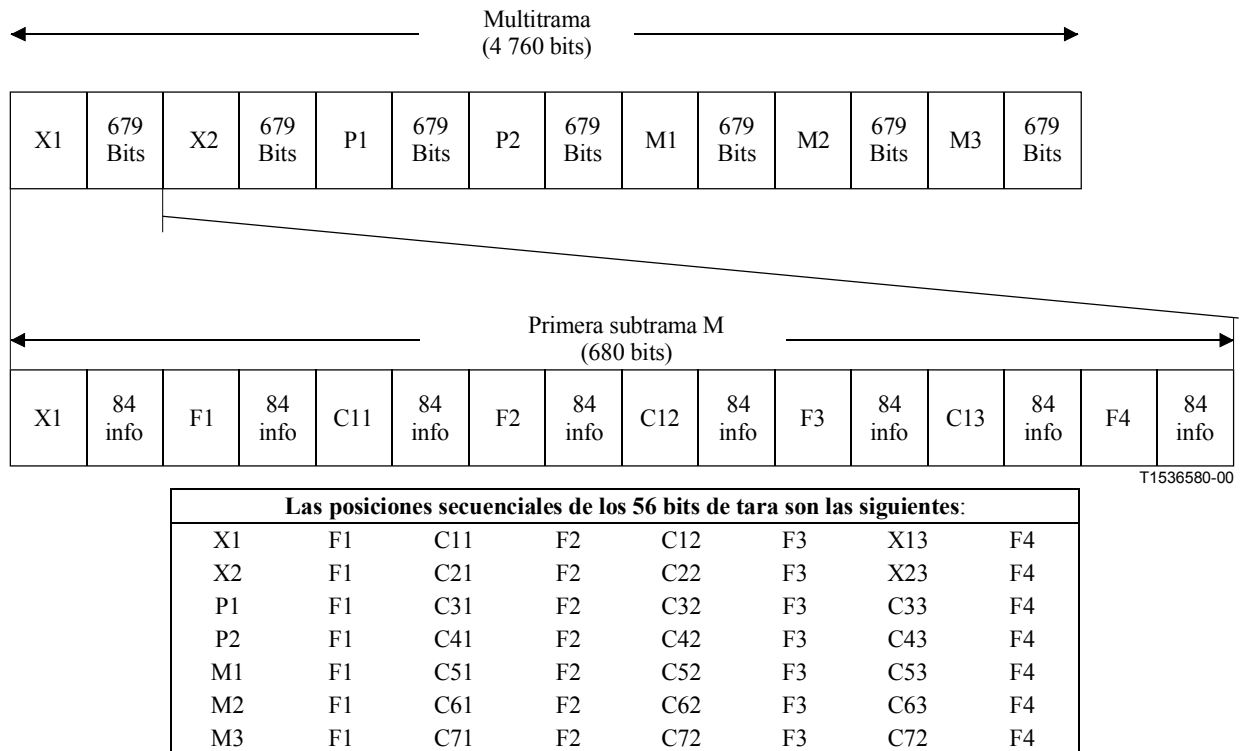


Figura 14-2/G.705 – Señal P32e_CI_D

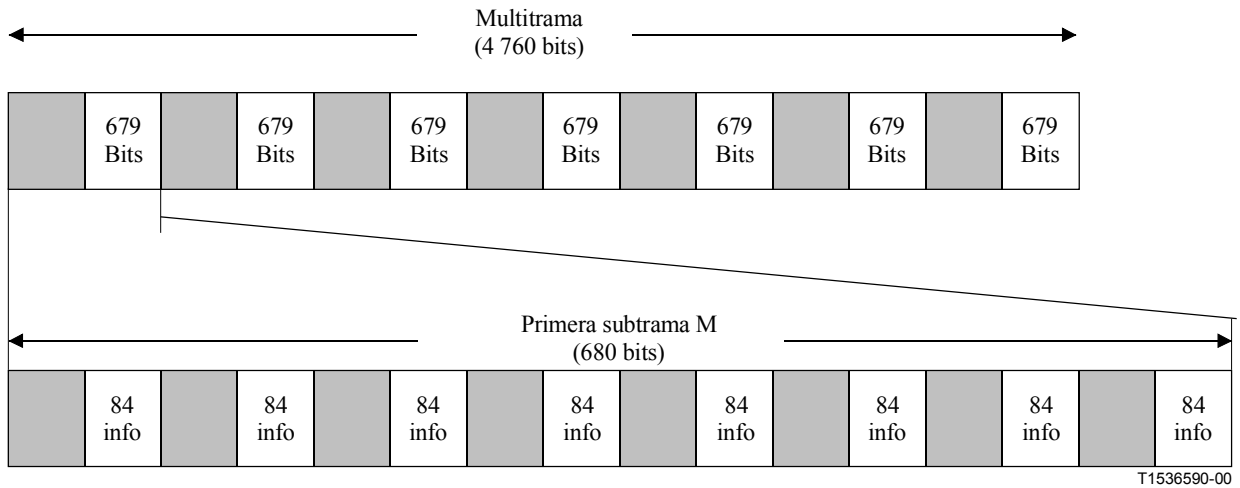


Figura 14-3/G.705 – Señal P32e_CI_AI_D

14.1 Función de conexión de capa de trayecto P32e (P32e_C)

P32e_C es la función que asigna señales P32e en sus puertos de entrada a la señal P32e en su puerto de salida. El proceso de conexión P32e_C es una función unidireccional como se muestra en la figura 14-1.

Se aplicará una señal de reposo (P32ei) en la P32 saliente si ésta no se conecta a una P32 entrante.

Procesos

La figura 14-1 presenta un conjunto de funciones atómicas que pueden conectarse a esta función P32e_C: funciones de terminación de camino P32e o función sumidero de terminación de camino de monitor no intrusivo P32e.

Generación de señal de reposo

La función generará una señal de reposo (P32ei), como se especifica en 2.5.3.6.2/G.704.

14.2 Funciones de terminación de camino P32e P32e_TT y P32em_TT

14.2.1 Fuente de terminación de camino P32e P32e_TT_So

Diagrama

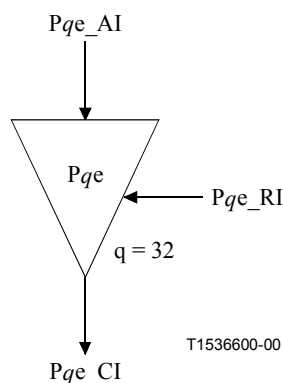


Figura 14-4/G.705 – Diagrama de Pqe_TT_So

Interfaces

Cuadro 14-1/G.705 – Señales de entrada y de salida Pqe_TT_So

Entrada(s)	Salida(s)
Pqe_AI_D Pqe_AI_CK Pqe_AI_FS Pqe_RI_RDI Pqe_RI_REI	Pqe_CI_D Pqe_CI_CK Pqe_CI_FS

Procesos

Esta función inserta los bits de información X1, X2, P y C (para una señal como se especifica en UIT-T G.704) (figura 14-3) y la señal de alineación de trama (bits F y M) en la tara de trama. La tara de trama se especifica en UIT-T G.704 y G.752.

Señal de alineación de trama (FAS): La función insertará la señal de alineación de trama a 44 736 kbit/s, especificada en UIT-T G.704 o G.752, en la tara de trama.

NOTA – La señal especificada en UIT-T G.752 se incluye para tener en cuenta el interfuncionamiento con antiguos equipos G.752. Sólo debe estar soportada en caso de interfuncionamiento con antiguos equipos G.752, pues no soporta mantenimiento de extremo distante.

RDI (X1 y X2): Estos bits representan el estado de defecto de la Pqe_TT_Sk asociada. X1 y X2 puestos "0" indican un estado SEF/AIS de extremo distante, y puestos a "1" indican el estado de funcionamiento normal.

Bits P: La paridad se calcula sobre los 4704 bits de información que siguen al primer bit X (X1) en una trama M. Si la suma digital de todos los bits de información es uno (1), P1=P2=1. Si la suma digital de todos los bits de información es cero (0), P1=P2=0.

Canal de alarma de extremo distante: El tercer bit C de la subtrama M 1 proporciona una señal de alarma y control de extremo distante (FEAC, *far-end alarm and control channel*) como se especifica en UIT-T G.704. El canal de alarma de extremo distante representa el estado de fallo de la Pqe_TT_Sk asociada. Deberán estar soportadas palabras de código específicas para mensajes de alarma y control como se especifica en 2.5.3.5.1/G.704. Deberán estar soportados los siguientes informes de alarma: fallo de equipo (que afectan al servicio DS3), fallo LOS, fallo LOF, AIS recibida. Cuando no se envían palabras de código se deben poner a "1" los bits FEAC.

Identificación de aplicación de paridad de bit C: El primer bit C de la subtrama M 1 se debe poner a "1" para identificar el formato como de paridad de bit C.

Bits de paridad de bit C: Los tres bits C de la subtrama M 3 (bits CP) se fijarán al mismo valor que los dos bits P.

REI: Los tres bits C de la subtrama M 4 se fijarán a cualquier combinación de unos y ceros excepto "111" para indicar la aparición de un error de entramado o un error de paridad de bit CP. Los tres bits se fijan a "111" para indicar que no se ha producido ningún error de paridad de bit M, ni de bit F, ni de bit CP.

Defectos: Ninguno.

Acciones consiguientes: Ninguna.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

14.2.2 Función sumidero de terminación de camino P32e P32e_TT_Sk

Diagrama

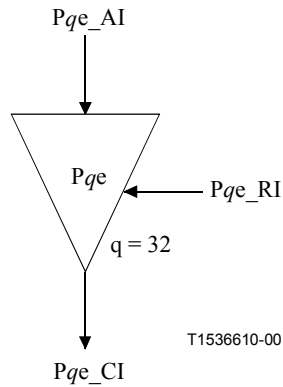


Figura 14-5/G.705 – Diagrama de Pqe_TT_Sk

Interfaces

Cuadro 14-2/G.705 – Señales de entrada y de salida Pqe_TT_Sk

Entrada(s)	Salida(s)
Pqe_CI_D	Pqe_AI_D
Pqe_CI_CK	Pqe_AI_CK
Pqe_CI_FS	Pqe_AI_FS
Pqe_CI_SSF	Pqe_AI_TSF
Pqe_TT_Sk_MI_TPmode	Pqe_RI_RDI
Pqe_TT_Sk_MI_SSF_Reported	Pqe_TT_Sk_MI_cRDI
Pqe_TT_Sk_MI_RDI_Reported	Pqe_TT_Sk_MI_cSSF
Pqe_TT_Sk_MI_1second	Pqe_TT_Sk_MI_pN_DS
	Pqe_TT_Sk_MI_pP-P_N_EBC
	Pqe_TT_Sk_MI_pCP-P_N_EBC
	Pqe_TT_Sk_MI_pF_EBC
	Pqe_TT_Sk_MI_pF_DS
	Pqe_TT_Sk_MI_AIC
	Pqe_TT_Sk_MI_Idle
	Pqe_TT_Sk_MI_fRAI

Procesos

Esta función recupera los bits de paridad P (P-P), los bits de paridad de bit C (CP-P), bits RDI (X1 y X2), bits REI (tres bits C en la subtrama M 4), el canal de identificación de aplicación (AIC, *application identification channel*) de paridad de bit C, y el canal de alarma y control de extremo distante (FEAC, *far-end alarm and control channel*) como se especifica en 2.5.3.1/G.704 y se muestra en la figura 14-2.

Bits P: Los bits P de cada trama recibida se comparan con su respectivo valor esperado, es decir, el valor calculado de la trama precedente recibida. Una diferencia se considera prueba de que se han producido uno o más errores (P-P_nN_B) en el bloque. Los bits P son aplicables a la señal de paridad de bit C o a la señal G.752.

NOTA 1 – Los bits P no proporcionan necesariamente información de calidad de funcionamiento de extremo a extremo si se utiliza transporte PDH, ya que algunos equipos de dispositivos PDH nacionales pueden cambiar el valor de los bits P en cualquier sección del dispositivo.

Bit CP: Si un voto mayoritario de los bits CP contenidos en la siguiente trama M no concuerda con la paridad calculada de la actual trama M, se declara un error de bloque (CP-P_nN_B). Los bits CP sólo pueden utilizarse para la aplicación paridad de bit C.

RDI: La información transportada en los bits RDI (X1, X2) se extraerá para permitir el mantenimiento unilateral de un camino (trayecto) bidireccional. La RDI proporciona información sobre el estado del receptor distante. X1, X2 puestos a "0" indican un estado RDI, y puestos a "1" indican el estado de funcionamiento normal.

REI: La información transportada en los bits REI se extraerá para permitir la supervisión de la calidad de funcionamiento de un camino (trayecto) bidireccional. La REI proporciona información sobre el estado del receptor distante. Los bits REI sólo pueden utilizarse para la aplicación paridad de bit C. Si aparece un esquema "no todos 1" en los tres bits REI, se declara un error de extremo distante (CP-P_F_B).

AIC: El canal de identificación de aplicación (AIC) especificado en 2.5.3.5.1/G.704 proporciona una indicación de la aplicación (paridad de bit C o G.752). Un elemento de red deberá identificar la aplicación; la duración del proceso no deberá exceder los 10 segundos. Si la identificación de aplicación se implementa, deberá poder extraerse (P32_TT_Sk_MI_AIC).

Reposo: La señal de reposo se especifica en 2.5.3.6.2/G.704. Un elemento de red deberá poder identificar la condición de señal de reposo, y el procesamiento no deberá exceder los 10 segundos. Si la señal de reposo se implementa, deberá poder extraerse (P32_TT_Sk_MI_Idle).

Canal de alarma de extremo distante: Para la aplicación paridad de bit C, deberán detectarse las siguientes palabras de código especificadas en 2.5.3.5.1/ G.704: fallo de equipo (que afecta al servicio DS3), fallo LOS, fallo LOF, fallo AIS. Deberá declararse un fallo de indicación de alarma distante (RAI, *remote alarm indication*) tan pronto como se detecte la presencia de cualquier fallo. Un fallo RAI será eliminado tan pronto se detecte la ausencia de todos los fallos.

Defectos

La función detectará un defecto RDI (dRDI, *RDI defect*) de acuerdo con la especificación en UIT-T G.775.

Fallo de extremo distante

La función detectará un fallo RAI (fRAI, *RAI failure*).

Acciones consiguientes

aTSF ← CI_SSF

aRDI ← CI_SSF

Correlación de defectos

cRDI ← dRDI y MON y RDI_Reported

cSSF ← CI_SSF y MON y SSF_Reported

Supervisión de la calidad de funcionamiento

La Supervisión de la calidad de funcionamiento se efectuará de acuerdo con 6.5/G.806.

NOTA 2 – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada por elemento de red se determina por la presencia de funciones de supervisión de la calidad de gestión de elementos.

pP-P_N_EBC ← Σ P-P_nN_B

$p_{CP-P_N_EBC} \leftarrow \Sigma CP-P_nN_B$
 $p_{N_DS} \leftarrow a_{TSF} \text{ o } d_{EQ}$
 $p_{F_EB} \leftarrow \Sigma n_{F_B}$
 $p_{F_DS} \leftarrow d_{RDI}$

14.2.3 Función de supervisión no intrusiva de camino P32e P32em_TT_Sk

Diagrama

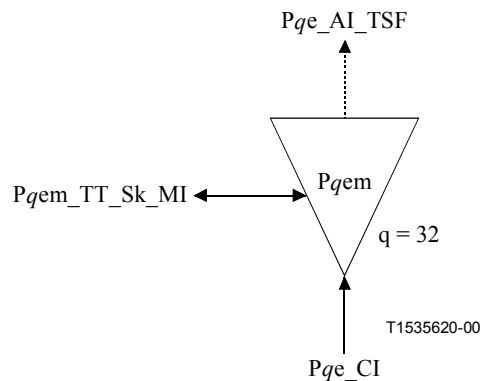


Figura 14-6/G.705 – Diagrama de Pqem_TT_Sk

Interfaces

Cuadro 14-3/G.705 – Señales de entrada y de salida Pqem_TT_Sk

Entrada(s)	Salida(s)
Pqe_CI_D	Pqe_AI_TSF
Pqe_CI_CK	Pqem_TT_Sk_MI_cRDI
Pqe_CI_FS	Pqem_TT_Sk_MI_cSSF
Pqe_CI_SSF	Pqem_TT_Sk_MI_pN_DS
Pqem_TT_Sk_MI_TPmode	Pqem_TT_Sk_MI_pP-P_N_EBC
Pqem_TT_Sk_MI_SSF_Reported	Pqem_TT_Sk_MI_CP-P_N_EBC
Pqem_TT_Sk_MI_RDI_Reported	Pqem_TT_Sk_MI_pF_EBC
Pqem_TT_Sk_MI_1second	Pqem_TT_Sk_MI_pF_DS
	Pqe_TT_Sk_MI_AIC
	Pqe_TT_Sk_MI_Idle
	Pqe_TT_Sk_MI_fRAI

Procesos

Esta función recupera los bits de paridad P (P-P), los bits de paridad de bit C (CP-P), bits RDI (X1 y X2), bits REI (tres bits C en la subtrama M 4), el canal de identificación de aplicación (AIC) de paridad de bit C, y el canal de alarma y control de extremo distante (FEAC) como se especifica en 2.5.3.1/G.704 y se muestra en la figura 14-2.

Bits P: Los bits P de cada trama recibida se comparan con su respectivo valor esperado, es decir, el valor calculado de la trama precedente recibida. Una diferencia se considera prueba de que se han producido uno o más errores (P-P_nN_B) en el bloque. Los bits P son aplicables a la señal de paridad de bit C o a la señal G.752.

NOTA 1 – Los bits P no proporcionan necesariamente información de calidad de funcionamiento de extremo a extremo si se utiliza transporte PDH, ya que algunos equipos de dispositivos PDH nacionales pueden cambiar el valor de los bits P en cualquier sección del dispositivo.

Bit CP: Si un voto mayoritario de los bits CP contenidos en la siguiente trama M no concuerda con la paridad calculada de la actual trama M, se declara un error de bloque (CP-P_nN_B). Los bits CP sólo pueden utilizarse para la aplicación paridad de bit C.

RDI: La información transportada en los bits RDI (X1, X2) se extraerá para permitir el mantenimiento unilateral de un camino (trayecto) bidireccional. La RDI proporciona información sobre el estado del receptor distante. X1, X2 puestos a "0" indican un estado RDI, y puestos a "1" indican el estado de funcionamiento normal.

REI: La información transportada en los bits REI se extraerá para permitir la supervisión de la calidad de funcionamiento de un camino (trayecto) bidireccional. La REI proporciona información sobre el estado del receptor distante. Los bits REI sólo pueden utilizarse para la aplicación paridad de bit C. Si aparece un esquema "no todos 1" en los tres bits REI, se declara un error de extremo distante (CP-P_F_B).

AIC: El canal de identificación de aplicación (AIC) especificado en 2.5.3.5.1/G.704 proporciona una indicación de la aplicación (paridad de bit C o G.752). Un elemento de red deberá identificar la aplicación; la duración del proceso no deberá exceder los 10 segundos. Si la identificación de aplicación se implementa, deberá poder extraerse (P32_TT_Sk_MI_AIC).

Reposo: La señal de reposo se especifica en 2.5.3.6.2/G.704. Un elemento de red deberá poder identificar la condición de señal de reposo, y el procesamiento no deberá exceder los 10 segundos. Si la señal de reposo se implementa, deberá poder extraerse (P32_TT_Sk_MI_Idle).

Canal de alarma de extremo distante: Para la aplicación paridad de bit C, deberán detectarse las siguientes palabras de código especificadas en 2.5.3.5.1/G.704: fallo de equipo (que afecta al servicio DS3), fallo LOS, fallo LOF, fallo AIS. Deberá declararse un fallo de indicación de alarma distante (RAI) tan pronto como se detecte la presencia de cualquier fallo. Un fallo RAI será eliminado tan pronto se detecte la ausencia de todos los fallos.

Defectos

La función detectará un defecto RDI (dRDI) de acuerdo con la especificación en UIT-T G.775.

Fallo de extremo distante

La función detectará un fallo RAI (fRAI).

Acciones consiguientes

aTSF ← CI_SSF

aRDI ← CI_SSF

Correlación de defectos

cRDI ← dRDI y MON y RDI_Reported

cSSF ← CI_SSF y MON y SSF_Reported

Supervisión de la calidad de funcionamiento

La supervisión de la calidad de funcionamiento se efectuará de acuerdo con 6.5/G.806.

NOTA 2 – El hecho de que la supervisión de la calidad de funcionamiento esté o no efectivamente soportada por elemento de red se determina por la presencia de funciones de supervisión de la calidad de gestión de elementos.

pP-P_N_EBC ← Σ P-P_nN_B

pCP-P_N_EBC ← Σ CP-P_nN_B

$pN_DS \leftarrow aTSF \text{ o } dEQ$
 $pF_EBC \leftarrow \Sigma nF_B$
 $pF_DS \leftarrow dRDI$

14.2.4 Funciones de adaptación de capa de trayecto P32e

Quedan en estudio.

15 Funciones de capa de trayecto P21e

Quedan en estudio.

16 Funciones de capa de trayecto P11s

Quedan en estudio.

17 Funciones de capa de trayecto P0

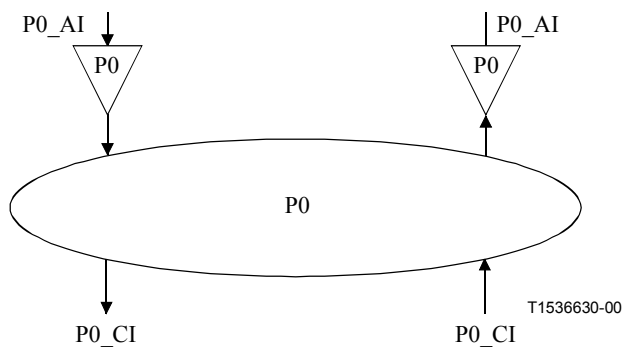


Figura 17-1/G.705 – Funciones atómicas P0

CP de capa P0

La CI en este punto es una señal síncrona a 64 kbit/s estructurada en octetos con temporización de bit codireccional y la información de comienzo de trama FS. La CI está estructurada en ocho bits numerados de 1 a 8. La figura 17-2 más adelante representa la estructura.

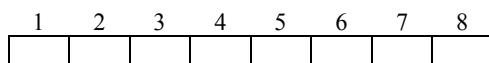


Figura 17-2/G.705 – Estructura de la señal P0_CI_D

AP de capa P0

La señal transportada por una P0 será determinada por la aplicación de la capa de cliente. Son aplicaciones típicas:

- habla codificada según la ley A de UIT-T G.711;
- habla codificada según la ley μ de UIT-T G.711;
- un canal de datos a 64 kbit/s;
- un canal de datos a 56 kbit/s.

NOTA 1 – Existen muchas más composiciones que no se tratan en la presente versión de esta Recomendación.

La figura 17-3 muestra que más de una función de adaptación existentes en esta capa P0 pueden conectarse a un punto de acceso P0. En el caso de funciones fuente de adaptación, sólo se permite activar una de ellas. Para esta fuente activada, el acceso al punto de acceso por otras funciones fuente de adaptación debe ser denegado. A diferencia de lo referente al sentido de transmisión hacia la fuente, las funciones sumidero de adaptación pueden ser activadas conjuntamente. Esto puede provocar que se detecten e informen averías. Para evitar esto, se puede desactivar una función sumidero de adaptación.

NOTA 2 – Si una sola función de adaptación está conectada al AP, estará activada. Si una o más funciones de otro tipo están conectadas al mismo AP, una función del conjunto de funciones estará activa.

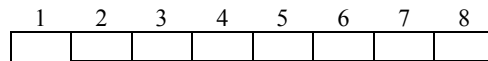


Figura 17-3/G.705 – Estructura de la señal P0_AI_D

17.1 Funciones de conexión P0

17.1.1 Función de conexión de camino P0 (P0_C)

P0_C es la función que asigna P0 en sus puertos de entrada P0 en sus puertos de salida.

El proceso de conexión P0_C es una función unidireccional como se muestra en la figura 17-4. Los formatos de señal en los puertos de entrada y en los puertos de salida de la función son similares, y sólo se diferencian en la codificación de P0. Como el proceso no influye en la naturaleza de la información característica de la señal, el punto de referencia a cada lado de la función P0_C es el mismo, como se muestra en la figura 17-4. La función P0_C no es transparente a la temporización.

Las P0 entrantes en la P0_CP se asignan a capacidades P0 salientes disponibles en la P0_CP.

A todo P0 saliente que esté conectado a una P0_CP entrante se aplicará una señal de reposo codificada según la ley A o la ley μ .

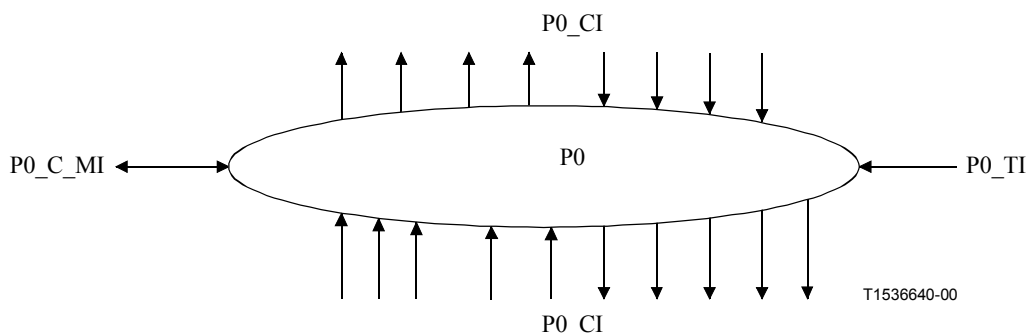


Figura 17-4/G.705 – Diagrama de P0_C

Interfaces

Cuadro 17-1/G.705 – Señales de entrada y de salida P0_C

Entrada(s)	Salida(s)
Por P0_CP, $n \times$ para la función: P0_CI_Data P0_CI_Clock P0_CI_FrameStart P0_CI_SSF 1 x por función: T0_TI_Clock T0_TI_FrameStart Por punto de conexión de entrada y de salida: P0_C_MI_ConnectionPortIds Por conexión matricial: P0_C_MI_ConnectionType P0_C_MI_Directionality	Por P0_CP, $m \times$ por función: P0_CI_Data P0_CI_Clock P0_CI_FrameStart P0_CI_SSF

Procesos

En la función P0_C, la información característica de capa P0 se encamina entre puntos de conexión (de terminación) de entrada [(T)CPs] y (T)CPs de salida por medio de conexiones matriciales. Se puede atribuir (T)CPs dentro de un grupo de protección.

NOTA 1 – En la presente Recomendación no se especifica ni el número señales de entrada/salida relativas a la función de conexión, ni la conectividad. Estos son aspectos propios de los distintos elementos de red.

La figura 17-1 presenta un subconjunto de las funciones atómicas que pueden conectarse a esta función de conexión P0: funciones de terminación de camino P0 y funciones de adaptación. Además, funciones de adaptación en las capas de servidor P0 (por ejemplo, P12s o P11s) se conectarán a esta función de conexión P0.

Encaminamiento: La función deberá poder conectar una determinada entrada con una determinada salida mediante el establecimiento de una conexión matricial entre dicha entrada y salida. La función podrá suprimir la conexión matricial establecida.

Cada conexión (matricial) en la función P0_C se caracterizará por:

El sentido del tráfico	unidireccional, bidireccional
Los puntos de conexión de entrada y de salida	conjunto de identificadores de punto de conexión

NOTA 2 – Las conexiones en difusión se tratan como conexiones distintas con el mismo CP de entrada.

Será posible incorporar conexiones individuales en una conexión en difusión y suprimir conexiones individuales de una conexión en difusión sin afectar a la CI que pasa la conexión:

Generación de señal de reposo: La función generará una señal P0 de reposo, codificada según la ley A o a ley μ , como se especifica en 2.12/Q.522.

Defectos: Ninguno.

Acciones consiguientes

Si una salida de esta función no está conectada a una de sus entradas, la función conectará , la P0 de reposo (con señal de comienzo de trama (FS, *frame start signal*) válido y SSF = falso) a la salida.

Correlación de defectos: Ninguna.

Supervisión de la calidad de funcionamiento: Ninguna.

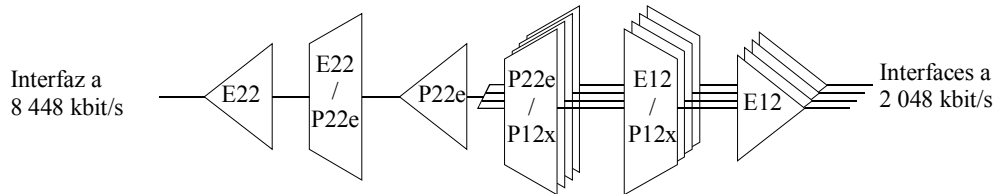
17.2 Funciones de terminación de camino P0

Quedan en estudio.

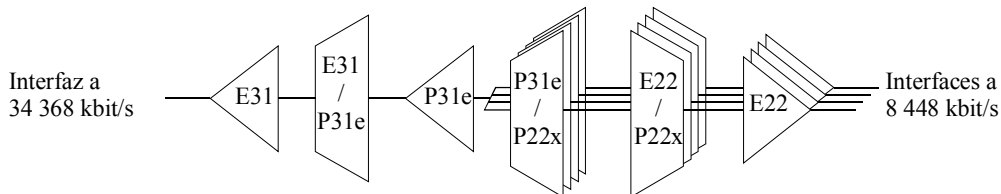
APÉNDICE I

Ejemplo de representaciones de equipos PDH

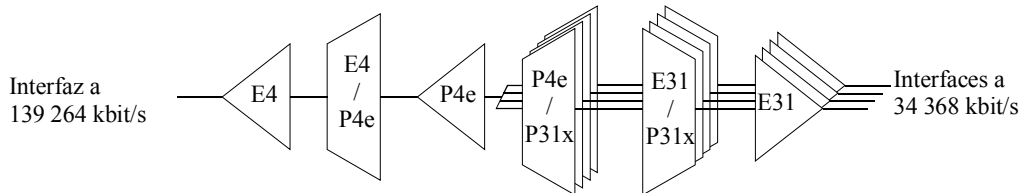
En este apéndice se proporcionan, a título informativo, las representaciones equivalentes de equipos multiplexores PDH definido en UIT-T G.742 [18] y G.751 [19], con funciones atómicas descritas en la presente Recomendación (véase la figura I.1).



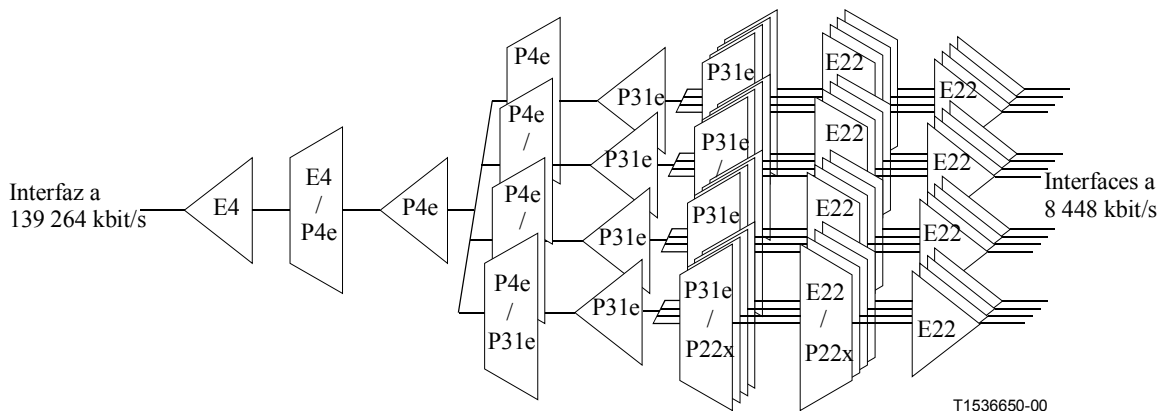
a) Equipo multiplexor que funciona a la velocidad binaria de segundo orden (multiplexación de señales de $4 \times 2\,048$ kbit/s en una señal de 8 448 kbit/s)



b) Equipo multiplexor que funciona a la velocidad binaria de tercer orden (multiplexación de señales de $4 \times 8\,448$ kbit/s en una señal a 34 368 kbit/s)



c) Equipo multiplexor que funciona a la velocidad binaria de cuarto orden (método 1: multiplexación de señales de $4 \times 34\,368$ kbit/s en una señal a 139 264 kbit/s)



T1536650-00

d) Equipo multiplexor que funciona a la velocidad binaria de cuarto orden (método 2: multiplexación de señales de $16 \times 8\,448$ kbit/s en una señal a 139 264 kbit/s)

Figura I.1/G.705 – Representaciones de equipos multiplexores PDH G.742 y G.751 con funciones atómicas

Una comparación de esta descripción con la que figura en UIT-T G.742 y G.751 permite observar las diferencias que se reseñan a continuación:

- Requisitos definidos en UIT-T G.742/G.751 y no incluidos en UIT-T G.705:
 - Pérdida de la alimentación en energía y las acciones consiguientes.
 - Señal de temporización: la siguiente nota adicional está presente en UIT-T G.742/G.751: "si fuera factible desde el punto de vista económico, sería conveniente poder derivar la señal de temporización de multiplexor de una fuente externa y de una fuente interna".
 - Bits para uso nacional: se ponen a 1 en un trayecto digital que atraviesa la frontera (véase el bit 12 de la trama a 8 Mbit/s en la cláusula 9/G.742, el bit 12 de la trama a 34 Mbit/s en la cláusula 9/G.751, los bits 14 a 16 de la trama a 140 Mbit/s en 1.5.5/G.751).
 - Pérdida de afluente (entrada de multiplexor): la siguiente nota adicional está presente en UIT-T G.742/G.751: "cuando se utilizan circuitos distintos para la señal digital y la señal de temporización, la pérdida de cualquiera de las dos señales, o de ambas, es una pérdida de la señal entrante".
- Requisitos definidos en UIT-T G.705 y no incluidos en UIT-T G.742/G.751:
 - Soporte de MI_PortMode/MI_TPMMode por funciones sumidero de terminación de camino.
 - Criterios de detección de defectos: ni en UIT-T G.742 ni en G.751 se definen criterios relativos a la detección y eliminación de defectos dAIS, dLOS y dRDI. Estos criterios fueron definidos ulteriormente en UIT-T G.775. UIT-T G.705 hace referencia a UIT-T G.775 para estos criterios de detección de defectos.
 - Soporte de MI_AIS_Reported por funciones Eq/Pqe_A_Sk y Pqe/Pye_A_Sk.
 - Soporte de MI_RDI_Reported por funciones Pqe_TT_Sk.
 - Soporte de funciones MI_Active por funciones de adaptación.
 - Informe de cSSF por Pqe_TT_Sk a la función de gestión.
 - Soporte de MI_SSF_Reported por funciones Pqe_TT_Sk.
 - Informe de los parámetros de calidad de funcionamiento pN_DS, pN_EBC y MI_pF_DS por Pqe_TT_Sk (la supervisión de la calidad de funcionamiento se describe en UIT-T M.2100).
 - Proceso de correlación de defectos.
- Diferencias entre los requisitos de UIT-T G.705 y los requisitos de UIT-T G.742/G.751:
 - Requisitos de tiempo: véase el cuadro I.1.
 - Detección de LOS a la entrada del demultiplexor: La siguiente nota adicional está presente en UIT-T G.742/G.751: "la detección de esta condición de avería sólo se requiere cuando no entraña una indicación de pérdida de alineación de trama". En UIT-T G.705, el proceso de correlación de defectos es diferente: si se detecta LOS, no se informa LOF a la función de gestión (véanse las funciones Eq/Pqe_A_Sk).

Cuadro I.1/G.705 – Requisitos de tiempo para acciones consiguientes

Tipo de multiplexor (véase figura I.1)	Acciones consiguientes	G.742/G.751 (véanse notas 1 y 2)	G.705 (véanse notas 2 y 3)
Multiplexor a (4 × 2M->8M)	Inserción de AIS en caso de fallo de la fuente de alimentación	1 ms	No se trata
	Inserción de AIS en LOS de señal de 2 Mbit/s	1 ms	250 μs (E12/P12x_A_Sk)
	Inserción de AIS en LOS de señal de 8 Mbit/s	1 ms	600 μs (E22/P22e_A_Sk)
	Inserción de AIS en LOF de señal de 8 Mbit/s	1 ms	600 μs (E22/P22e_A_Sk)
	Inserción de RDI en LOS de señal de 8 Mbit/s	1 ms	Ningún valor (P22e_TT_Sk)
	Inserción de RDI en LOF de señal de 8 Mbit/s	1 ms	Ningún valor (P22e_TT_Sk)
Multiplexor b (4 × 8M->34M)	Inserción de AIS en caso de fallo de la fuente de alimentación	1 ms	No se trata
	Inserción de AIS en LOS de señal de 8 Mbit/s	1 ms	250 μs (E22/P22x_A_Sk)
	Inserción de AIS en LOS de señal de 34 Mbit/s	1 ms	800 μs (E31/P31e_A_Sk)
	Inserción de AIS en LOF de señal de 34 Mbit/s	1 ms	800 μs (E31/P31e_A_Sk)
	Inserción de RDI en LOS de señal de 34 Mbit/s	1 ms	Ningún valor (P31e_TT_Sk)
	Inserción de RDI en LOF de señal de 34 Mbit/s	1 ms	Ningún valor (P31e_TT_Sk)
Multiplexor c (4 × 34M->140M)	Inserción de AIS en caso de fallo de la fuente de alimentación	1 ms	No se trata
	Inserción de AIS en LOS de señal de 34 Mbit/s	1 ms	250 μs (E31/P31x_A_Sk)
	Inserción de AIS en LOS de señal de 140 Mbit/s	1 ms	900 μs (E4/P4e_A_Sk)
	Inserción de AIS en LOF de señal de 140 Mbit/s	1 ms	900 μs (E4/P4e_A_Sk)
	Inserción de RDI en LOS de señal de 140 Mbit/s	1 ms	Ningún valor (P4e_TT_Sk)
	Inserción de RDI en LOF de señal de 140 Mbit/s	1 ms	Ningún valor (P4e_TT_Sk)

Cuadro I.1/G.705 – Requisitos de tiempo para acciones consiguientes

Tipo de multiplexor (véase figura I.1)	Acciones consiguientes	G.742/G.751 (véanse notas 1 y 2)	G.705 (véanse notas 2 y 3)
Multiplexor d (16 × 8M->140M)	Inserción de AIS en caso de fallo de la fuente de alimentación	1 ms	No se trata
	Inserción de AIS en LOS de señal de 8 Mbit/s	1 ms	250 μs (E22/P22x_A_Sk)
	Inserción de AIS en LOS de señal de 140 Mbit/s	1 ms	900 μs (E4/P4e_A_Sk)
	Inserción de AIS en LOF de señal de 140 Mbit/s	1 ms	900 μs (E4/P4e_A_Sk)
	Inserción de AIS en LOF de señal de 34 Mbit/s	1 ms	900 μs (P4e/P31e_A_sk)
	Inserción de RDI en LOS de señal de 140 Mbit/s	1 ms	Ningún valor (P4e_TT_Sk)
	Inserción de RDI en LOF de señal de 140 Mbit/s	1 ms	Ningún valor (P4e_TT_Sk)
	Inserción de RDI en LOF de señal de 34 Mbit/s	1 ms	Ningún valor (P31e_TT_Sk)

NOTA 1 – El tiempo de reacción en UIT-T G.742/G.751 incluye el tiempo de detección del defecto.

NOTA 2 – Los tiempos de reacción en UIT-T G.742/G.751 se especifican en la interfaz física (compuesta o afluyente). En esta Recomendación, los tiempos de reacción se especifican a la salida de las funciones atómicas.

NOTA 3 – A diferencia de UIT-T G.742/G.751, el tiempo de reacción en UIT-T G.705 no incluye el tiempo de detección del defecto. Los diferentes requisitos de tiempo (en UIT-T G.742/G.751 por un lado y en UIT-T G.705 por otro lado) pueden considerarse globalmente equivalentes.

Cuadro II.2/G.705 – Relación entre la dirección TU-2 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

Dirección TU-2			Posición de las columnas en una TUG3 de P4s ocupada por TU-2 (K, L, M)											
K	L	M	1	2	3	4	5	6	7	8	9	10	11	12
A	1	0	19	37	56	75	93	112	131	149	168	187	205	224
A	2	0	21	40	59	77	96	115	133	152	171	189	208	227
A	3	0	24	43	61	80	99	117	136	155	173	192	211	229
A	4	0	27	45	64	83	101	120	139	157	176	195	213	232
A	5	0	29	48	67	85	104	123	141	160	179	197	216	235
A	6	0	32	51	69	88	107	125	144	163	181	200	219	237
A	7	0	35	53	72	91	109	128	147	165	184	203	221	240
B	1	0	20	39	57	76	95	113	132	151	169	188	207	225
B	2	0	23	41	60	79	97	116	135	153	172	191	210	228
B	3	0	25	44	63	81	100	119	137	156	175	193	212	231
B	4	0	28	47	65	84	103	121	140	159	177	196	215	233
B	5	0	31	49	68	87	105	124	143	161	180	199	218	236
B	6	0	33	52	71	89	108	127	145	164	183	201	220	239
B	7	0	36	55	73	92	111	129	148	167	185	204	223	241
C	1	0	6	26	46	66	86	106	126	146	166	186	206	226
C	2	0	10	30	50	70	90	110	130	150	170	190	210	230
C	3	0	14	34	54	74	94	114	134	154	174	194	214	234
C	4	0	18	38	58	78	98	118	138	158	178	198	218	238
C	5	0	22	42	62	82	102	122	142	162	182	202	222	242

Cuadro II.3/G.705 – Relación entre la dirección TU-12 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

Dirección TU-12			Posición de las columnas en una TUG3 de P4s ocupada por TU-12 (K, L, M)			
K	L	M	1ª columna	2ª columna	3ª columna	4ª columna
A	1	1	19	75	131	187
A	1	2	37	93	149	205
A	1	3	56	112	168	224
A	2	1	21	77	133	189
A	2	2	40	96	152	208
A	2	3	59	115	171	227
A	3	1	24	80	136	192
A	3	2	43	99	155	211
A	3	3	61	117	173	229
A	4	1	27	83	139	195

Cuadro II.3/G.705 – Relación entre la dirección TU-12 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

Dirección TU-12			Posición de las columnas en una TUG3 de P4s ocupada por TU-12 (K, L, M)			
K	L	M	1ª columna	2ª columna	3ª columna	4ª columna
A	4	2	45	101	157	213
A	4	3	64	120	176	232
A	5	1	29	85	141	197
A	5	2	48	104	160	216
A	5	3	67	123	179	235
A	6	1	32	88	144	200
A	6	2	51	107	163	219
A	6	3	69	125	181	237
A	7	1	35	91	147	203
A	7	2	53	109	165	221
A	7	3	72	128	184	240
B	1	1	20	76	132	188
B	1	2	39	95	151	207
B	1	3	57	113	169	225
B	2	1	23	79	135	191
B	2	2	41	97	153	210
B	2	3	60	116	172	228
B	3	1	25	81	137	193
B	3	2	44	100	156	212
B	3	3	63	119	175	231
B	4	1	28	84	140	196
B	4	2	47	103	159	215
B	4	3	65	121	177	233
B	5	1	31	87	143	199
B	5	2	49	105	161	218
B	5	3	68	124	180	236
B	6	1	33	89	145	201
B	6	2	52	108	164	220
B	6	3	71	127	183	239
B	7	1	36	92	148	204
B	7	2	55	111	167	223
B	7	3	73	129	185	241
C	1	1	6	66	126	186
C	1	2	26	86	146	206
C	1	3	46	106	166	226

Cuadro II.3/G.705 – Relación entre la dirección TU-12 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

Dirección TU-12			Posición de las columnas en una TUG3 de P4s ocupada por TU-12 (K, L, M)			
K	L	M	1ª columna	2ª columna	3ª columna	4ª columna
C	2	1	10	70	130	190
C	2	2	30	90	150	210
C	2	3	50	110	170	230
C	3	1	14	74	134	194
C	3	2	34	94	154	214
C	3	3	54	114	174	234
C	4	1	18	78	138	198
C	4	2	38	98	158	218
C	4	3	58	118	178	238
C	5	1	22	82	142	202
C	5	2	42	102	162	222
C	5	3	62	122	182	242

Cuadro II.4/G.705 – Relación entre la dirección TU-11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

Dirección TU-11			Posición de las columnas en una TUG3 de P4s ocupada por TU-11 (K, L, M)		
K	L	M	1ª columna	2ª columna	3ª columna
A	1	1	19	93	168
A	1	2	37	112	187
A	1	3	56	131	205
A	1	4	75	149	224
A	2	1	21	96	171
A	2	2	40	115	189
A	2	3	59	133	208
A	2	4	77	152	227
A	3	1	24	99	173
A	3	2	43	117	192
A	3	3	61	136	211
A	3	4	80	155	229
A	4	1	27	101	176

Cuadro II.4/G.705 – Relación entre la dirección TU-11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

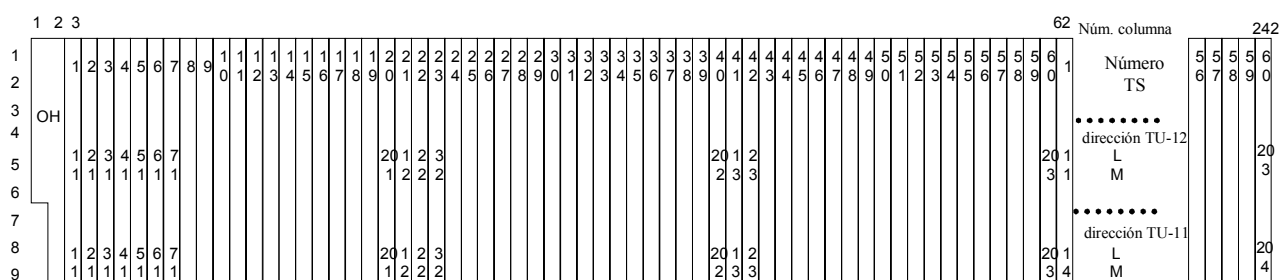
Dirección TU-11			Posición de las columnas en una TUG3 de P4s ocupada por TU-11 (K, L, M)		
K	L	M	1ª columna	2ª columna	3ª columna
A	4	2	45	120	195
A	4	3	64	139	213
A	4	4	83	157	232
A	5	1	29	104	179
A	5	2	48	123	197
A	5	3	67	141	216
A	5	4	85	160	235
A	6	1	32	107	181
A	6	2	51	125	200
A	6	3	69	144	219
A	6	4	88	163	237
A	7	1	35	109	184
A	7	2	53	128	203
A	7	3	72	147	221
A	7	4	91	165	240
B	1	1	20	95	169
B	1	2	39	113	188
B	1	3	57	132	207
B	1	4	76	151	225
B	2	1	23	97	172
B	2	2	41	116	191
B	2	3	60	135	210
B	2	4	79	153	228
B	3	1	25	100	175
B	3	2	44	119	193
B	3	3	63	137	212
B	3	4	81	156	231
B	4	1	28	103	177
B	4	2	47	121	196
B	4	3	65	140	215
B	4	4	84	159	233
B	5	1	31	105	180
B	5	2	49	124	199

Cuadro II.4/G.705 – Relación entre la dirección TU-11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-3 de P4s

Dirección TU-11			Posición de las columnas en una TUG3 de P4s ocupada por TU-11 (K, L, M)		
K	L	M	1ª columna	2ª columna	3ª columna
B	5	3	68	143	218
B	5	4	87	161	236
B	6	1	33	108	183
B	6	2	52	127	201
B	6	3	71	145	220
B	6	4	89	164	239
B	7	1	36	111	185
B	7	2	55	129	204
B	7	3	73	148	223
B	7	4	92	167	241
C	1	1	6	86	166
C	1	2	26	106	186
C	1	3	46	126	206
C	1	4	66	146	226
C	2	1	10	90	170
C	2	2	30	110	190
C	2	3	50	130	210
C	2	4	70	150	230
C	3	1	14	94	174
C	3	2	34	114	194
C	3	3	54	134	214
C	3	4	74	154	234
C	4	1	18	98	178
C	4	2	38	118	198
C	4	3	58	138	218
C	4	4	78	158	238
C	5	1	22	102	182
C	5	2	42	122	202
C	5	3	62	142	222
C	5	4	82	162	242

APÉNDICE III

Relaciones entre la dirección TU-2/12/11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s



NOTA – Las columnas que contienen una TU-12 (respectivamente TU-11) dada están situadas en cada 60ª posición de columna (respectivamente 80ª posición de columna).

Figura III.1/G.705 – Cabida útil TUG-2 de P4s (20 x TUG2)

Cuadro III.1/G.705 – Relación entre la dirección TU-2 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s

Dirección TU-2		Posición de las columnas en una TUG2 de P4s ocupada por TU-2 (K, L, M)											
		L	M	1	2	3	4	5	6	7	8	9	10
1	0	3	23	43	63	83	103	123	143	163	183	203	223
2	0	4	24	44	64	84	104	124	144	164	184	204	224
3	0	5	25	45	65	85	105	125	145	165	185	205	225
4	0	6	26	46	66	86	106	126	146	166	186	206	226
5	0	7	27	47	67	87	107	127	147	167	187	207	227
6	0	8	28	48	68	88	108	128	148	168	188	208	228
7	0	9	29	49	69	89	109	129	149	169	189	209	229
8	0	10	30	50	70	90	110	130	150	170	190	210	230
9	0	11	31	51	71	91	111	131	151	171	191	211	231
10	0	12	32	52	72	92	112	132	152	172	192	212	232
11	0	13	33	53	73	93	113	133	153	173	193	213	233
12	0	14	34	54	74	94	114	134	154	174	194	214	234
13	0	15	35	55	75	95	115	135	155	175	195	215	235
14	0	16	36	56	76	96	116	136	156	176	196	216	236
15	0	17	37	57	77	97	117	137	157	177	197	217	237
16	0	18	38	58	78	98	118	138	158	178	198	218	238
17	0	19	39	59	79	99	119	139	159	179	199	219	239
18	0	20	40	60	80	100	120	140	160	180	200	220	240
19	0	21	41	61	81	101	121	141	161	181	201	221	241
20	0	22	42	62	82	102	122	142	162	182	202	222	242

Cuadro III.2/G.705 – Relación entre la dirección TU-12 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s

Dirección TU-12		Posición de las columnas en una TUG2 de P4s ocupada por TU-12 (L, M)			
L	M	1 ^a columna	2 ^a columna	3 ^a columna	4 ^a columna
1	1	3	63	123	183
1	2	23	83	143	203
1	3	43	103	163	223
2	1	4	64	124	184
2	2	24	84	144	204
2	3	44	104	164	224
3	1	5	65	125	185
3	2	25	85	145	205
3	3	45	105	165	225
4	1	6	66	126	186
4	2	26	86	146	206
4	3	46	106	166	226
5	1	7	67	127	187
5	2	27	87	147	207
5	3	47	107	167	227
6	1	8	68	128	188
6	2	28	88	148	208
6	3	48	108	168	228
7	1	9	69	129	189
7	2	29	89	149	209
7	3	49	109	169	229
8	1	10	70	130	190
8	2	30	90	150	210
8	3	50	110	170	230
9	1	11	71	131	191
9	2	31	91	151	211
9	3	51	111	171	231
10	1	12	72	132	192
10	2	32	92	152	212
10	3	52	112	172	232
11	1	13	73	133	193
11	2	33	93	153	213
11	3	53	113	173	233
12	1	14	74	134	194

Cuadro III.2/G.705 – Relación entre la dirección TU-12 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s

Dirección TU-12		Posición de las columnas en una TUG2 de P4s ocupada por TU-12 (L, M)			
L	M	1 ^a columna	2 ^a columna	3 ^a columna	4 ^a columna
12	2	34	94	154	214
12	3	54	114	174	234
13	1	15	75	135	195
13	2	35	95	155	215
13	3	55	115	175	235
14	1	16	76	136	196
14	2	36	96	156	216
14	3	56	116	176	236
15	1	17	77	137	197
15	2	37	97	157	217
15	3	57	117	177	237
16	1	18	78	138	198
16	2	38	98	158	218
16	3	58	118	178	238
17	1	19	79	139	199
17	2	39	99	159	219
17	3	59	119	179	239
18	1	20	80	140	200
18	2	40	100	160	220
18	3	60	120	180	240
19	1	21	81	141	201
19	2	41	101	161	221
19	3	61	121	181	241
20	1	22	82	142	202
20	2	42	102	162	222
20	3	62	122	182	242

Cuadro III.3/G.705 – Relación entre la dirección TU-11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s

Dirección TU-11		Posición de las columnas en una TUG2 de P4s ocupada por TU-11 (L, M)		
L	M	1 ^a columna	2 ^a columna	3 ^a columna
1	1	3	83	163
1	2	23	103	183
1	3	43	123	203
1	4	63	143	223
2	1	4	84	164
2	2	24	104	184
2	3	44	124	204
2	4	64	144	224
3	1	5	85	165
3	2	25	105	185
3	3	45	125	205
3	4	65	145	225
4	1	6	86	166
4	2	26	106	186
4	3	46	126	206
4	4	66	146	226
5	1	7	87	167
5	2	27	107	187
5	3	47	127	207
5	4	67	147	227
6	1	8	88	168
6	2	28	108	188
6	3	48	128	208
6	4	68	148	228
7	1	9	89	169
7	2	29	109	189
7	3	49	129	209
7	4	69	149	229
8	1	10	90	170
8	2	30	110	190
8	3	50	130	210
8	4	70	150	230
9	1	11	91	171

**Cuadro III.3/G.705 – Relación entre la
dirección TU-11 y la posición de las columnas dentro
de una cabida útil estructurada en TUG-2 de P4s**

Dirección TU-11		Posición de las columnas en una TUG2 de P4s ocupada por TU-11 (L, M)		
L	M	1ª columna	2ª columna	3ª columna
9	2	31	111	191
9	3	51	131	211
9	4	71	151	231
10	1	12	92	172
10	2	32	112	192
10	3	52	132	212
10	4	72	152	232
11	1	13	93	173
11	2	33	113	193
11	3	53	133	213
11	4	73	153	233
12	1	14	94	174
12	2	34	114	194
12	3	54	134	214
12	4	74	154	234
13	1	15	95	175
13	2	35	115	195
13	3	55	135	215
13	4	75	155	235
14	1	16	96	176
14	2	36	116	196
14	3	56	136	216
14	4	76	156	236
15	1	17	97	177
15	2	37	117	197
15	3	57	137	217
15	4	77	157	237
16	1	18	98	178
16	2	38	118	198
16	3	58	138	218
16	4	78	158	238
17	1	19	99	179
17	2	39	119	199

Cuadro III.3/G.705 – Relación entre la dirección TU-11 y la posición de las columnas dentro de una cabida útil estructurada en TUG-2 de P4s

Dirección TU-11		Posición de las columnas en una TUG2 de P4s ocupada por TU-11 (L, M)		
L	M	1 ^a columna	2 ^a columna	3 ^a columna
17	3	59	139	219
17	4	79	159	239
18	1	20	100	180
18	2	40	120	200
18	3	60	140	220
18	4	80	160	240
19	1	21	101	181
19	2	41	121	201
19	3	61	141	221
19	4	81	161	241
20	1	22	102	182
20	2	42	122	202
20	3	62	142	222
20	4	82	162	242

SERIES DE RECOMENDACIONES DEL UIT-T

Serie A	Organización del trabajo del UIT-T
Serie B	Medios de expresión: definiciones, símbolos, clasificación
Serie C	Estadísticas generales de telecomunicaciones
Serie D	Principios generales de tarificación
Serie E	Explotación general de la red, servicio telefónico, explotación del servicio y factores humanos
Serie F	Servicios de telecomunicación no telefónicos
Serie G	Sistemas y medios de transmisión, sistemas y redes digitales
Serie H	Sistemas audiovisuales y multimedios
Serie I	Red digital de servicios integrados
Serie J	Transmisiones de señales radiofónicas, de televisión y de otras señales multimedios
Serie K	Protección contra las interferencias
Serie L	Construcción, instalación y protección de los cables y otros elementos de planta exterior
Serie M	RGT y mantenimiento de redes: sistemas de transmisión, circuitos telefónicos, telegrafía, facsímil y circuitos arrendados internacionales
Serie N	Mantenimiento: circuitos internacionales para transmisiones radiofónicas y de televisión
Serie O	Especificaciones de los aparatos de medida
Serie P	Calidad de transmisión telefónica, instalaciones telefónicas y redes locales
Serie Q	Conmutación y señalización
Serie R	Transmisión telegráfica
Serie S	Equipos terminales para servicios de telegrafía
Serie T	Terminales para servicios de telemática
Serie U	Conmutación telegráfica
Serie V	Comunicación de datos por la red telefónica
Serie X	Redes de datos y comunicación entre sistemas abiertos
Serie Y	Infraestructura mundial de la información y aspectos del protocolo Internet
Serie Z	Lenguajes y aspectos generales de soporte lógico para sistemas de telecomunicación