UNIÓN INTERNACIONAL DE TELECOMUNICACIONES

CCITT V.110

COMITÉ CONSULTIVO
INTERNACIONAL
TELEGRÁFICO Y TELEFÓNICO

(09/92)

COMUNICACIÓN DE DATOS POR LA RED TELEFÓNICA

SOPORTE PROPORCIONADO POR UNA RED DIGITAL DE SERVICIOS INTEGRADOS A EQUIPOS TERMINALES DE DATOS CON INTERFACES DEL TIPO SERIE V

Recomendación V.110

PREFACIO

El CCITT (Comité Consultivo Internacional Telegráfico y Telefónico) es un órgano permanente de la Unión Internacional de Telecomunicaciones (UIT). Este órgano estudia los aspectos técnicos, de explotación y tarifarios y publica Recomendaciones sobre los mismos, con miras a la normalización de las telecomunicaciones en el plano mundial.

La Asamblea Plenaria del CCITT, que se celebra cada cuatro años, establece los temas que han de estudiarse y aprueba las Recomendaciones preparadas por sus Comisiones de Estudio. La aprobación de Recomendaciones por los miembros del CCITT entre las Asambleas Plenarias de éste es el objeto del procedimiento establecido en la Resolución N.º 2 del CCITT (Melbourne, 1988).

La Recomendación V.110 ha sido revisada por la Comisión de Estudio XVII y fue aprobada por el procedimiento de la Resolución N.º 2 el 18 de septiembre de 1992.

NOTAS DEL CCITT

1) En esta Recomendación, la expresión «Administración» se utiliza para designar, en forma abreviada, tanto una Administración de telecomunicaciones como una empresa privada de explotación reconocida de telecomu-nicaciones.

2) En el anexo B figura la lista de abreviaturas utilizadas en la presente Recomendación.

© UIT 1993

Es propiedad. Ninguna parte de esta publicación puede reproducirse o utilizarse, de ninguna forma o por ningún medio, sea éste electrónico o mecánico, de fotocopia o de microfilm, sin previa autorización escrita por parte de la UIT.

Recomendación V.110[1)]

SOPORTE PROPORCIONADO POR UNA RED DIGITAL DE SERVICIOS INTEGRADOS A EQUIPOS TERMINALES DE DATOS CON INTERFACES DEL TIPO SERIE V

(Málaga-Torremolinos, 1984; modificada en Melbourne, 1988, revisada en 1992)

El CCITT,

considerando

(a) que la RDSI ofrecerá interfaces universales para conectar terminales de abonado conformes a la configuración de referencia descrita en la Recomendación I.411;

(b) que en la evolución de la RDSI habrá, no obstante, durante un periodo de tiempo considerable, equipos terminales de datos DTE, *data terminal equipements* con interfaces del tipo de la serie V que tendrán que conectarse a la RDSI;

(c) que los servicios portadores realizados por una RDSI se describen en la Recomendación I.211;

(d) que el protocolo de señalización de canal D se describe en las Recomendaciones I.430, I.441/Q.921 e I.451/Q.931,

recomienda por unanimidad

(1) que la conexión de terminales con interfaces de módem conformes a las actuales Recomendaciones de la serie V relativas a la RDSI, que funcionan de acuerdo con los servicios de conmutación de circuitos o de circuitos arrendados, sea conforme a lo especificado a continuación;

(2) que se soporten las siguientes capacidades de los servicios de conmutación de circuitos:

– transmisión de datos; (o)

– transmisión alternada de voz/datos (y/o);

– llamada automática y/o respuesta automática,

(3) que se apliquen las configuraciones de referencia del § 1;

(4) que el soporte del interfuncionamiento de equipos terminales (TE, *terminal equipments*) de una RDSI con los DTE de otros tipos de redes, por ejemplo, redes telefónicas públicas conmutadas (RTPC), se describe en las Recomendaciones de la serie I.500;

(5) que las funciones del adaptador de terminal (TA, *terminal adaptor*) necesarias para realizar la conexión de DTE con interfaces conformes a la serie V en una RDSI incluyan las siguientes:

– conversión de características eléctricas y mecánicas de la interfaz;

– adaptación de velocidad binaria;

– sincronización de extremo a extremo de entrada a la fase de transferencia de datos y salida de la misma;

– establecimiento y desestablecimiento de la comunicación por llamada manual o automática y/o respuesta automática.

1 Configuraciones de referencia

1.1 *Modelo de referencia del adaptador de terminal*

Las funciones del adaptador de terminal se han definido en el contexto de un modelo de referencia sencillo. El anexo A describe el modelo de referencia con más detalle, y define un adaptador de terminal básico TA-A y un adaptador de terminal de llamada y respuesta automáticas TA-B.

---

1) La presente Recomendación también forma parte de las Recomendaciones de la serie I con el número I.463.

1.2 *Tipos de conexión*

Las funciones del adaptador de terminal descritas en esta Recomendación tienen en cuenta el interfuncionamiento de TA de diferentes tipos, por ejemplo TE2 de la serie V con TE2 de la Recomendación X.21 y conexiones de extremo a extremo de diferentes tipos, que se describen con más detalle en el anexo A.

2 Señales de línea en los puntos de referencia S y T

Las señales de TA en los puntos de referencia S o T de la RDSI serán conformes a las características de una «interfaz básica usuario-red» de la RDSI descritas en las Recomendaciones I.430 (especificación de la capa 1), I.441/Q.921 (especificación de la capa 2) e I.451/Q.931 (especificación de la capa 3).

2.1 *Adaptación de velocidades síncronas de señalización de datos de hasta 19,2 kbit/s*

2.1.1 *Método general*

Las funciones de adaptación de velocidad (RA, *rate adaptation*) binaria dentro del TA se muestran en la figura 1/V.110. La función RA1 adapta la velocidad de señalización de datos de usuario a una velocidad intermedia adecuada expresada por $2^k \times 8$ kbit/s (donde $k = 0$, 1 ó 2). RA2 realiza la segunda conversión desde estas velocidades intermedias a 64 kbit/s. Las velocidades de señalización de datos de 48 y 56 kbit/s se convierten directamente a la velocidad de canal B de 64 kbit/s.

2.1.2 *Adaptación de las velocidades de señalización de datos de la serie V a las velocidades intermedias*

En el cuadro 1/V.110 figuran las velocidades intermedias utilizadas con cada una de las velocidades de señalización de datos de la serie V.

Nota – La(s) velocidad(es) de señalización de datos específica(s) de la serie V que soportará una RDSI será(n) objeto de ulterior estudio.

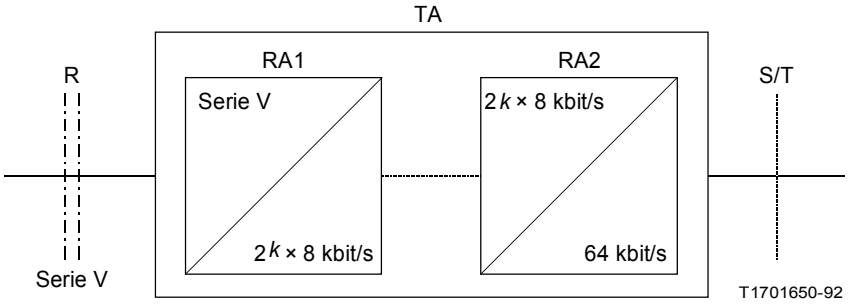


FIGURA 1/V.110

Adaptación de velocidad binaria en dos pasos

CUADRO 1/V.110

Primer paso de adaptación de velocidad

Velocidad de señalización de datos (en bit/s)	Velocidad intermedia		
	8 kbit/s	16 kbit/s	32 kbit/s
600	X		
1 200	X		
2 400	X		
4 800	X		
7 200		X	
9 600		X	
12 000			X
14 400			X
19 200			X

2.1.2.1 *Estructura de trama*

La estructura de trama se muestra en el cuadro 2/V.110 y se describe en los párrafos siguientes.

Como se muestra en el cuadro 2/V.110, para la conversión de las velocidades de la serie V a las velocidades intermedias se utiliza una trama de 80 bits. El octeto cero contiene todos 0 binarios, mientras que el octeto 5 consiste en un uno binario seguido de siete bits E (véase el § 2.1.2.4). Los octetos 1 a 4 y 6 a 9 contienen un 1 binario en el bit número 1, un bit de estado (bit S o X) en el bit número 8 y seis bits de datos (bits D) en las posiciones 2 a 7. El orden de transmisión de los bits es de izquierda a derecha y de arriba a abajo.

CUADRO 2/V.110

Estructura de tramas

Número de octeto	Número de bit							
	1	2	3	4	5	6	7	8
0	0	0	0	0	0	0	0	0
1	1	D1	D2	D3	D4	D5	D6	S1
2	1	D7	D8	D9	D10	D11	D12	X
3	1	D13	D14	D15	D16	D17	D18	S3
4	1	D19	D20	D21	D22	D23	D24	S4
5	1	E1	E2	E3	E4	E5	E6	E7
6	1	D25	D26	D27	D28	D29	D30	S6
7	1	D31	D32	D33	D34	D35	D36	X
8	1	D37	D38	D39	D40	D41	D42	S8
9	1	D43	D44	D45	D46	D47	D48	S9

2.1.2.2 *Sincronización de trama*

El esquema de alineación de trama está constituido por 17 bits: los ocho bits del octeto 0 (puestos a «0» binario) y el bit 1 de los nueve octetos siguientes (puesto a «1» binario) (véase también el § 2.1.3).

2.1.2.3 Bits de situación *(S1, S3, S4, S6, S8, S9 y X)*

Se utilizan los bits S y X para transportar información de control del canal asociada a los bits de datos en el estado transferencia de datos, como se muestra en el cuadro 3/V.110. Los bits S se disponen en dos grupos SA y SB, para transmitir la condición de dos circuitos de enlace. El bit X se utiliza para transportar la condición del circuito 106, así como para indicar el estado de sincronización de trama entre los TA. El bit X puede también utilizarse opcionalmente para transportar información de control de flujo entre TA que soportan equipo terminal asíncrono. Esta utilización se especifica en el § 2.4.2.

En el § 4 se especifica la utilización de los bits S y X para la sincronización de la entrada en el estado transferencia de datos y la salida del mismo.

El mecanismo para la correcta asignación de la información de control procedente de la interfaz del adaptador de velocidad de la señal de transmisión, a través de estos bits, a la interfaz del adaptador de velocidad de la señal de recepción se muestra en el cuadro 3/V.110 y se describe en el § 4.

Para los bits S y X, un CERO corresponde a la condición CERRADO y un UNO a la condición ABIERTO.

La información de control, transportada por los bits S, y los datos de usuario, transportados por los bits D, no deben tener retardos de transmisión distintos. Por lo tanto los bits S deben transmitir información de control muestreada simultáneamente con los bits D en las posiciones especificadas en el cuadro 4/V.110 y presentadas en la figura 2/V.110.

El bit X debe presentarse al llegar, al circuito de control 106. El circuito 106 responderá como se indica en el § 3.3 (X = CERO, 106 = CERRADO).

CUADRO 3/V.110

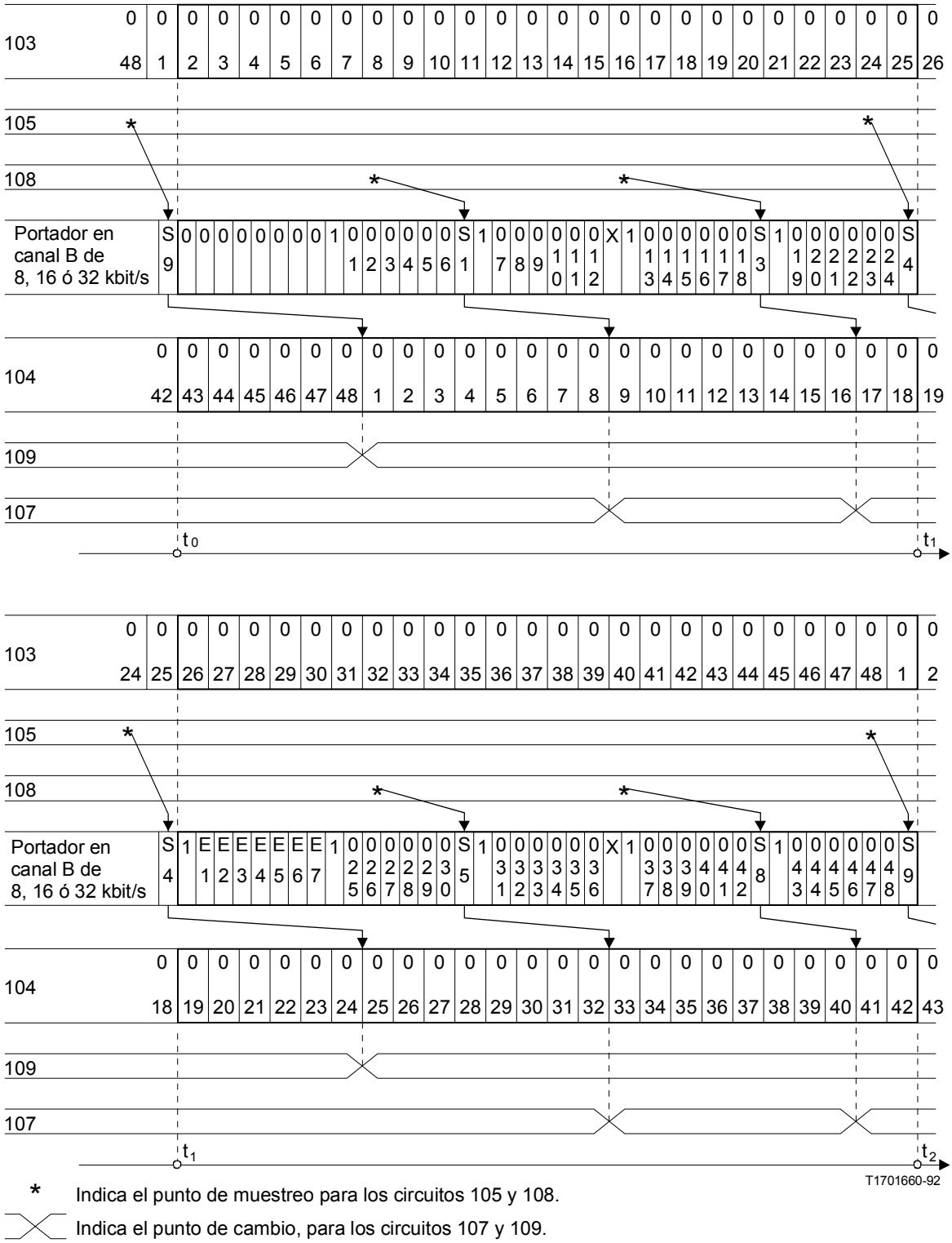
Esquema general de correspondencia

108 ----------	S1, S3, S6, S8 = SA	---------- 107
105 ----------	S4, S9 = SB	---------- 109
Sinc. trama y 106/IWF ----------	X	---------- 106

CUADRO 4/V.110

Coordinación entre los bits S y los bits D

Bits S	Bits D	
	N.° del octeto	N.° del bit
S1	2	3 (D8)
S3	3	5 (D16)
S4	4	7 (D24)
S6	7	3 (D32)
S8	8	5 (D40)
S9	9	7 (D48)



Nota 1 – A fin de mantener la conformidad con la adaptación de velocidad binaria de las clases de servicio de usuario X.1 descrita en la Recomendación X.30 (I.461), los bits S1 y S6, S3 y S8, S4 y S9 se utilizan para transmitir información de situación de canal asociada con los grupos de bits P, Q y R respectivamente.

En el § 2.1.1.2.3 de la Recomendación X.30 (I.461) figura información detallada sobre la correspondencia de la información por el circuito C de la interfaz X.21 con los bits S y con los bits I de la interfaz distante.

Nota 2 – La coordinación entre los bits S y D descrita en el cuadro 4/V.110 y la figura 2/V.110 tiene por objeto conseguir la compatibilidad con la Recomendación X.30 (I.461). Se estudiará ulteriormente si dicha coordinación es estrictamente necesaria en el contexto de la Recomendación V.110.

FIGURA 2/V.110

Coordinación entre los bits S y los bits D

2.1.2.4 *Utilización de los bits E*

Se utilizan los bits E para transportar la siguiente información:

a) *Información de repetición de velocidad:* los bits E1, E2 y E3, en combinación con la velocidad intermedia (véase cuadro 2/V.110), proporcionan la identificación de la velocidad de señalización de los datos de usuario (síncrona). La codificación de dichos bits se hará como se muestra en el cuadro 5/V.110.

b) *Información de reloj independiente de la red:* se utilizan los bits E4, E5 y E6 como se especifica en el § 5 para transportar información de la fase del reloj independiente de la red.

c) *Información de multitrama:* se utiliza el bit E7 como se indica en el cuadro 5/V.110.

CUADRO 5/V.110

Utilización de los bits E
(véase la nota 1)

Velocidades intermedias kbit/s			E1	E2	E3	E4	E5	E6	E7
8	16	32		(Nota 4)			(Nota 3)		
bit/s 600	bit/s	bit/s	1	0	0	C	C	C	1 ó 0 (Nota 2)
1200			0	1	0	C	C	C	1
2400			1	1	0	C	C	C	1
		12 000	0	0	1	C	C	C	1
	7200	14 400	1	0	1	C	C	C	1
4800	9600	19 200	0	1	1	C	C	C	1

Nota 1 – Las velocidades de señalización de datos 600, 2400, 4800 y 9600 bit/s son también velocidades correspondientes a las clases de servicio de usuario de la Recomendación X.1 (véase también la Recomendación X.30/I.461).

Nota 2 – A fin de mantener la compatibilidad con la Recomendación X.30 (I.461), para la velocidad de usuario 600 bit/s se codifica E7 de tal manera que permita una sincronización de multitrama de 4 × 80 bits. Con este fin E7 se pone a 0 binario en la cuarta trama de 80 bits (véanse el § 2.1.2.7 y el cuadro 6a/V.110).

Nota 3 – C indica la utilización de E4, E5 y E6 para el transporte de la información de reloj independiente de la red (véase el § 5). Se pondrán estos bits a UNO cuando no se utilicen.

Nota 4 – La información de velocidad síncrona se transporta en los bits E1, E2 y E3, según se indica. La información de velocidad asíncrona debe suministrarse mediante señalización fuera de banda (mensajes de capa 3 en el canal D) o mediante intercambio de parámetros dentro de banda según se describe en el apéndice I.

2.1.2.5 *Negociación de velocidad*

La negociación de la velocidad síncrona puede resultar conveniente en situaciones de interfuncionamiento en que intervienen interconexiones con módems de la RTPC, cuando el módem/DTE distante tiene capacidad para operar a diferentes velocidades según las condiciones. Puede resultar igualmente conveniente en interconexiones para la transmisión asíncrona especificada en el § 2.3 y para introducir funcionamiento a velocidad repartida. La necesidad de negociación de velocidad y su método quedan pendientes de estudio ulterior.

2.1.2.6 *Bits de datos*

Los datos se transmiten en los bits D, es decir, hasta 48 bits por cada trama de 80 bits. En esta Recomendación no se definen las fronteras de octeto del tren de datos de usuario.

2.1.2.7 *Asignación de bits*

La adaptación de las velocidades 600, 1200 y 2400 bit/s a la velocidad intermedia 8 kbit/s figura en los cuadros 6a/V.110, 6b/V.110 y 6c/V.110, respectivamente.

Para la adaptación de las velocidades 7200 y 14 400 bit/s a las velocidades intermedias 16 y 32 kbit/s respectivamente, se utilizan las asignaciones de bits de datos que figuran en el cuadro 6d/V.110.

Para la adaptación de las velocidades 4800, 9600 y 19 200 bit/s a las velocidades intermedias 8, 16 y 32 kbit/s respectivamente se utilizan las mismas asignaciones de bits de datos que figuran en el cuadro 6e/V.110.

Para la adaptación de la velocidad de usuario 12 000 bit/s a la velocidad intermedia 32 kbit/s se utilizan las asignaciones de bits de datos que figuran en el cuadro 6f/V.110.

2.1.3 *Sincronización de trama y capacidad de señalización adicional*

2.1.3.1 *Búsqueda del esquema para la sincronización de trama*

El siguiente esquema de alineación de 17 bits se utiliza para conseguir la sincronización de trama:

00000000 1XXXXXXX 1XXXXXXX 1XXXXXXX 1XXXXXXX

1XXXXXXX 1XXXXXXX 1XXXXXXX 1XXXXXXX 1XXXXXXX

Para asegurar una sincronización fiable se sugiere que se detecten por lo menos dos patrones de alineación de trama de 17 bits en tramas consecutivas.

Se sugiere que, una vez lograda la sincronización de trama, se efectúe una prueba de persistencia de la condición S = X = ABIERTO del § 4.1.2 antes de pasar a la transferencia transparente de datos con la condición S = X = CERRADO, como se indica en la figura 3/V.110.

2.1.3.2 *Supervisión y recuperación de la sincronización de trama*

La supervisión de la sincronización de trama será un proceso continuo que utiliza los mismos procedimientos empleados para la detección inicial.

Sólo se supondrá pérdida de sincronización de trama cuando se hayan detectado por lo menos tres tramas consecutivas con un error de bit de alineación de trama cada una, como mínimo.

Después de la pérdida de la sincronización de trama, el TA pasará a un estado de recuperación descrito en el § 4.1.5. Si no se consigue la recuperación, deberán utilizarse ulteriores procedimientos de mantenimiento.

2.1.4 *Adaptación de las velocidades intermedias a 64 kbit/s*

Dado que la adaptación de una sola velocidad intermedia (por ejemplo 8, 16 ó 32 kbit/s) a la velocidad 64 kbit/s de canal B y la posible multiplexión de varios trenes de velocidades intermedias[2)] a la velocidad 64 kbit/s de canal B deben ser compatibles para permitir el interfuncionamiento, se necesita un enfoque común para el segundo paso de la adaptación de velocidad y, quizás, para la multiplexión de velocidad intermedia. El método utilizado para el segundo paso de adaptación de velocidad se describe en la Recomendación I.460.

2.2 *Adaptación de las velocidades de usuario 48 y 56 kbit/s a 64 kbit/s*

Las velocidades de señalización de datos de usuario 48 y 56 kbit/s se adaptan a la velocidad de canal B 64 kbit/s en una etapa como se indica en los cuadros 7a/V.110 y 7b/V.110 o 7c/V.110, respectivamente.

2) Queda en estudio la multiplexión de varios trenes de velocidades intermedias.

CUADRO 6a/V.110

Adaptación de la velocidad de usuario 600 bit/s a la velocidad intermedia 8 kbit/s

0	0	0	0	0	0	0	0
1	D1	D1	D1	D1	D1	D1	S1
1	D1	D1	D2	D2	D2	D2	X
1	D2	D2	D2	D2	D3	D3	S3
1	D3	D3	D3	D3	D3	D3	S4
1	1	0	0	E4	E5	E6	E7[a]
1	D4	D4	D4	D4	D4	D4	S6
1	D4	D4	D5	D5	D5	D5	X
1	D5	D5	D5	D5	D6	D6	S8
1	D6	D6	D6	D6	D6	D6	S9

a) Véase la nota 2 del cuadro 5/V.110.

CUADRO 6b/V.110

Adaptación a la velocidad de usuario 1200 bit/s a la velocidad intermedia 8 kbit/s

0	0	0	0	0	0	0	0
1	D1	D1	D1	D1	D2	D2	S1
1	D2	D2	D3	D3	D3	D3	X
1	D4	D4	D4	D4	D5	D5	S3
1	D5	D5	D6	D6	D6	D6	S4
1	0	1	0	E4	E5	E6	E7
1	D7	D7	D7	D7	D8	D8	S6
1	D8	D8	D9	D9	D9	D9	X
1	D10	D10	D10	D10	D11	D11	S8
1	D11	D11	D12	D12	D12	D12	S9

CUADRO 6c/V.110

Adaptación de la velocidad de usuario 2400 bit/s a la velocidad intermedia 8 kbit/s

0	0	0	0	0	0	0	0
1	D1	D1	D2	D2	D3	D3	S1
1	D4	D4	D5	D5	D6	D6	X
1	D7	D7	D8	D8	D9	D9	S3
1	D10	D10	D11	D11	D12	D12	S4
1	1	1	0	E4	E5	E6	E7
1	D13	D13	D14	D14	D15	D15	S6
1	D16	D16	D17	D17	D18	D18	X
1	D19	D19	D20	D20	D21	D21	S8
1	D22	D22	D23	D23	D24	D24	S9

CUADRO 6d/V.110

Adaptación de la velocidad de usuario *N*[a] × 3600 bit/s a la velocidad intermedia

0	0	0	0	0	0	0	0
1	D1	D2	D3	D4	D5	D6	S1
1	D7	D8	D9	D10	F	F	X
1	D11	D12	F	F	D13	D14	S3
1	F	F	D15	D16	D17	D18	S4
1	1	0	1	E4	E5	E6	E7
1	D19	D20	D21	D22	D23	D24	S6
1	D25	D26	D27	D28	F	F	X
1	D29	D30	F	F	D31	D32	S8
1	F	F	D33	D34	D35	D36	S9

F = bit de relleno.

a) *N* = 2 ó 4 únicamente.

CUADRO 6e/V.110

Adaptación de la velocidad de usuario *N*[a] × 4800 bit/s a la velocidad intermedia

0	0	0	0	0	0	0	0
1	D1	D2	D3	D4	D5	D6	S1
1	D7	D8	D9	D10	D11	D12	X
1	D13	D14	D15	D16	D17	D18	S3
1	D19	D20	D21	D22	D23	D24	S4
1	0	1	1	E4	E5	E6	E7
1	D25	D26	D27	D28	D29	D30	S6
1	D31	D32	D33	D34	D35	D36	X
1	D37	D38	D39	D40	D41	D42	S8
1	D43	D44	D45	D46	D47	D48	S9

a) *N* = 1, 2 ó 4 únicamente.

CUADRO 6f/V.110

Adaptación de la velocidad de usuario 12 000 bit/s a una velocidad intermedia 32 kbit/s

0	0	0	0	0	0	0	0
1	D1	D2	D3	D4	D5	D6	S1
1	D7	D8	D9	D10	F	F	X
1	D11	D12	F	F	D13	D14	S3
1	F	F	D15	F	F	F	S4
1	0	0	1	E4	E5	E6	E7
1	D16	D17	D18	D19	D20	D21	S6
1	D22	D23	D24	D25	F	F	X
1	D26	D27	F	F	D28	D29	S8
1	F	F	D30	F	F	F	S9

F = bit de relleno.

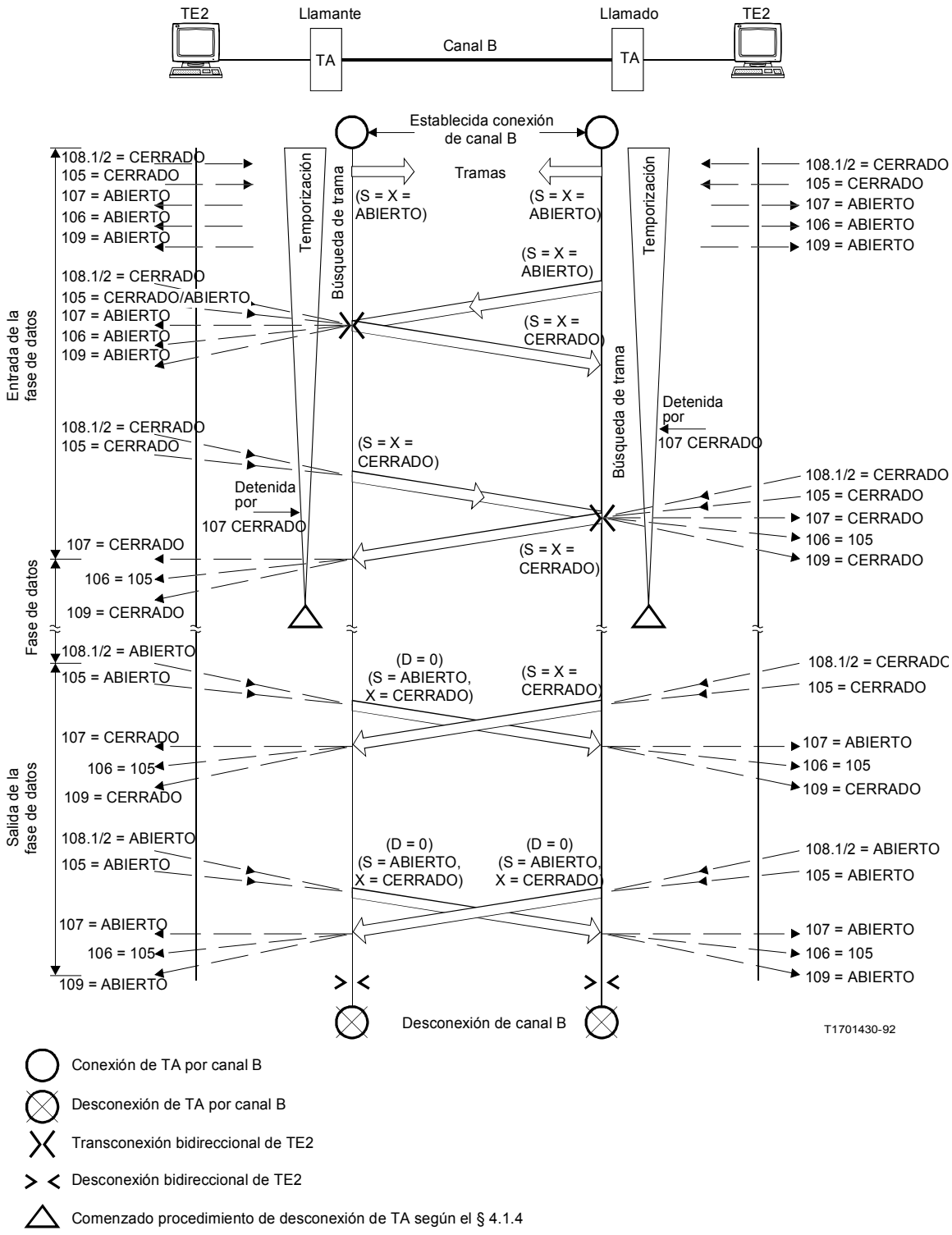


FIGURA 3/V.110

Sincronización de TA de la entrada a la fase de transferencia de datos y de salida de la misma

CUADRO 7a/V.110

Adaptación de la velocidad de usuario 48 kbit/s a 64 kbits

Número de octeto	Número de bit							
	1	2	3	4	5	6	7	8
1	1	D1	D2	D3	D4	D5	D6	S1
2	0	D7	D8	D9	D10	D11	D12	X
3	1	D13	D14	D15	D16	D17	D18	S3
4	1	D19	D20	D21	D22	D23	D24	S4

Nota 1 – 48 kbit/s es también una velocidad de clase de servicio de usuario de la Recomendación X.1 (véase asimismo la Recomendación X.30/I.461, § 2.2.1).

Nota 2 – Véase en el § 2.1.2.3 la utilización de los bits de situación y del bit X; no obstante, para el funcionamiento internacional con capacidades portadoras de 64 kbit/s con restricciones, el bit X debe ponerse a 1.

CUADRO 7b/V.110

Adaptación de la velocidad de usuario 56 kbit/s a 64 kbit/s

Número de octeto	Número de bit							
	1	2	3	4	5	6	7	8
1	D1	D2	D3	D4	D5	D6	D7	1
2	D8	D9	D10	D11	D12	D13	D14	1
3	D15	D16	D17	D18	D19	D20	D21	1
4	D22	D23	D24	D25	D26	D27	D28	1
5	D29	D30	D31	D32	D33	D34	D35	1
6	D36	D37	D38	D39	D40	D41	D42	1
7	D43	D44	D45	D46	D47	D48	D49	1
8	D50	D51	D52	D53	D54	D55	D56	1

CUADRO 7c/V.110

Estructura de trama alternativa para la adaptación de la velocidad de usuario 56 kbit/s a 64 kbit/s

Número del octeto	Número del bit							
	1	2	3	4	5	6	7	8
1	D1	D2	D3	D4	D5	D6	D7	0
2	D8	D9	D10	D11	D12	D13	D14	X
3	D15	D16	D17	D18	D19	D20	D21	S3
4	D22	D23	D24	D25	D26	D27	D28	S4
5	D29	D30	D31	D32	D33	D34	D35	1
6	D36	D37	D38	D39	D40	D41	D42	1
7	D43	D44	D45	D46	D47	D48	D49	1
8	D50	D51	D52	D53	D54	D55	D56	1

Nota 1 – Véase en el § 2.1.2.3 la utilización de los bits de situación y del bit X.

Nota 2 – El cuadro 7c/V.110 representa una opción permitida para la señalización de entrada a la fase de datos y de salida de ella. Sin embargo, el método recomendado será el del cuadro 7b/V.110, y el usuario del cuadro 7c/V.110 será responsable de garantizar que puede conseguirse interfuncionamiento.

2.2.1 *Sincronización de trama*

A la velocidad de señalización de datos de usuario 48 kbit/s, el patrón de alineación de trama está constituido por 1011 en el bit 1 de octetos consecutivos de una trama. Para asegurar una sincronización fiable se sugiere que se detecten por lo menos cinco patrones de alineación de trama de cuatro bits en tramas consecutivas.

A la velocidad de señalización de datos de usuario 56 bit/s con la estructura de trama alternativa conforme al cuadro 7c/V.110, el patrón de alineación de trama está constituido por 0YYY1111 en el bit 8 de octetos consecutivos de una trama. Los bits marcados con Y pueden ser «0» ó «1». Para asegurar una sincronización fiable se sugiere que se detecten por lo menos cuatro patrones de alineación de trama de cinco bits (01111) en la secuencia de ocho bits de 0YYY1111 en octetos consecutivos.

La supervisión y recuperación de la sincronización de trama se describe en el § 2.1.3.2.

2.3 *Adaptación de velocidades asíncronas de hasta 19 200 bit/s*

2.3.1 *Método general*

Las funciones de adaptación de velocidad binaria dentro del TA se muestran en la figura 4/V.110. Se utiliza un método de tres pasos en los bloques funcionales RA0, RA1 y RA2. La función RA0 consiste en un paso de conversión asíncrona-síncrona para las velocidades especificadas en el cuadro 8/V.110, empleando la misma técnica definida en la Recomendación V.14. Produce un tren binario síncrono definido por $2^n \times 600$ bit/s (donde $n = 0$ a 5). Las funciones RA1 y RA2 son las especificadas en el § 2.1. La función RA1 adapta la velocidad de usuario a la velocidad superior más próxima expresada por $2^k \times 8$ kbit/s (donde $k = 0$, 1 ó 2). RA2 realiza la segunda conversión a 64 kbit/s.

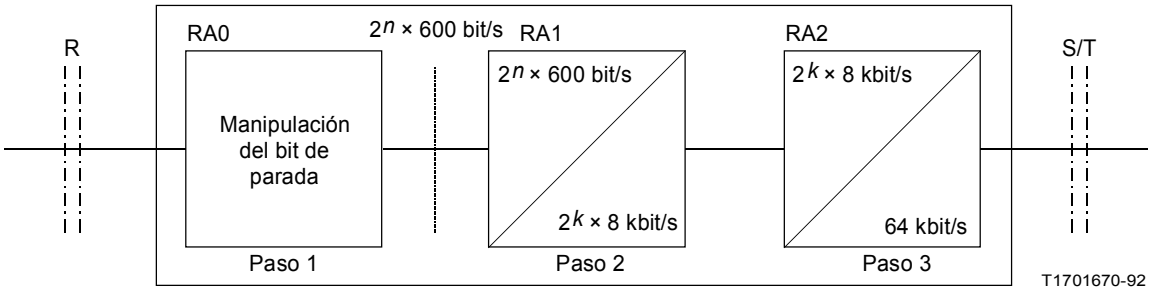


FIGURA 4/V.110

Adaptación de la velocidad en tres pasos

2.3.2 *Velocidades de usuario asíncronas soportadas*

Las velocidades de usuario asíncronas, obligatorias y opcionales a soportar se especifican en el cuadro 8/V.110.

CUADRO 8/V.110

Velocidades de usuario asíncronas

Velocidad de datos (bit/s)	Tolerancia de velocidad (%)	Número de unidades de datos	Número de elementos de parada	Velocidad de RA0/RA1 (bit/s)	Velocidad de RA1 (kbit/s)
50	± 2,5	5	1,5	600	8
75	± 2,5	5,7 u 8	1:1,5:2	600	8
110	± 2,5	7 u 8	1 ó 2	600	8
150	± 2,5	7 u 8	1 ó 2	600	8
200	± 2,5	7 u 8	1 ó 2	600	8
300 *	± 2,5	7 u 8	1 ó 2	600	8
600 *	+ 1 – 2,5	7 u 8	1 ó 2	600	8
1 200 *	+ 1 – 2,5	7 u 8	1 ó 2	1 200	8
2 400 *	+ 1 – 2,5	7 u 8	1 ó 2	2 400	8
3 600	+ 1 – 2,5	7 u 8	1 ó 2	4 800	8
4 800 *	+ 1 – 2,5	7 u 8	1 ó 2	4 800	8
7 200	+ 1 – 2,5	7 u 8	1 ó 2	9 600	16
9 600 *	+ 1 – 2,5	7 u 8	1 ó 2	9 600	16
12 000	+ 1 – 2,5	7 u 8	1 ó 2	19 200	32
14 400	+ 1 – 2,5	7 u 8	1 ó 2	19 200	32
19 200	+ 1 – 2,5	7 u 8	1 ó 2	19 200	32

Nota 1 – * indica la velocidad cuyo soporte es obligatorio en el TA universal.

Nota 2 – El número de bits de datos incluye los posibles bits de paridad.

2.3.3 *Conversión de asíncrono a síncrono (RA0)*

La función RA0 se utiliza únicamente con interfaces asíncronas de la serie V. Los datos asíncronos entrantes se rellenan mediante la adición de elementos de parada para ajustarlos a la velocidad de canal más próxima definida

por $2^n \times 600$ bit/s. Así pues, una velocidad de transmisión de datos de usuario de 7200 bit/s se adaptará a un tren síncrono de 9600 bit/s, y una velocidad de datos de usuario de 110 bit/s se adaptará a un tren de 600 bit/s. El tren síncrono resultante se envía a RA1. El relleno con elementos de parada se suprime durante la transmisión de la señal de corte descrita en el § 2.3.5.

2.3.4 *Sobrevelocidad/subvelocidad*

Un adaptador de terminal insertará elementos adicionales de parada cuando su terminal asociado esté transmitiendo a una velocidad de caracteres inferior a la nominal. Si el terminal transmite los caracteres con una sobrevelocidad de hasta el 1% (2,5% en el caso de las velocidades nominales inferiores a 600 bit/s), el conversor asíncrono-síncrono puede suprimir elementos de parada tan frecuentemente como sea necesario, hasta un máximo de uno cada ocho caracteres con 1% de sobrevelocidad. El conversor del lado recepción detectará los elementos de parada suprimidos y los reinsertará en el tren recibido (circuito 104).

La longitud nominal de los elementos de arranque y datos será la misma para todos los caracteres. La longitud del elemento de parada puede reducirse hasta un 12,5% mediante el conversor de recepción para velocidades nominales superiores a 300 bit/s, a fin de permitir sobrevelocidad en el terminal de transmisión. Para velocidades nominales inferiores o iguales a 300 bit/s, se permite una reducción del 25% en el elemento de parada.

2.3.5 *Señal de corte*

El adaptador de terminal detectará y transmitirá una señal de corte en la forma siguiente:

Si el conversor detecta de M a 2M + 3 bits, todos con la polaridad de arranque, donde M es el número de bits por carácter del formato seleccionado, incluidos los bits de arranque y parada, el conversor transmitirá 2M + 3 bits con polaridad de arranque.

Si el conversor detecta más de 2M + 3 bits, todos con la polaridad de arranque, transmitirá todos estos bits como polaridad de arranque.

En los casos en que la velocidad asíncrona sea inferior a la velocidad síncrona del conversor, se aplicarán las siguientes reglas:

- El conversor transmitirá la polaridad de arranque (a RA1) durante un periodo de tiempo igual a 2M + 3 bits a la velocidad asíncrona, si ha detectado de M a 2M + 3 bits con polaridad de arranque.
- El conversor transmitirá la polaridad de arranque (a RA1) durante un periodo de tiempo igual a la condición de corte recibida, si ha detectado más de 2M + 3 bits con polaridad de arranque.
- Los 2M + 3 o más bits con polaridad de arranque recibidos del lado transmisión se transferirán al DTE de recepción.
- El DTE debe transmitir, por el circuito 103, al menos 2M bits con polaridad de parada después de la señal de corte de la polaridad de arranque, antes de enviar más caracteres de datos. El conversor recuperará entonces el sincronismo de caracteres a partir de la siguiente transición de parada a arranque.

2.3.6 *Bits de paridad*

La función RA0 considera los posibles bits de paridad incluidos en los datos de usuario como bits de datos.

2.4 *Control de flujo*

En este punto se describe una opción de control de flujo para uso con TA que soportan DTE síncronos. El control de flujo permite la conexión de DTE asíncronos que funcionan a diferentes velocidades de datos de usuario, reduciendo la salida de caracteres desde el más rápido al más lento. El control de flujo necesitará la utilización del protocolo de extremo a extremo (de TA a TA) definido en el § 2.4.2 y una memoria de línea entrante (de la red) además de un protocolo local seleccionado (véase el § 2.4.1). Según el protocolo de control de flujo local empleado, existirá igualmente necesidad de almacenamiento intermedio de caracteres en la interfaz del DTE. La dimensión de esta memoria no se define en esta Recomendación ya que depende de la realización práctica.

Cuando los DTE funcionan a una velocidad superior a la velocidad síncrona establecida entre los TA, se necesita control de flujo local de la interfaz del DTE. Se necesita control de flujo de la interfaz del DTE de extremo a extremo cuando la velocidad síncrona establecida entre los TA es coherente con la velocidad de funcionamiento de un DTE (o una unidad de interfuncionamiento) y superior a la velocidad síncrona coherente con la velocidad de funcionamiento del otro DTE (o unidad de interfuncionamiento). En algunas aplicaciones, podría necesitarse control de flujo tanto local como de extremo a extremo.

2.4.1 *Control de flujo local: de TA a DTE*

Puede realizarse una conexión entre TA conectados a DTE asíncronos que funcionen a dos velocidades diferentes. El TA conectado al DTE más rápido es responsable de ejecutar el protocolo de control de flujo local para reducir la velocidad de caracteres a la del DTE más lento. Este funcionamiento exigirá cierto almacenamiento intermedio en el TA. Un TA puede soportar varios protocolos de control de flujo local diferentes, aunque se seleccionará uno solo cada vez. Se utiliza un cierto número de dichos protocolos, algunos de los cuales se detallan en el siguiente texto.

2.4.1.1 *Funcionamiento 105/106*

Este es un mecanismo de control de flujo fuera de banda que utiliza dos de los circuitos de enlace especificados en la Recomendación V.24. Si un DTE necesita transmitir un carácter, pasa a CERRADO el circuito 105 (petición de transmitir). El DTE puede comenzar la transmisión únicamente cuando recibe como contestación circuito 106 CERRADO (preparado para transmitir). Si durante la transmisión de un bloque de caracteres, el circuito 106 pasa a ABIERTO, el DTE debe cesar la transmisión (después de concluir la transmisión de cualquier carácter cuya transmisión se haya iniciado) hasta que el circuito 106 pase a CERRADO de nuevo.

2.4.1.2 *Funcionamiento XCERRADO/XABIERTO*

Este es un mecanismo de control de flujo dentro de banda que utiliza dos caracteres del juego del alfabeto internacional N.° 5 (IA5, *International Alphabet No. 5*) fijados para el funcionamiento XCERRADO y XABIERTO. Si un DTE recibe un carácter XABIERTO, debe cesar la transmisión. Cuando recibe un carácter XCERRADO, puede reanudar la transmisión. Los caracteres utilizados generalmente para XCERRADO y XABIERTO son control de dispositivo uno (DC1, *device control one*) y control de dispositivo tres (DC3, *device control three*) (combinación de bits 1/1 y 1/3 en la Recomendación T.50) respectivamente, aunque pueden utilizarse otras combinaciones de bits.

2.4.1.3 *Otros métodos*

Se utilizan en la práctica métodos alternativos y no normalizados de control de flujo asíncrono, y éstos pueden hacerse corresponder con el protocolo de control de flujo del TA.

2.4.2 *Control de flujo de extremo a extremo (de TA a TA)*

La adaptación (por reducción) de la velocidad de transmisión de caracteres del DTE a la velocidad del TA no basta en todos los casos para garantizar un funcionamiento correcto, y puede necesitarse control de flujo de extremo a extremo.

Se utiliza el bit X para transportar información de control de flujo. Un TA almacenará los caracteres entrantes. Cuando el número de caracteres almacenados exceda un umbral TH1 (TH, *threshold*), según la realización práctica, el TA pondrá el bit X de sus tramas salientes a ABIERTO.

Al recibir una trama que contiene el bit X puesto a ABIERTO, un TA ejecutará su procedimiento de control de flujo local, que indica que el DTE conectado debe detener la transmisión de caracteres, y cesar la transmisión de datos después de que finalicen el carácter en curso, poniendo los bits de datos de las tramas salientes a UNO.

Cuando el contenido de la memoria de un TA que ha iniciado el control de flujo de extremo a extremo cae por debajo del umbral TH2, el TA pondrá de nuevo el bit X saliente a CERRADO.

Cuando el TA del extremo distante recibe una trama con el bit X puesto a CERRADO, comenzará de nuevo la transmisión de datos, y, utilizando el procedimiento de control de flujo local, indicará al DTE conectado que puede proseguir.

Nota – Puede existir un retardo entre la iniciación del protocolo de control de flujo de extremo a extremo y la finalización de tren de caracteres entrante. Los caracteres que llegan durante este tiempo deben almacenarse, y la dimensión total de la memoria dependerá de la velocidad de caracteres, del retardo de ida y de retorno y del umbral de la memoria.

2.4.3 *Utilización de la capacidad del canal*

Al aceptar una llamada de un TA que soporta el control de flujo, y al trabajar a una velocidad de usuario diferente y/o a una velocidad intermedia, el TA llamado adoptará una velocidad intermedia y un factor de repetición de bits idénticos. Esto revocará los parámetros normalmente seleccionados. En dichos casos, el TA conectado al DTE más rápido ejecutará un procedimiento de control de flujo local para reducir la velocidad de caracteres a la del DTE más lento.

De esta forma, si un DTE más rápido llama a un DTE más lento, los TA de ambos extremos adoptarán la velocidad de canal intermedia y el factor de repetición de bits más rápidos. Para reducir la velocidad de caracteres recibida por el DTE más lento, su TA ejercerá control de flujo de extremo a extremo y hará que el TA del lado llamante utilice control de flujo local.

Si un DTE más lento llama a un DTE más rápido, los TA de ambos extremos adoptarán la velocidad de canal intermedia y el factor de repetición de bit más lentos. Para reducir la velocidad de caracteres transmitida por el DTE más rápido, su TA ejercerá control de flujo local.

Si el TA llamado no aplica la velocidad intermedia y del factor de repetición de bits utilizados por el TA llamante, se rechazará la llamada.

2.4.4 *Requisitos para un TA que soporta control de flujo*

A continuación se indican los requisitos generales para un TA que soporta control de flujo:

i) Un TA que soporta control de flujo podrá funcionar con una velocidad intermedia y un factor de repetición de bits independientes de la velocidad asíncrona utilizada en su interfaz de DTE.

ii) Un TA que soporta control de flujo se adaptará, si es posible, a la velocidad intermedia y al factor de repetición de bits necesarios para una llamada entrante. La información de velocidad de usuario se obtendrá de la señalización.

iii) Un TA que soporta control de flujo podrá ejecutar el protocolo de control de flujo local para reducir la velocidad de caracteres a la del DTE de extremo distante.

iv) Un TA que soporta control de flujo soportará la utilización de control de flujo de extremo a extremo (de TA a TA) utilizando el bit X, y contendrá una memoria intermedia de caracteres.

3 Circuitos de enlace

3.1 *Circuitos de enlaces esenciales y opcionales*

Los circuitos de enlace esenciales y opcionales se enumeran en el cuadro 9/V.110.

3.2 *Disposiciones de temporización*

El TA derivará la temporización RDSI del tren de bits recibido de la interfaz básica usuario-red de la RDSI (véase los § 5 y 8 de la Recomendación I.430). El TA utilizará esta temporización de red para proporcionar al DTE la temporización de los elementos de señal en transmisión por el circuito 114 y la temporización de los elementos de señal en recepción por el circuito 115.

3.3 *Circuito 106*

Después de las secuencias de sincronización de arranque y de reacondicionamiento, el estado CERRADO del circuito 106 se retrasará con relación al estado CERRADO del circuito 105 (cuando se aplique) en un intervalo de al menos *N* bits (se ha propuesto un valor de *N* igual a 24, pero dicho valor queda en estudio). Las transiciones de estado CERRADO a ABIERTO del circuito 106 seguirán a las transiciones de estado CERRADO a ABIERTO del circuito 105 (cuando se aplique) en menos de 2 ms. Cuando no se aplique el circuito 105, la transición inicial del circuito 106 al estado CERRADO se retrasará en un intervalo superior o igual a *N* bits con respecto a la transición correspondiente en el estado del circuito 109. Las transiciones siguientes del estado del circuito 106 ocurrirán solamente de acuerdo con las secuencias operativas definidas en el § 4, o cuando se utilicen para control de flujo opcional, en el § 2.4.

3.4 *Circuito 109*

Las transiciones de ABIERTO a CERRADO y CERRADO a ABIERTO del circuito 109 ocurrirán solamente de conformidad con la secuencia operativa definida en el § 4.

CUADRO 9/V.110

Circuitos de enlace		Notas
Número	Descripción	
102	Tierra de señalización o retorno común	
102a	Retorno común del DTE	2
102b	Retorno común del DCE	2
103	Transmisión de datos	
104	Recepción de datos	
105	Petición de transmitir	3
106	Preparado para transmitir	
107	Aparato de datos preparado	
108/1	Conecte el aparato de datos a la línea	4
108/2	Terminal de datos preparado	4
109	Detector de señales de línea recibidas por el canal de datos	
111	Selector de velocidad binaria (origen DTE)	5
112	Selector de velocidad binaria (origen DCE)	5
113	Temporización para los elementos de señal en la transmisión (origen DTE)	6
114	Temporización para los elementos de señal en la transmisión (origen DCE)	
115	Temporización para los elementos de señal en la transmisión (origen DCE)	
125	Indicador de llamada	7
140	Conexión en bucle/prueba de mantenimiento	8
141	Conexión en bucle local	8
142	Indicador de prueba	8

Nota 1 – Todos los circuitos de enlace esenciales y cualesquiera otros que se hayan proporcionado deberán satisfacer los requisitos funcionales y operacionales de la Recomendación V.24. Todos los circuitos de enlace proporcionados deberán estar debidamente terminados en el equipo terminal de datos y en el equipo de terminación del circuito de datos de conformidad con la Recomendación pertinente sobre las características (véase el § 3.5).

Nota 2 – Se requieren los circuitos de enlace 102a y 102b cuando se emplean las características eléctricas definidas en la Recomendación V.10, a velocidades de señalización de datos superiores a 20 kbit/s.

Nota 3 – No es necesario en los DTE que funcionan con DCE en el modo portadora continua.

Nota 4 – Este circuito podrá funcionar como circuito 108/1, o como circuito 108/2, según como se utilice (por el TE2 asociado).

Nota 5 – Queda en estudio la utilización de este circuito.

Nota 6 – Queda en estudio la utilización del circuito 113, ya que su aplicación está limitada por la naturaleza síncrona de la RDSI.

Nota 7 – Este circuito se utiliza con la función de adaptador de terminal de respuesta automática.

Nota 8 – Queda en estudio su empleo para pruebas en bucle.

3.5 *Características eléctricas/mecánicas de los circuitos de enlace*

3.5.1 *Interfaz básica usuario-red de la RDSI*

Las características eléctricas y mecánicas de la interfaz básica usuario-red de la RDSI se describen en los § 8 y 10 de la Recomendación I.430.

3.5.2 *Interfaz TE2/TA (DTE/DCE)*

3.5.2.1 *Velocidades inferiores o iguales a 19,2 kbit/s*

Se recomienda emplear características eléctricas conformes con la Recomendación V.28, junto con el plan de asignación de conectores y patillas especificado en ISO 2110.

Nota – Se señala a la atención de los fabricantes que el objetivo a largo plazo es sustituir las características eléctricas especificadas en la Recomendación V.28, y que la Comisión de Estudio XVII ha acordado que se proceda a

desarrollar una interfaz más eficaz, totalmente equilibrada, para las aplicaciones de la serie V, que minimice el número de circuitos de enlace (Recomendación V.230).

3.5.2.2 *Velocidades superiores a 19,2 kbit/s*

Se recomienda emplear características eléctricas conformes con la Recomendación V.10 y/o V.11, junto con el plan de asignación de conectores y patillas especificado en ISO 4902.

i) En lo que concierne a los circuitos 103, 104, 113, 114 y 115, los generadores y los receptores cumplirán la Recomendación V.11.

ii) En el caso de los circuitos 105, 106, 107 y 109, los generadores cumplirán la Recomendación V.10, o si no la Recomendación V.11. Los receptores cumplirán la Recomendación V.10, categoría 1, o de la Recomendación V.11, sin terminación.

iii) En el caso de todos los demás circuitos, se aplica la Recomendación V.10, con la configuración de los receptores especificada en la Recomendación V.10 para la categoría 2.

Como alternativa podrá utilizarse la interfaz definida en el apéndice II a la Recomendación V.35, junto con el plan de asignación de conectores y patillas especificado en ISO 2593.

3.6 *Condiciones de avería en los circuitos de enlace*

(Véase en el § 7 de la Recomendación V.28 la asociación de los tipos de detección de fallo del receptor.)

3.6.1 El DTE debe interpretar una condición de avería en el circuito 107 como una condición ABIERTO, según el tipo de detección de fallo 1.

3.6.2 El equipo de terminación del circuito de datos (DCE, *data circuit-terminating equipment*) debe interpretar una condición de avería en los circuitos 105 y 108 como una condición ABIERTO, según el tipo de detección de fallo 1.

3.6.3 Todos los demás circuitos no citados pueden utilizar los tipos de detección de fallo 0 ó 1.

4 Secuencia operativa

4.1 *Funcionamiento dúplex del TA*

Cuando se utiliza el TA para proporcionar un servicio de transmisión de datos dentro de la RDSI, la llamada se establece por una conexión a 64 kbit/s, mediante los procedimientos aplicables a la configuración de red y/o terminal considerada.

La disposición interna de las partes funcionales del TA y el DTE (con un tipo de interfaz conforme a la serie V) se sale del alcance de esta Recomendación. Se supone que se proporcionan medios para controlar la entrada y la salida del modo de transferencia de datos. Por ejemplo, se supone que existen medios para controlar los circuitos 108/1 (conecte el aparato de datos a la línea) o 108/2 (terminal de datos preparado) internamente, es decir, en la estación situada en las instalaciones del cliente. Sin embargo, para los fines de esta Recomendación, se supone el circuito 108/2, definido en la Recomendación V.24.

4.1.1 *Estado de reposo (o preparado)*

4.1.1.1 Durante el estado de reposo (o preparado) el TA (DCE) recibe del DTE lo siguiente:

Circuito 103 = 1 binario continuo

Circuito 105 = (véase la nota)

Circuito 108/1 = ABIERTO; circuito 108/2 = CERRADO

Nota – En muchos DTE dúplex, el circuito 105 está permanentemente en la condición CERRADO, o no existe. Cuando no existe, la función se pone en estado CERRADO en el TA. Véase el § 4.1.2.4 para los casos en los que un DTE dúplex puede operar el circuito 105.

4.1.1.2 Durante el estado de reposo (o preparado) el TA aplicará continuamente 1 binario a los canales B y D (es decir, todos los bits del cuadro 2/V.110 serán 1 binario).

4.1.1.3 Durante el estado de reposo (o preparado) el TA (DCE) transmitirá al DTE lo siguiente:

Circuito 104 = 1 binario continuo

Circuito 107 = ABIERTO

Circuito 106 = ABIERTO

Circuito 109 = ABIERTO

4.1.2 *Estado conexión del TA a línea*

4.1.2.1 Cuando se ha de conmutar el TA al modo datos, el circuito 108 tiene que estar CERRADO. La conmutación al modo datos hace que el TA transmita lo siguiente a la RDSI (véase el cuadro 2/V.110):

a) el patrón de sincronización de trama descrito en los § 2.1.3.1 y 2.2.1;

b) bits de datos = 1 binario

c) bits de situación S = ABIERTO y X = ABIERTO (CERRADO = 0 binario/ABIERTO = 1 binario)

Nota 1 – En este momento, el circuito 103 no está conectado al canal de datos (por ejemplo, la condición 1 binario de los bits de datos se genera dentro del TA).

Nota 2 – En la descripción siguiente sólo se discute el interfuncionamiento entre la interfaz TE2/TA (DTE/DEC) y las tramas de velocidad intermedia (cuadros 6a/V.110 a 6f/V.110) y la trama de 64 kbit/s de los cuadros 7a/V.110 a 7c/V.110. El segundo paso de la codificación y decodificación de la adaptación de velocidad y la multiplexión y demultiplexión de la interfaz usuario básica RDSI/red se tratan en las Recomendaciones I.460 e I.430, respectivamente.

4.1.2.2 En este momento (es decir, cuando se conmuta al modo datos), el receptor en el TA comenzará a buscar el patrón de sincronización de trama en el tren de bits recibido (véanse los § 2.1.3.1 y 2.2.1).

4.1.2.3 Cuando el receptor reconoce el patrón de sincronización de trama, hará que los bits S y X de las tramas transmitidas pasen a CERRADO (si el circuito 108 está CERRADO).

4.1.2.4 Cuando el receptor detecta que los bits de situación S y X están en la condición CERRADO realizará las siguientes funciones:

a) Puesta a CERRADO del circuito 107 hacia el DTE y el temporizador de parada T1.

Nota – Un DTE dúplex que posee y es capaz de operar el circuito 105 debe poder en todo momento poner ese circuito a CERRADO. Sin embargo, si no se ha puesto previamente a CERRADO, debe pasar a CERRADO en respuesta a la condición CERRADO del circuito 107.

b) Entonces el circuito 103 puede conectarse a los bits de datos de la trama. Sin embargo, el DTE debe mantener la condición de 1 binario hasta que el circuito 106 se ponga a CERRADO en la parte siguiente de la secuencia.

c) Puesta a CERRADO del circuito 109 y conexión de los bits de datos al circuito 104.

Nota – En este momento se recibe 1 binario por el circuito 104.

d) Después de un intervalo de *N* bits (véase el § 3.3) pondrá a CERRADO el circuito 106;

e) La transición del circuito 106 de ABIERTO a CERRADO hará que los datos transmitidos pasen de 1 binario al modo datos.

Si no se ha puesto a CERRADO el circuito 107, después de expirar el temporizador T1 se desconectará el TA según los procedimientos indicados en el § 4.1.4.

4.1.3 *Estado transferencia de datos*

4.1.3.1 Durante el estado transferencia de datos, existen las siguientes condiciones de circuito:

a) Los circuitos 105 (cuando existe), 106, 107, 108/1 ó 108/2 y 109 están en la condición CERRADO;

b) Los datos se transmiten por el circuito 103 y se reciben por el circuito 104.

4.1.4 *Modo desconexión*

4.1.4.1 Al terminar la fase de transferencia de datos, el DTE local indicará una petición de desconexión poniendo a ABIERTO el circuito 108, lo que provocará lo siguiente:

a) Los bits de situación S de la trama hacia la RDSI se pondrán a ABIERTO; los bits de situación X se mantienen en CERRADO;

b) El circuito 106 se pondrá a ABIERTO;

c) Los bits de datos de la trama se pondrán a 0 binario.

4.1.4.2 Si el circuito 108 está todavía CERRADO en el TA distante, dicho TA reconocerá la transición de los bits de situación de CERRADO a ABIERTO y de los bits de datos a 0 binario como una señal de desconexión y pasará los circuitos 107 y 109 a ABIERTO. Este DTE debe responder poniendo a ABIERTO el circuito 108 y pasando al modo desconectado. Se indicará la desconexión a través del protocolo de señalización del canal D de la RDSI. En ese momento, la interfaz DTE/DCE debe ponerse en el estado reposo (o preparado).

4.1.4.3 El TA de la estación que origina la petición de desconexión reconocerá la recepción de S = ABIERTO, o la pérdida de señales de alineación de trama, como un acuse de desconexión, pondrá en estado ABIERTO los circuitos 107 y 109 y pasará al modo desconectado. Se indicará la desconexión a través del protocolo de señalización del canal D de la RDSI. En ese momento, la interfaz DTE/DCE debe ponerse en el estado reposo (o preparado).

4.1.5 *Pérdida de sincronización de trama*

En el caso de pérdida de sincronización de trama, el TA tratará de resincronizar de la manera siguiente:

a) Se pone el circuito 104 en la condición 1 binario (a partir del modo datos).

b) Se pone a ABIERTO el bit de situación X de la trama transmitida.

c) El TA distante, al detectar el estado ABIERTO del bit de situación X, pondrá el circuito 106 a ABIERTO, lo que hará que el DTE ponga el circuito 103 en la condición 1 binario.

d) El TA local deberá tratar de resincronizarse a la señal entrante.

e) Si después de un intervalo de tres segundos, el TA local no puede conseguir la sincronización, enviará una petición de desconexión poniendo a ABIERTO todos los bits de situación de varias tramas (al menos tres), con los bits de datos puestos a 0 binario, y se desconectará luego poniendo el circuito 107 a ABIERTO y pasando al modo desconectado, como se indica en el § 4.1.4.2.

Nota – Los valores de tres segundos y tres tramas son provisionales y deben confirmarse o modificarse tras estudio ulterior.

f) Si se consigue la resincronización, el TA debe poner a CERRADO el bit de situación X hacia la estación distante.

g) Si se consigue la resincronización, el TA (que ha puesto a ABIERTO el circuito 106), debe después de un intervalo de *N* bits (véase el § 3.3), poner a CERRADO el circuito 106. Esto hará que el circuito 103 cambie del modo 1 binario al modo datos.

Nota – Durante un intento de resincronización, los circuitos 107 y 109 deben permanecer en CERRADO.

4.2 *Funcionamiento semidúplex del TA*

El establecimiento de una llamada de datos para el interfuncionamiento de DTE semidúplex equipados con interfaces conformes a las Recomendaciones de la serie V es idéntico al indicado en el § 4.1. La única diferencia entre el funcionamiento dúplex y el semidúplex es el control de los circuitos 105, 106 y 109, que se efectúa como se describe a continuación.

Nota – Esta es una aplicación única; por tanto, un TA previsto para explotación semidúplex no podrá interfuncionar con un DTE dúplex (TE2), sea éste conforme a las Recomendaciones de la serie V o a las de la serie X.

4.2.1 En un TA cuya disposición permita acomodar DTEs semidúplex, el circuito 109 estará bajo el control de los bits de situación SB de la trama entrante, de la manera siguiente:

a) Si en la interfaz local el circuito 109 está ABIERTO y el circuito 104 está en el estado 1 binario, el DTE puede hacer una «**petición de envío**» poniendo el circuito 105 a CERRADO.

b) El TA pondrá entonces a CERRADO los bits de situación SB de la trama transmitida, lo que a su vez pondrá el circuito 109 a CERRADO en la interfaz distante y conectará el circuito 104 al tren de bits de datos de la trama entrante.

c) Después de un intervalo de *N* bits (véase el § 3.3), el TA local pondrá el circuito 106 a CERRADO, lo que permitirá al DTE local transmitir datos por el circuito 103.

d) Al terminar la transmisión, el DTE local pondrá el circuito 105 a ABIERTO, lo que a su vez:

– pondrá a ABIERTO el circuito 106 en la interfaz local y volverá el circuito 103 al estado 1 binario,

– pondrá a ABIERTO los bits de situación SB, lo cual, a su vez, en el TA distante, pondrá el circuito 109 a ABIERTO y el circuito 104 en una condición 1 binario.

e) En este momento, el DTE distante es capaz de invertir la secuencia poniendo el circuito 105 a CERRADO.

4.3 *Llamada automática*

La correspondencia de los procedimientos de llamada automática y/o de respuesta automática conformes a la Recomendación V.25 y/o V.25 *bis* a los protocolos de señalización de canal D de la RDSI queda en estudio.

5 Relojes independientes de la red

Cuando se reciben señales de datos síncronas de hasta 19,2 kbit/s inclusive, procedentes del exterior de la RDSI (por ejemplo, a través de una unidad de interfuncionamiento de un módem/DTE de la RTPC), puede que los datos no estén sincronizados con la RDSI. Se utilizará el siguiente método para permitir la transferencia de estas señales de datos y la correspondiente información de temporización de bits, mediante la trama de 80 bits, hacia el TA de recepción. Dicha situación se producirá cuando se reciban señales, a través de una unidad de interfuncionamiento, procedentes de módems de datos en banda vocal por la RTPC analógica, donde se sincronizan los datos transmitidos del módem distante con el reloj del módem (caso normal en dichas aplicaciones). La tolerancia de frecuencia de dichos módems es de 100 ppm.

5.1 *Medición de diferencias de fase*

Se medirá la diferencia de fase entre las dos frecuencias siguientes:

i) R1 = 0,6 × la velocidad nominal intermedia (excepto cuando se utilizan bits de relleno; véase la nota), sincronizada con la RDSI;

ii) R2 = 0,6 × la velocidad nominal intermedia (excepto cuando se utilizan bits de relleno; véase la nota), derivada de y sincronizada con la temporización de bits recibida de la fuente síncrona distante, por ejemplo, un módem.

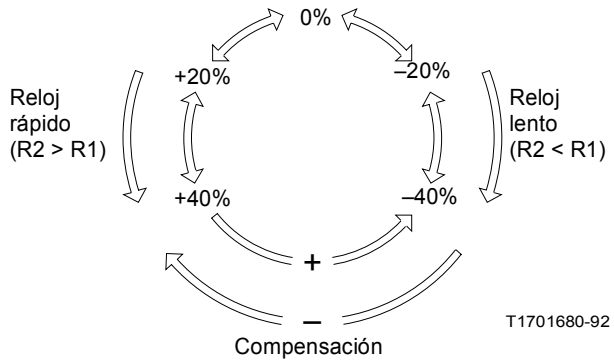
Nota – Los relojes R1 y R2 tienen nominalmente las velocidades intermedias de 4800, 9600 ó 19 200 Hz a 8 kbit/s, 16 kbit/s y 32 kbit/s, respectivamente.

Cuando se utilizan bits de relleno, en los casos de 7200 y 14 400 bit/s, la velocidad nominal de R1 y R2 será la misma que la velocidad binaria del usuario.

La compensación afectará a uno, un medio, un cuarto, o un octavo de un bit de datos de usuario, según el factor de repetición de bits.

En la figura 5/V.110 aparece un diagrama de estados del TA de transmisión, que muestra la fase de R2 con relación a R1. El cuadro 10/V.110 muestra la codificación de bits correspondiente.

La comparación de R1 y R2 dará una diferencia de fase con relación a R1, que se codificará como se indica en el cuadro 10/V.110. Se transmitirá el código de tres bits resultante en las posiciones E4, E5 y E6, que se utilizará para el control del reloj en el TA de recepción.



Nota 1 – Las mediciones de fase se expresan con relación a R1 por la fórmula: Fase = fase (R2) – fase (R1).

Nota 2 – La recepción de una combinación de bits que requiere un cambio ilegal de más de un estado provocará un cambio legal de un solo estado en el sentido adecuado.

Nota 3 – El estado inicial para el lado recepción y el lado transmisión del TA será 0%.

FIGURA 5/V.110

Diagrama de estado de sincronización por reloj independiente de la red

CUADRO 10/V.110

Codificación de bits E para la sincronización por reloj independiente de la red

Desplazamiento (en % del periodo de reloj R1 nominal a $n \times 4800$ bit/s, n = 1, 2 ó 4)	Codificación en la trama de 80 bits		
	E4	E5	E6
Nominalmente 0	1	1	1
+ 20	0	0	0
+ 40	0	0	1
– 40	0	1	0
– 20	0	1	1
Control de compensación			
Compensación positiva de un uno	1	0	1
Compensación positiva de un cero	1	0	0
Compensación negativa	1	1	0

Para evitar una fluctuación de fase continua entre posiciones de desplazamiento vecinas, se aplicará histéresis, según se indica a continuación:

Se cambiará el código de desplazamiento únicamente cuando la diferencia de fase medida entre R1 y R2 sea superior o inferior al 15% (del periodo de reloj de R1) de la diferencia indicada por el código de desplazamiento existente.

Ejemplo: la combinación de bits 000 indica una diferencia de fase nominal del 20%. Esta combinación de bits se cambiará a 001 cuando la diferencia de fase medida sea superior o igual al 35%, y a 111 cuando la diferencia de fase sea inferior o igual al 5%.

5.2 *Compensación positiva/negativa*

En la transición desde el estado +40% al estado –40%, debe transmitirse un bit D adicional de usuario en la trama de 80 bits, utilizando el bit E6 (compensación positiva). En el TA de recepción se insertará este bit adicional entre D24 y D25, según se muestra en el cuadro 2/V.110, inmediatamente después de los bits E.

En la transición del estado –40%, al estado +40%, se transmite una combinación de bits en la trama de 80 bits (E4, E5 y E6 = 1, 1, 0, respectivamente), indicando al TA de recepción que el bit D25 de la trama de 80 bits, habiéndose puesto a UNO, no contiene datos de usuario y debe suprimirse (compensación negativa).

5.3 *Codificación*

La codificación de la diferencia de fase medida para el control de reloj y el control de compensación positiva/negativa revoca la codificación de control del reloj.

6 Estado de intercambio de parámetros dentro de banda

Las capacidades proporcionadas y el funcionamiento en un estado de intercambio opcional de parámetros dentro de banda se describen en el apéndice I de esta Recomendación.

7 Facilidades de prueba

La provisión de bucles de mantenimiento queda en estudio, teniendo en cuenta las Recomendaciones I.603 y V.54.

ANEXO A

(a la Recomendación V.110)

Configuraciones de referencia

A.1 *Introducción*

Las figuras A-1/V.110 y A-2/V.110 muestran los dos modelos básicos de referencia en el desarrollo de la presente Recomendación, y proporcionan ejemplos interesantes de las formas en que puede utilizarse el adaptador de terminal. Se proporcionan simplemente como ayuda a la interpretación de la presente Recomendación y no deben considerarse en modo alguno restrictivas.

A.2 *Modelo de referencia del adaptador de terminal Rec. V.110*

La figura A-1/V.110 muestra el modelo de referencia básico para un adaptador de terminal Rec. V.110.

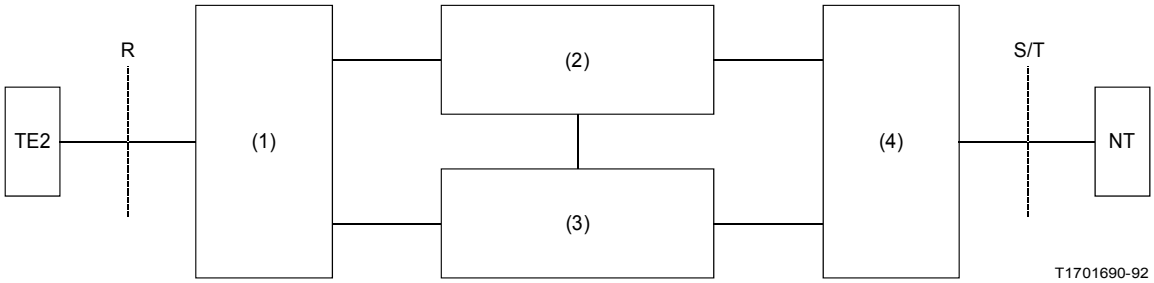
Los elementos (1), (2), (3) y (4) mostrados en la figura A-1/V.110 representan la funcionalidad necesaria de un adaptador de terminal. No se pretende que los elementos correspondan a unidades físicas separadas. Sin embargo, un adaptador de terminal no constituye necesariamente una unidad física única. Las funciones de estos elementos son:

1) Provisión de la capa 1, de acuerdo con las Recomendaciones V.24 y V.28 o con otras Recomendaciones aplicables y con ISO 2110 u otras normas aplicables, de la interfaz en el punto de referencia R.

2) Funciones TA específicas, incluida la adaptación de los datos del TE2 (velocidad y formato) para su transmisión por el canal B de una RDSI, así como suministro de información de control de los hilos de la interfaz R. Esta Recomendación abarca principalmente estas funciones.

3) Funciones de señalización de control de red, incluida la correspondencia de señales de control de llamada (acorde con la Recomendación V.25 *bis* u otras normas aplicables) en la interfaz R con señales (según la Recomendación Q.931) que se transmitirán por el canal D a través de la interfaz S/T.

4) Provisión de la capa 1, de acuerdo con la Recomendación I.430, de la interfaz en los puntos de referencia S ó T.



NT Terminación de red (*network termination*)
TE2 Equipo terminal de datos (DTE) con un interfaz que cumple la Recomendación V.24
(1) Funciones del interfaz R (según las Recomendaciones V.24, V.28, etc.)
(2) Funciones de TA específicas (por ejemplo, adaptación de velocidad de datos)
(3) Funciones de señalización de acceso de control (por ejemplo, señalización acorde con las Recomendaciones Q.921 y Q.931, llamada automática según la Recomendación V.25*bis*)
(4) Funciones de capa 1 de la interfaz S/T (según la Recomendación I.430)

FIGURA A-1/V.110

Modelo de referencia del adaptador de terminal

A.3 *Tipo de adaptación de terminal*

A.3.1 *Adaptador de terminal – tipo A (TA-A)*

El TA-A proporciona funciones de control de llamada manual y las funciones necesarias para transferencia de datos. Se incluyen las siguientes funciones de transferencia de datos:

a) conversión de las características eléctricas, mecánicas, funcionales y procedimentales de los interfaces conformes a la serie V, a las características requeridas por una RDSI en los puntos de referencia S y/o T, como se indica en el § 3.5;

b) adaptación de las velocidades de señalización de datos de la serie V a la velocidad de canal B 64 kbit/s, como se indica en los § 2.1, 2.2 y 2.3;

c) sincronización de extremo a extremo de la entrada a la fase de transferencia de datos y la salida de la misma, como se indica en el § 4.

El adaptador de terminal TA-A puede realizarse utilizando un TE1 físicamente separado, para proporcionar la función de señalización de control de red (unidad (3) en la figura A-1/V.110), o bien la función puede formar parte de una realización práctica integrada. La función permite el establecimiento de conexiones de datos cuando se utiliza el servicio portador a 64 kbit/s sin restricciones en modo circuito. La función incluye la posibilidad de establecer conexiones vocales y de datos cuando se utiliza para la palabra ya sea el servicio portador de 64 kbit/s en modo circuito utilizable para la transferencia de información vocal o el servicio portador de 64 kbit/s en modo circuito utilizable para la transferencia de información de audio a 3,1 kHz, y, para datos, el servicio portador a 64 kbit/s en modo circuito sin restricciones simultáneamente por dos canales B.

A.3.2 *Adaptador de terminal – tipo B (TA-B)*

El TA-B incluye, además de las funciones proporcionadas por un TA-A, las funciones de correspondencia necesarias para convertir los procedimientos de llamada automática y/o respuesta automática de las Recomendaciones V.25 y V.25 *bis* al protocolo de señalización del canal D de la RDSI. Esta funcionalidad adicional se encuentra en la unidad funcional (3), de la figura A-1/V.110. El adaptador de terminal de tipo B ha de utilizarse con el servicio portador sin restricciones a 64 kbit/s.

La necesidad de disposiciones que incluyan la unidad funcional (3) de la figura A-1/V.110 para la realización del adaptador de terminal de tipo B quedan en estudio.

Nota – Referencia a la utilización del término «portador sin restricciones». Durante un periodo intermedio, algunas redes pueden soportar únicamente capacidad de transferencia de información digital de señales sin restricciones a 64 kbit/s; es decir, capacidad de transferencia de información únicamente restringida por el requisito que no se permiten los octetos todos ceros. Dichas redes pueden ofrecer servicios portadores con capacidades de transporte restringidas.

A.4 *Tipos de conexiones de extremo a extremo*

Las funciones de adaptador de terminal descritas en esta Recomendación tienen en cuenta los tipos de conexiones de extremo a extremo mostrados en la figura A-2/V.110. La figura ilustra los casos de interfuncionamiento considerados en esta Recomendación de la manera siguiente:

TE2 serie V con TE2 serie V

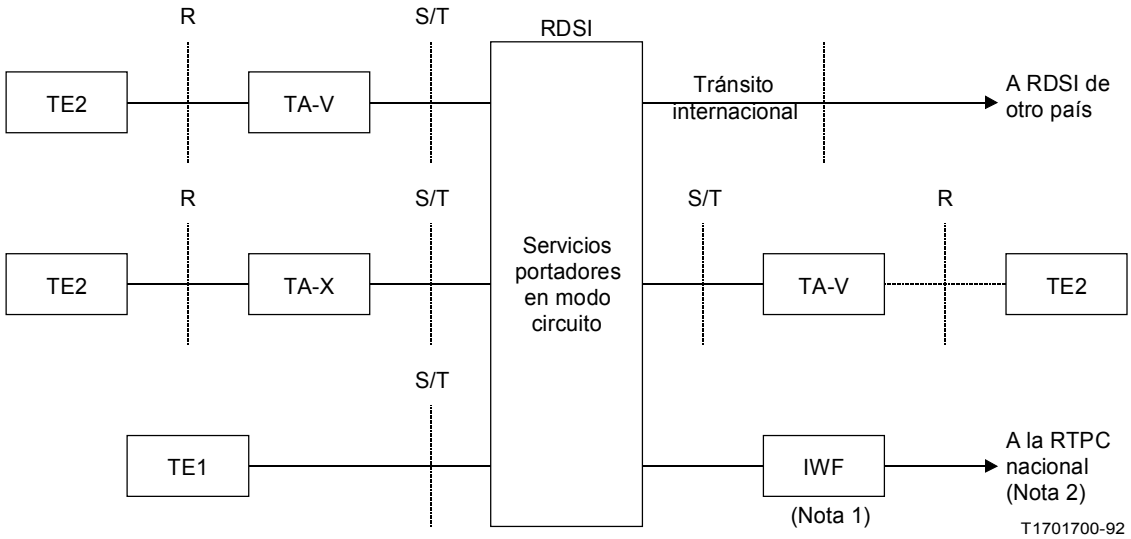
TE2 serie V con TE2 X.21

TE2 serie V con TE1

TE2 serie V con DTE serie V en RTPC mediante una función de interfuncionamiento (IWF, *interworking function*).

Nota – La adaptación de terminales por medio de la conexión de TE2 equipados de módem al lado analógico de un códec para permitir el uso de capacidades portadoras a 3.1 kHz, no forma parte de esta Recomendación.

El interfuncionamiento con las RTPC puede proporcionarse basándose en la interconexión de líneas de enlace mediante funciones de interfuncionamiento (IWF) (nota 1 de la figura A-2/V.110). Las conexiones de referencia ilustradas en la figura A-2/V.110 no contemplan una conexión directa entre una RDSI de un país y una red telefónica pública conmutada (RTPC) de otro país a través de una función de interfuncionamiento proporcionada por la red en el primer país. Sin embargo, el acceso a los países que carecen de RDSI podría hacerse mediante las conexiones internacionales RTPC normales.



IWF Función de interfuncionamiento
TA-V Función de adaptador de terminal (DTE con interfaz conforme con las Recomendaciones de la serie V)
TA-X Función de adaptador de terminal (DTE con interfaz conforme con las Recomendaciones X.21 y X.21 *bis*). Véase la Recomendación X.30/I.461

Nota 1 – La ubicación de esta función de interfuncionamiento se trata en la Recomendación I.510 y los requisitos generales en las Recomendaciones I.515 e I.530. La necesidad de una Recomendación que considere las necesidades detalladas de dicha función de interfuncionamiento queda en estudio.

Nota 2 – Para acceso nacional a terminales no pertenecientes a la RDSI o acceso internacional RTPC de países que carecen de RDSI.

FIGURA A-2/V.110

Conexiones de referencia de red

ANEXO B

(a la Recomendación V.110)

Lista por orden alfabético de las abreviaturas contenidas en esta Recomendación

CFI	Indicación de fallo de llamada (*call failure indication*)
CRI	Petición de llamada con identificación (*call request with identification*)
CRN	Petición de llamada con número (*call request with number*)
DC1	Control de dispositivo uno (*device control one*)
DC3	Control de dispositivo tres (*device control three*)
DCE	Equipo de terminación del circuito de datos (*data circuit-terminating equipment*)
DTE	Equipo terminal de datos (*data terminal equipment*)
DTR	Terminal de datos preparado (*data terminal ready*)
IA5	Alfabeto internacional N.° 5 (*International Alphabet No. 5*)
IPE	Intercambio de parámetros en banda (*in-band parameter exchange*)
IWF	Función de interfuncionamiento (*interworking function*)
Mn	Módem (*modem*)
MNT	Mantenimiento (*maintenance*)
NIC	Reloj independiente de la red (*network independent clock*)
NT	Terminación de red (*network termination*)
PARAM-X	Parámetro X (*parameter X*) (X = 0, 1, 2, 3, 4)
RA	Velocidad de adaptación (*rate adaption*)
RD	Recepción de datos (*received data*)
RDI	Red digital integrada
RTPC	Red telefónica pública conmutada
TA	Adaptador de terminal (*terminal adaptor*)
TD	Transmisión de datos (*transmitted data*)
TE	Equipo terminal (*terminal equipment*)
TE1	Equipo terminal de tipo 1 (*terminal equipment type 1*)
TE2	Equipo terminal de tipo 2 (*terminal equipment type 2*)
TH	Umbral (*threshold*)
Tn	Temporizador n (*timer n*) (n = 1, 2, 3)

APÉNDICE I

(a la Recomendación V.110)

Intercambio de parámetros dentro de banda

I.1 *Introducción*

Durante la evolución de la RDSI, existirán durante un periodo considerable:

- DTE con interfaces del tipo de la serie V, que han de conectarse a una RDSI mediante adaptadores de terminal, y
- requisitos para el interfuncionamiento entre los DTE/TA conectados a RDSI, que se interconectan con instalaciones que no proporcionan todas las capacidades de señalización fuera de banda de la RDSI necesarias para soportar el intercambio de parámetros entre adaptadores de terminal.

Considerando que la Recomendación I.530 define el interfuncionamiento entre una RDSI y una RTPC en general, que la Recomendación I.515 describe el intercambio de parámetros para el interfuncionamiento entre RDSI y redes existentes, el procedimiento específico a utilizar para el intercambio de parámetros dentro de banda (IPE, *in-band parameter exchange*) en el contexto de los adaptadores de terminal según la presente Recomendación es el que se describe en este apéndice. Este procedimiento es coherente con las Recomendaciones I.530 e I.515.

Dicho procedimiento mejora la capacidad del adaptador de terminal de la Recomendación V.110 para soportar:

- la transferencia de información de extremo a extremo necesaria para la comprobación de compatibilidad de las llamadas de datos;
- un intercambio de información de parámetros de adaptadores de terminal; y
- un intercambio de información relativa a operaciones de mantenimiento.

I.2 *Definiciones*

Para el IPE, que se describe en este apéndice, se aplican las definiciones siguientes. Estas definiciones se ordenan lógicamente para reducir al mínimo las referencias más adelante.

I.2.1 **TA**

Adaptador de terminal.

I.2.2 **TA llamante**

TA que solicita el establecimiento de la conexión.

I.2.3 **TA llamado**

TA que acepta la conexión.

I.2.4 **TA originador**

TA encargado de iniciar el siguiente intercambio de información de parámetros. Inicialmente el TA llamante asume el papel de TA originador.

I.2.5 **TA contestador**

TA no encargado de iniciar el siguiente intercambio de información de parámetros. Inicialmente el TA llamado asume el papel de TA contestador.

I.2.6 **información de parámetros**

Información de protocolo de adaptación de terminal, parámetros del TA, y (opcionalmente) información de mantenimiento.

I.2.7 **bloque de parámetros**

Conjunto completo de información de parámetros estructurada en grupos de mensajes que cada TA transfiere hacia el otro durante cada intercambio de parámetros.

I.2.8 **grupo de mensajes**

Disposición de octetos basada en una secuencia repetida de octetos de instrucciones seguida de una serie de tres parejas de octetos de datos BAJO-ALTO. Cada grupo de mensajes transfiere un octeto de la información de parámetros.

I.2.9 **secuencia de octetos de instrucciones**

Transmisión repetida de al menos 32 octetos de instrucciones transmitidos sin intervalo para canales a 64 kbit/s sin y con restricciones. En caso de IPE asíncrono, la secuencia puede interrumpirse dentro de los límites de los procedimientos.

I.2.10 **series de parejas de octetos de datos BAJO-ALTO**

Transmisión de seis octetos agrupados en tres parejas de octetos de datos BAJO-ALTO, transmitiéndose el octeto de datos BAJO de cada pareja antes que el octeto de datos ALTO. Los seis octetos se transmiten sin intervalo para canales a 64 kbit/s sin y con restricciones. En caso de IPE asíncrono, la transmisión de los seis octetos puede interrumpirse, dentro de los límites de los procedimientos.

I.2.11 **verificación**

Establecimiento de la validez de una parte de los datos según los procedimientos de tratamiento de errores especificados.

I.3 *Visión global*

El intercambio de parámetros dentro de banda (IPE) descrito en este apéndice se basa en la transferencia de información de parámetros dentro del tren de datos de usuario de una conexión establecida. Se han seleccionado velocidades específicas de IPE para cubrir la aplicación del IPE a conexiones basadas en canales de 64 kbit/s sin restricciones, canales de 64 kbit/s con restricciones y canales a velocidades intermedias. En el IPE a velocidades diferentes de 64 kbit/s se aplica adaptación de velocidad según la presente Recomendación al tren de datos que contiene la información de parámetros.

En caso de IPE dentro de canales a velocidad intermedia, es necesario primero conseguir sincronización de trama según la presente Recomendación antes de que pueda comenzar el intercambio. La información de parámetros se transfiere en bloques de parámetros durante de uno o más intercambios entre los dos TA. La estructura de los bloques se basa en grupos de mensajes, que contienen una secuencia de octetos de instrucciones que identifican la información transportada en el grupo de mensajes, y una serie de parejas de octetos de datos BAJO-ALTO de carácter general que transportan la información. Los octetos de instrucciones se transmiten siempre en una secuencia repetida de al menos 32 octetos que permiten la utilización de técnicas de tratamiento de errores por persistencia. Las parejas de octetos de datos BAJO-ALTO se transmiten siempre en una serie de tres para permitir la utilización de técnicas de recuperación tras errores de votación por mayoría.

Después del primer intercambio de parámetros, el TA llamado determina si el intercambio de parámetros ha tenido éxito. Si es así, ambos TA prosiguen al estado de transferencia de datos directamente, a menos que la velocidad de transferencia de datos acordada exija primero resincronización a una nueva velocidad intermedia según la presente Recomendación. Después del primer intercambio, y de cada intercambio posterior, se transfiere la responsabilidad de determinar el éxito del intercambio, a fin de permitir que la negociación de parámetros avance gradualmente. Se transfiere también información de situación durante el IPE para permitir que ambos TA supervisen la progresión del intercambio. Si en cualquier momento uno de los TA concluye que no puede properar un intercambio de parámetros, el TA debe liberar la conexión.

Se especifica el interfuncionamiento con TA que no soportan IPE.

I.4 *Configuración de referencia*

La figura I-1/V.110 proporciona un ejemplo de escenario para un procedimiento IPE. Se ilustra la conexión de RDSI que utiliza la conectividad de las redes existentes. Dada la evolución hacia una capacidad RDSI internacional ubicua, la conexión de islas RDSI utilizará frecuentemente capacidades de red existentes. En la figura I-1/V.110 se muestran dos alternativas. Cualquiera de las disposiciones indicadas puede existir, aunque el uso de «conectividad digital» basada en la red digital integrada (RDI) existente tiene muchas ventajas, incluida la evitación de la

necesidad de funciones de interfuncionamiento de capa 1. Sin embargo, la RDI no tiene la capacidad de señalización RDSI, lo que hace necesario un procedimiento IPE. Se requiere la capacidad IPE para permitir que los TA comunicantes intercambien parámetros, así como para realizar otras operaciones tales como funciones de mantenimiento. Aun cuando se dispone de la capacidad de señalización RDSI, puede utilizarse capacidad IPE para proporcionar intercambio de parámetros mejorado.

I.5 *Procedimientos*

I.5.1 *Generalidades*

En el § I.5 se describen los procedimientos que permiten a un TA intercambiar parámetros e información de mantenimiento dentro de banda, utilizando mensajes dentro del tren de datos de usuario.

Una vez establecida la llamada, se inicia el IPE a una de las cuatro velocidades de datos de usuario del cuadro I-1/V.110. Se recomienda que, cuando sea posible, el IPE se realice utilizando la velocidad 64 kbit/s sin/con restricciones. Si el TA no es capaz de arrancar a esta velocidad, se utiliza la velocidad intermedia por defecto apropiada. Los canales a velocidad intermedia por defecto, se seleccionan según la Recomendación para el funcionamiento con tren único descrito en la Recomendación I.460. La multiplexión de subvelocidades no puede soportarse hasta que haya concluido el IPE.

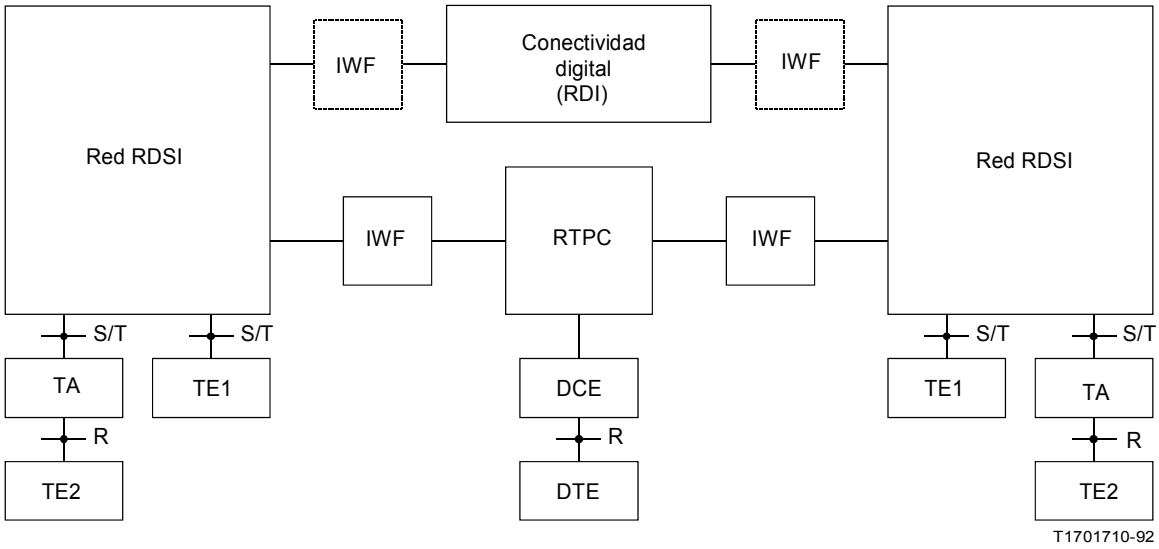


FIGURA I-1/V.110

Configuración de referencia

La velocidad final de transferencia de datos no es limitada por la elección de la velocidad de usuario de IPE. Por tanto, es posible que un IPE a 4,8 kbit/s asíncrono, por ejemplo, llegue a un acuerdo para utilizar 64 kbit/s sin restricciones durante el estado transferencia de datos. En el IPE a velocidades diferentes de 64 kbit/s se aplica adaptación de velocidad conforme con la presente Recomendación, al tren de datos de usuario que contiene la información IPE. Para evitar la desconexión involuntaria al utilizar una adaptación de velocidad conforme con la presente Recomendación, es necesario evitar la condición de S = ABIERTO, X = CERRADO y poner todos los bits de datos a CERO. Esto se consigue mediante la utilización de caracteres asíncronos con un bit de parada y poniendo permanentemente el bit 8 de todos los octetos a UNO.

El § I.5.2 describe cómo se inicia el IPE, con los procedimientos del propio IPE descritos en el § I.5.3. Si el intercambio de parámetros conduce a la selección de una velocidad de datos basadas en una velocidad intermedia diferente de la utilizada para el IPE, se necesita resincronización. Los procedimientos resincronización y transferencia

de datos figuran respectivamente en el § I.5.4 y el § I.5.5. En el § I.5.6 figuran los procedimientos de interfuncionamiento con un TA que no soporta IPE. En el § I.5.7 se describen los procedimientos asociados con el mantenimiento. El § I.5.8 define la reentrada en el IPE desde el estado transferencia de datos, y el § I.5.9 proporciona los procedimientos de protección contra a errores y su tratamiento. En el § I.6 se indican las codificaciones de los mensajes, en el § I.7 figuran los valores de los temporizadores y en el § I.8 los diagramas de transición entre estados.

CUADRO I-1/V.110

Selección de la velocidad de usuario de IPE

Velocidad intermedia IPE	Velocidad de usuario IPE
Sin/con restricciones (64 kbit/s)	56 kbit/s
Canal de velocidad intermedia 32 kbit/s	19,2 kbit/s asínc.
Canal de velocidad intermedia 16 kbit/s	9,6 kbit/s asínc.
Canal de velocidad intermedia 8 kbit/s	4,8 kbit/s asínc.

I.5.2 *Iniciación del intercambio*

Un TA de IPE requiere una bandera de memoria local (bandera de reentrada) para controlar la reentrada en el IPE desde el estado transferencia de datos.

Durante el estado inactivo, el TA transmitirá UNOs continuos al canal B (véase el § I.8). Una vez establecida una conexión, ambos TA iniciarán el intercambio de parámetros a la velocidad de usuario seleccionada y pondrán la bandera de entrada a CERO. Antes de comenzar el intercambio de parámetros ambos TA arrancan el temporizador T2 y pueden enviar repetidos octetos de situación REPOSO (véase el § I.6.5).

En caso de que los TA trabajen a diferentes velocidades de usuario IPE, se seguirá el siguiente procedimiento:

– durante la primera mitad del periodo T2, el TA llamado intenta únicamente adaptarse a la velocidad IPE del TA llamante antes de transmitir su intercambio inicial de información;

– durante la segunda mitad del periodo T2, el TA llamante intenta únicamente adaptarse al TA llamado, y retransmite el intercambio inicial de información a la velocidad de usuario del TA llamado.

Si el temporizador T2 expira antes de que se haya recibido un bloque de parámetros completo, ambos TA comenzarán la transferencia de datos utilizando sus parámetros por defecto.

En el caso de las velocidades de usuario 4,8, 9,6 ó 19,2 kbit/s, el TA finaliza primero el procedimiento de sincronización de trama descrito en la presente Recomendación, con los cambios que se detallan a continuación:

a) el transmisor envía tramas hacia su par con la información de situación S = ABIERTO y X = ABIERTO y entra en el estado esperando sincronización-intercambio de parámetros (estado 6);

b) cuando el TA reconoce el patrón de sincronización de trama en el estado esperando sincronización-intercambio de parámetros (estado 6), verifica la información de situación recibida y entra entonces en el estado adecuado, en la forma coordinada siguiente:

   – transferencia de datos (estado 4), al recibir S = CERRADO y X = CERRADO (véase el § I.5.6),

   – intercambio IPE por defecto (estado 5), al recibir S = ABIERTO y X = ABIERTO,

   – intercambio de parámetros (estado 7), al recibir S = ABIERTO y X = CERRADO (véase el § I.5.3);

c) cuando el TA se encuentra en el estado intercambio IPE por defecto (estado 5), transmitirá tramas con la información de situación S = ABIERTO y X = CERRADO y verificará entonces la información de estados recibida y entrará en el estado adecuado, en la forma coordinada siguiente:

   – transferencia de datos (estado 4), al recibir S = CERRADO y X = CERRADO (véase el § I.5.6),

   – intercambio de parámetros (estado 7), al recibir S = ABIERTO y X = CERRADO (véase el § I.5.3).

En el caso de las velocidades de usuario 56 ó 64 kbit/s no existe necesidad de sincronización de trama.

I.5.3 *Intercambio de parámetros*

I.5.3.1 *Alineación de octetos*

En el caso de las velocidades de usuario 4,8 9,6 ó 19,2 kbit/s, cada octeto del mensaje de intercambio de parámetros se transporta como un único carácter de arranque-parada (véase el § I.6.1). En el caso de las velocidades de usuario 56 ó 64 kbit/s se utilizará alineación de octetos proporcionada por la red.

I.5.3.2 *Transferencia de parámetros*

La correcta interpretación de este punto exige una observancia cuidadosa de las definiciones indicadas en el § I.2, en particular del significado de una «secuencia de octetos de instrucciones» (I.2.9) y de una «serie de parejas de octetos de datos BAJO-ALTO» (§ I.2.10). En los § I.5.9 y § I.6 figura más información detallada.

Después de establecerse la conexión, el TA llamante asume el papel de TA originador y el TA llamado el papel de TA contestador.

El TA originador comienza arrancando el temporizador T1 y transmitiendo una secuencia de octetos de instrucciones XARRANQUE (véase § I.6.3). Después de verificar la recepción de los octetos de instrucciones XARRANQUE, el TA contestador arranca el temporizador T1 y comienza la transferencia de parámetros como se describe a continuación. Una vez que el TA originador ha verificado la recepción del octeto de instrucciones VERSIÓN RA (al comienzo de la transferencia de parámetros) procedente del TA contestador, el TA originador comienza igualmente la transferencia de parámetros de la misma manera. La figura I-2/V.110 ilustra la secuencia normal de eventos durante el intercambio de parámetros.

La transferencia de parámetros comienza con la transmisión de una secuencia de octetos de instrucción VERSIÓN RA seguida de una serie de parejas de octetos de datos BAJO-ALTO que contienen el identificador de adaptación de velocidad (véase el § I.6.2). Directamente después de la transmisión del identificador de adaptación de velocidad, prosigue la transferencia con los propios parámetros (PARAM, *parameters*)en cincos grupos: PARAM-0 a PARAM-4 (véase el § I.6.4), transmitidos en orden ascendente. Cada grupo comienza con la transmisión de una secuencia del octeto de instrucción PARAM apropiado, seguido de una serie de parejas de octetos de datos BAJO-ALTO que transportan los parámetros. Al finalizar la transferencia de información de parámetros, ambos TA envían octetos de situación RELLENO hasta la siguiente etapa del intercambio de parámetros. La transmisión del bloque de parámetros completo se realizará dentro del periodo T2.

Después de recibir y procesar la adaptación de velocidad y la información de parámetros, el TA contestador determina si los parámetros intercambiados en ambas direcciones son compatibles, o si pueden adaptarse a los parámetros del TA originador. En cualquier caso, el intercambio ha tenido éxito y se siguen los procedimientos descritos en el § I.5.3.3. Si los parámetros no fueran compatibles y el TA contestador decidiera proseguir, asumiría entonces el papel de TA originador y reiniciaría el intercambio de parámetros con la transmisión de una secuencia de octetos de instrucción XARRANQUE. Por tanto, los procedimientos de transferencia de parámetros prosiguen como se describió anteriormente, pero con los papeles de originador y contestador llevados a cabo por los TA contrarios. En el primer intercambio, el TA llamado debe intentar adaptarse a los parámetros del TA llamante. Cuando continúa el intercambio, el nuevo TA originador debe intentar, en la medida posible, desplazar los valores de sus siguientes parámetros transmitidos hacia los valores de los recibidos previamente. Si cada TA determina que no existe ninguna razón para proseguir el intercambio de parámetros, se siguen los procedimientos descritos en el § I.5.3.4.

La información de parámetros sigue intercambiándose de esta forma, con la inversión alternada de los papeles del TA originador y del contestador hasta que el resultado tenga éxito o expire el temporizador.

Para que no se degrade el servicio ofrecido con respecto al prestado sin IPE, un TA debe conectarse utilizando sus parámetros por defecto hasta que expire el temporizador T1. Esto no impide que cualquiera de los TA inicie la desconexión en cualquier momento.

I.5.3.3 *Intercambio con éxito*

Se considera que un intercambio de parámetros ha tenido éxito cuando el último conjunto de parámetros de TA transferidos en ambos sentidos son compatibles, o cuando el TA contestador puede adaptarse a los parámetros del TA originador. El TA contestador notificará al TA originador el éxito del intercambio antes de proseguir; esta notificación se realiza mediante la transmisión de una secuencia de octetos de situación PREPARADO. Ambos TA pondrán la bandera de reentrada a UNO. En cualquier caso, los dos TA proseguirán hacia el estado transferencia de datos (véase el § I.5.5.1) a menos que se necesite sincronización a una nueva velocidad intermedia (véase el § I.5.4).

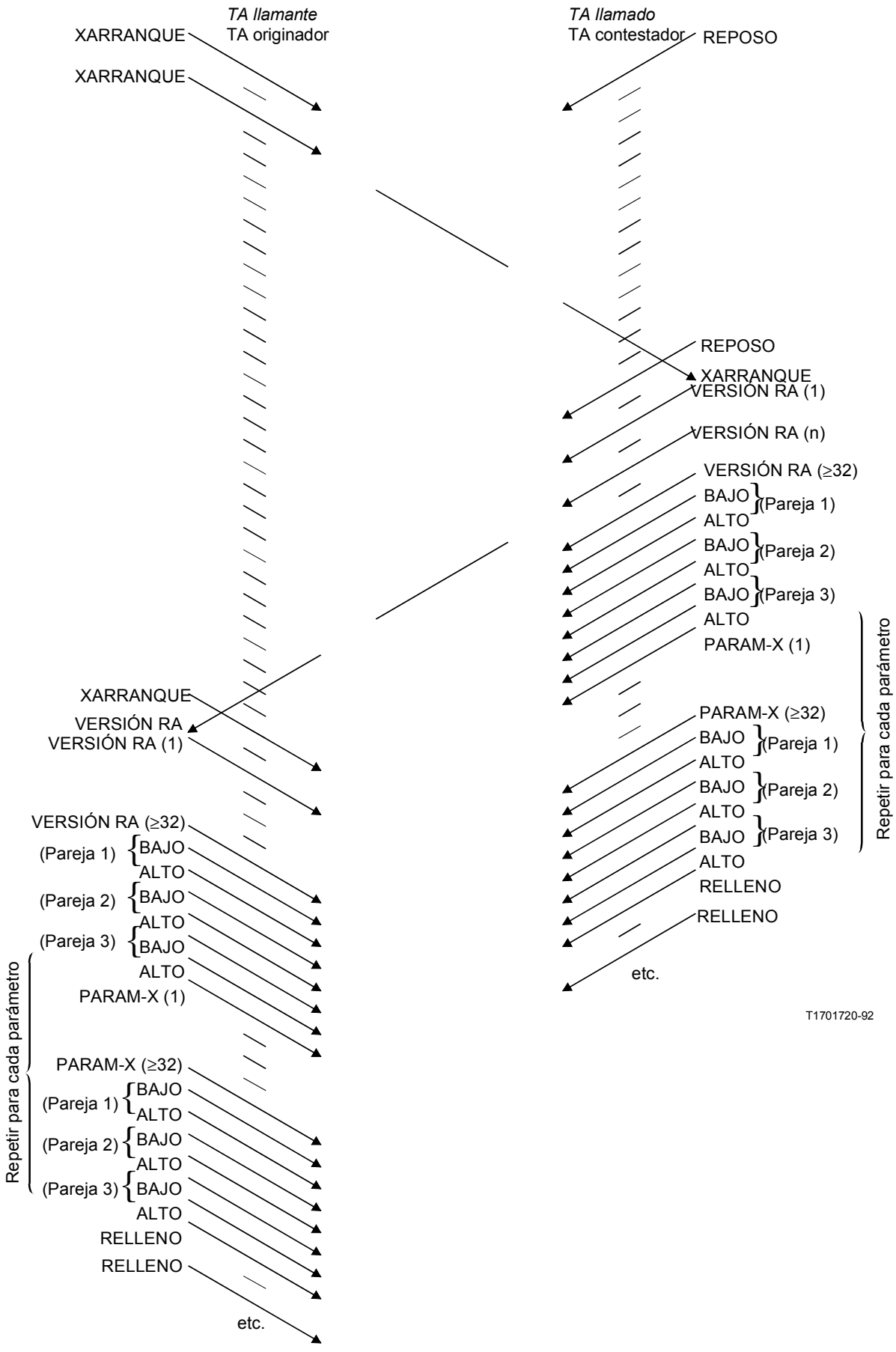


FIGURA I-2/V.110

Secuencia inicial de eventos durante un intercambio de parámetros

I.5.3.4 *Intercambio sin éxito*

Si en cualquier momento del intercambio, el TA concluye que no puede lograrse un intercambio de parámetros con éxito o que los protocolos de adaptación de velocidad no son compatibles, el TA debe liberar la conexión.

I.5.4 *Resincronización a una nueva velocidad intermedia*

Si el resultado del IPE consiste en la selección de una velocidad de datos de usuario que requiere una nueva velocidad intermedia, se necesitará resincronización, y el TA entra en el estado esperando resincronización (estado 8). Mientras se encuentra en este estado, el transmisor del TA enviará tramas con S = ABIERTO y X = ABIERTO hacia el TA par en el nuevo canal de velocidad intermedia acordado. Las posiciones por defecto del canal de velocidad intermedia se corresponden con las recomendadas para el funcionamiento con tren único en la Recomendación I.460.

Al mismo tiempo, el receptor del TA comenzará buscando el patrón de sincronización de trama en el canal de subvelocidad seleccionado. Cuando el TA reconozca el patrón de sincronización de trama, verificará la información de situación recibida y entrará en el estado adecuado, en la forma coordinada siguiente:

– transferencia de datos (estado 4), al recibir S = CERRADO y X = CERRADO (véase el § I.5.6);

– sin intercambio (estado 9), al recibir S = ABIERTO y X = ABIERTO.

Cuando el TA se encuentra en el estado sin intercambio (estado 9), transmitirá tramas con la información de situación S = CERRADO y X = CERRADO, y entrará en el estado transferencia de datos (estado 4) al recibir S = CERRADO y X = CERRADO.

I.5.5 *Transferencia de datos*

I.5.5.1 *Transición al estado transferencia de datos*

La entrada en el estado transferencia de datos debe llevarse a cabo de forma coordinada, como se indica en la presente Recomendación, por parte de ambos TA después de haber dado tiempo suficiente para permitir el tratamiento de la información de parámetros.

I.5.5.2 *El estado transferencia de datos*

Los procedimientos al entrar en el estado transferencia de datos (estado 4) y los valores de la información de situaciones S y X en caso de velocidades de datos inferiores a 56 kbit/s se describen en la presente Recomendación .

I.5.6 *Interfuncionamiento con un TA que no soporta el IPE*

Un TA podría decidir evitar el IPE; por ejemplo, cuando se utiliza una disposición preconfigurada, o cuando el intercambio de parámetros puede efectuarse por señalización fuera de banda. En esta situación, un TA que soporta IPE puede recibir información de situación verificada S = CERRADO y X = CERRADO, haciendo que el TA entre directamente en el estado transferencia de datos (véase el § I.8).

Un TA que no soporta el IPE puede recibir tramas que contengan la información de estado S = ABIERTO y X = CERRADO procedente de su par. En esta situación el TA que no soporta el IPE puede continuar la transmisión de la información de estado S = ABIERTO y X = ABIERTO, o cambiar al estado de transferencia de datos y transmitir la información de estado S = CERRADO y X = CERRADO. Ambos casos conducirán a entrar en el estado transferencia de datos sin IPE (véase el § I.8).

En caso de IPE a 64 kbit/s sin o con restricciones, o en el caso de un TA que continúa transmitiendo la información de situación S = ABIERTO y X = ABIERTO, el temporizador T2 garantiza que el servicio no se ha degradado con respecto al prestado sin IPE (véase el § I.8).

I.5.7 *Mantenimiento*

Una llamada de mantenimiento (MTN, *maintenance*) del TA se realiza indicando en PARAM-0 que el TA llamante requiere el soporte MNT y haciendo que siga directamente a la transferencia de parámetros un grupo de mensajes MANTENIMIENTO que identifique la función requerida (véase el § I.6.6). Un TA que soporta MNT indicará en PARAM-0 que el soporte MNT se encuentra disponible. Cuando un TA llamante solicita una función MNT, el TA llamado capaz de soportar MNT acusará recibo de la petición iniciando un intercambio subsiguiente de parámetros que incluya al final el grupo idéntico de mensajes MANTENIMIENTO, antes de proseguir directamente invocando la función MNT requerida.

Una llamada MNT con éxito que no requiera temporizador se termina mediante la liberación de la llamada por cualquiera de los TA. Una llamada MNT con éxito que requiera temporizador devuelve el TA llamado al estado inactivo al expirar el temporizador T3 o al estado nulo después de la desconexión.

Un TA que no soporta MNT indicará en el PARAM-0 del intercambio inicial que no se proporciona ningún soporte MNT, y debe liberar la conexión antes del intercambio inicial de parámetros al recibir la llamada MNT.

I.5.8 *Reentrada en IPE desde el estado transferencia de datos*

Los bucles cerrados de prueba de esta Recomendación se refieren a las Recomendaciones de la serie I.600. La principal aplicación de esta facilidad consiste en proporcionar un mecanismo que permita el establecimiento de un bucle cerrado a distancia para fines de mantenimiento sin desconectar el equipo en el trayecto establecido. Este mecanismo puede utilizarse en general igualmente para entrar de nuevo en IPE.

Este mecanismo no se aplica a los tipos de conexión de 64 kbit/s sin restricciones o de 64 kbit/s con restricciones, ni cuando la velocidad durante la transferencia de datos es 64 kbit/s, 56 kbit/s ó 48 kbit/s.

Si se requiere reentrada en IPE y la bandera de reentrada tiene el valor UNO, el TA iniciador entra en el estado de esperando reentrada en IPE (estado 10) y transmite S = ABIERTO, X = CERRADO y D = REPOSO. La entrada en IPE para establecer un bucle de prueba 4 será iniciada únicamente por un TA llamante.

La recepción de S = ABIERTO, X = CERRADO y D = REPOSO hará que un TA en el estado 4 reentre en el estado intercambio de parámetros (estado 7) a la velocidad de usuario IPE definida en el § I.5.1, que tenga la misma velocidad intermedia que la utilizada para la transferencia de datos.

La recepción de S = ABIERTO, X = CERRADO y D = REPOSO hará que un TA iniciador reentre en el estado intercambio de parámetros (estado 7) a la velocidad de usuario IPE definida en el § I.5.1, que tenga la misma velocidad intermedia que la utilizada para la transferencia de datos.

I.5.9 *Protección contra errores y su tratamiento*

Se requiere la protección contra errores y su tratamiento para superar la posibilidad de corrupción de datos. Además se necesitan procedimientos de recuperación tras error, por ejemplo en el caso de pérdida de sincronismo de trama.

Para protegerse de la corrupción de datos, se enviarán instrucciones IPE en una secuencia repetida de al menos 32 octetos. Puede llevarse entonces a cabo la verificación de la correcta recepción de un octeto de instrucción, basándose en técnicas de comprobación por persistencia. Una vez recibido un octeto de instrucción verificado, puede identificarse mediante las codificaciones indicadas en el § I.6. Se ignorará cualquier octeto de instrucción no reconocido. Para protegerse de la corrupción de datos, se transmitirán parejas de mensajes de datos BAJO-ALTO en grupos de tres parejas. Esto permite al TA receptor utilizar técnicas de elección por mayoría.

Al detectar una corrupción de datos irrecuperable durante el intercambio de parámetros, pérdida del sincronismo de trama u otras situaciones que exigen el reinicio del intercambio, el TA finalizará el flujo de mensajes en curso e iniciará la recuperación tras errores mediante la transmisión de una secuencia de octetos de instrucción XARRANQUE y asumiendo el papel del TA originador. Al recibir una secuencia de octetos de instrucción de XARRANQUE, un TA comenzará de nuevo el intercambio de parámetros descrito en el § I.5.3.2. En el caso de una colisión de octetos de XARRANQUE, los TA asumirán los papeles originales de originador y contestador.

I.6 *Codificación*

I.6.1 *Generalidades*

La transferencia de información durante el IPE se basa en un grupo de mensajes. Estos mensajes se utilizan para llevar a cabo un cierto número de tareas. Los mensajes asociados con la identificación de la adaptación de velocidad se describen en el § I.6.2, mientras que los asociados con la transferencia real de parámetros figuran en el § I.6.4. Los mensajes asociados con el control del IPE se describen en los § I.6.3, e I.6.5 trata de los utilizados para indicar la situación. Finalmente, el § I.6.6 cubre la codificación del mensaje de mantenimiento.

Todos los mensajes se basan en octetos estructurados según se muestra en la figura I-4/V.110.

Si la velocidad de usuario es 64 kbit/s, se transmiten los octetos a línea en una secuencia de bits del 1 al 8. Se utilizará una alineación de octetos proporcionada por la red.

Si la velocidad de usuario es 56 kbit/s, se transmiten los datos a línea en una secuencia de bits del 1 al 7 seguida de un octavo bit fijado a UNO, según la adaptación de velocidad de la presente Recomendación (en total esto es equivalente a un tren de datos a 64 kbit/s). Se utilizará alineación de octetos proporcionada por la red.

Si las velocidades de usuario son 4,8 9,6 ó 19,2 kbit/s, los octetos se empaquetan como caracteres únicos de arranque-parada, que utilizan el siguiente formato:

– un bit de arranque;
– ocho bits de datos (en el orden de transmisión mostrado en la figura I-3/V.110);
– ausencia de paridad, y
– un bit de parada.

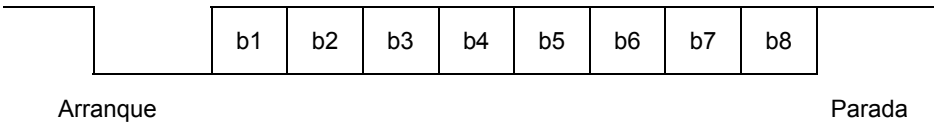
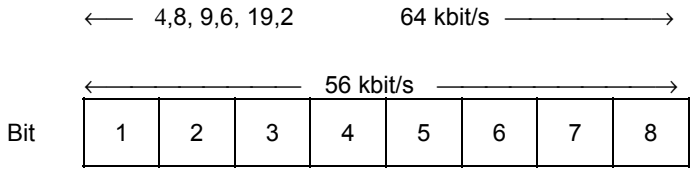


FIGURA I-3/V.110

Formato de los caracteres asíncronos



Bit 8: puesto a UNO (e ignorado en recepción)

Nota – El tren de datos equivalente al de 64 kbit/s se crea con 56 kbit/s cuando se utiliza adaptación de velocidad conforme a la presente Recomendación.

Bit 7: Puesto a CERO para datos IPE
Puesto a UNO para una señal IPE

Para datos IPE

Bit 6: Puesto a UNO
(Puesto a CERO: mensaje reservado para uso privado e ignorado si no se ha incorporado en la práctica)

Bit 5: Puesto a CERO cuando se transportan bits de datos d0-d3
Puesto a UNO cuando se transportan bits de datos d4-d7

Bits 1-4: Transportando bits de datos (d0-d3) o (d4-d7)

Para la señal IPE

Bit 6: Puesto a UNO
(Puesto a CERO: mensaje reservado para uso privado e ignorado si no se ha incorporado en la práctica)

Bit 5: Puesto a CERO para mensajes de instrucciones
Puesto a UNO para mensajes de estado

Bits 1-4: El código de señal

FIGURA I-4/V.110

Estructura de los octetos de la codificación IPE

La figura I-5/V.110 ofrece un conjunto completo de codificaciones de octetos para su utilización en IPE.

		Mensaje	← 4,8, 9,6, 19,2 et 64 kbit/s →							
			← 56 kbit/s →							
			b1	b2	b3	b4	b5	b6	b7	b8
IPE de señales	Instrucción	PARAM-0	0	0	0	0	0	1	1	1
		PARAM-1	0	0	0	1	0	1	1	1
		PARAM-2	0	0	1	0	0	1	1	1
		PARAM-3	0	0	1	1	0	1	1	1
		PARAM-4	0	1	0	0	0	1	1	1
		VERSIÓN RA	0	1	0	1	0	1	1	1
		XARRANQUE	0	1	1	0	0	1	1	1
		MANTENIMIENTO	0	1	1	1	0	1	1	1
	Situación									
		PREPARADO	0	1	0	1	1	1	1	1
		EN REPOSO	0	1	1	1	1	1	1	1
		RELLENO	1	1	0	1	1	1	1	1
		INACTIVO	1	1	1	1	1	1	1	1
Datos de IPE										
		BAJO	d0	d1	d2	d3	0	1	0	1
		ALTO	d4	d5	d6	d7	1	1	0	1

Nota – Todas las codificaciones de reserva están reservadas para una futura normalización (a menos que se indique para uso privado). Se ignorará cualquier octeto recibido, y verificado, que sea reconocido.

FIGURA I-5/V.110

Codificaciones de octetos de IPE

I.6.2 *Identificación de versión de adaptación de velocidad*

La transferencia del identificador de adaptación de velocidad se realiza mediante un grupo de mensajes basado en tres octetos y transferido según los procedimientos descritos en los § I.5.3.2 e I.5.9. El mensaje consiste en una secuencia de octetos de instrucción de VERSIÓN RA seguidos de una serie de parejas de octetos de datos BAJO-ALTO, transmitiéndose en la pareja el octeto de datos BAJO antes que el octeto de datos ALTO. La figura I-6/V.110 muestra las codificaciones de los mensajes para la identificación de adaptación de velocidad.

	b1	b2	b3	b4	b5	b6	b7	b8
VERSIÓN RA	0	1	0	1	0	1	1	1
BAJO	d0	d1	d2	d3	0	1	0	1
ALTO	d4	d5	d6	d7	1	1	0	1

Codificación del identificador de versión de adaptación de velocidad

	ALTO				BAJO			
	d7	d6	d5	d4	d3	d2	d1	d0
	I3	I2	I1	I0	x	x	x	x
13-10 Identificador Rec. V.110	I3 0	I2 0	I1 0	I0 1				

x Reservado (si no se utiliza puesto a CERO e ignorado en recepción

Nota – Todas las otras codificaciones están reservadas.

FIGURA I-6/V.110

Identificador de versión de adaptación de velocidad

I.6.3 *Control*

Antes de que cada transferencia de información de parámetros del TA pueda comenzar, el TA originador transmite una secuencia de octetos de instrucción XARRANQUE hacia el TA contestador como se indica en los § I.5.3.2 y I.5.9. La figura I-7/V.110 ilustra la codificación del octeto de instrucción XARRANQUE.

	b1	b2	b3	b4	b5	b6	b7	b8
XARRANQUE	0	1	1	0	0	1	1	1

FIGURA I-7/V.110

Codificación de XARRANQUE

I.6.4 *Parámetros*

La transferencia de los parámetros del TA se realiza mediante una serie de cinco grupos de mensajes, cada uno basado en tres octetos y transferido según los procedimientos descritos en los § I.5.3.2 y I.5.9. Cada grupo de mensajes consiste en una secuencia de octetos de instrucción PARAM-X (PARAM-0 a PARAM-4), seguidos de una serie de parejas de octetos de datos BAJO-ALTO, transmitiéndose en la pareja el octeto de datos BAJO antes que el octeto de datos ALTO. La figura I-8/V.110 muestra las codificaciones del octeto de instrucción y las figuras I-9/V.110 a I-13/V.110 presentan las codificaciones de los octetos de datos para la transferencia de parámetros.

	b1	b2	b3	b4	b5	b6	b7	b8
PARAM-X	0	x2	x1	x0	0	1	1	1

	x2	x1	x0
PARAM-0	0	0	0
PARAM-1	0	0	1
PARAM-2	0	1	0
PARAM-3	0	1	1
PARAM-4	1	0	0

	b1	b2	b3	b4	b5	b6	b7	b8
BAJO	d0	d1	d2	d3	0	1	0	1
ALTO	d4	d5	d6	d7	1	1	0	1

FIGURA I-8/V.110

Formato del grupo de mensajes de parámetros

	ALTO				BAJO			
	d7	d6	d5	d4	d3	d2	d1	d0
	Sp	Sp	Ms	Mr	x	x	x	Ex

Sp (Reserva): puesto a CERO en transmisión, ignorado en recepción

Ms (Mantenimiento soportado):
Mantenimiento no soportado 0
Mantenimiento soportado 1

Mr (Mantenimiento requerido):
Mantenimiento no requerido 0
Mantenimiento requerido 1

Ex (Extensión):
Si el TA no requiere alineación de octetos conforme a la Rec. X.30 0
Si el TA no requiere alineación de octetos conforme a la Rec. X.30 1

x Reservado (si no se utiliza puesto a CERO e ignorado en recepción)

FIGURA I-9/V.110

Codificación del parámetro 0

		ALTO				BAJO			
		d7	d6	d5	d4	d3	d2	d1	d0
		P2	P1	P0	Mo	x	x	x	Ch
P2-P0	Paridad	P2	P1	P0					
	Impar	0	0	0					
	Par	0	1	0					
	Ninguno	0	1	1					
	Forzado a CERO	1	0	0					
	Forzado a UNO	1	0	1					
Mo (Modo)	Asíncrono				0				
	Síncrono				1				
Ch (Vérificación)	Verificación de la paridad en el DTE hecha cuando se requiere								0
	No se hace ninguna verificación de paridad en el DTE cuando se requiere								1
x	Reservado (si no se utiliza puesto a CERO e ignorado en recepción)								

FIGURA I-10/V.110

Codificación del parámetro 1

		ALTO				BAJO			
		d7	d6	d5	d4	d3	d2	d1	d0
		S1	S0	C1	C0	x	x	x	Cx
S1-S0	Bits de parada	S1	S0						
	No utilizado	0	0						
	1	0	1						
	1,5	1	0						
	2	1	1						
C1-C0	Longitud del carácter			C1	C0				
	No utilizado			0	0				
	5			0	1				
	7			1	0				
	8			1	1				

Nota – La longitud del carácter incluye la paridad.

Cx	(Extensión de la longitud del carácter):	
	Se utilizan codificaciones C1-C0 normalizadas	0
	Se utiliza una longitud de carácter de nueve bits	1
x	Reservado (si no utiliza puesto a CERO e ignorado en recepción)	

FIGURA I-11/V.110

Codificación del parámetro 2

	ALTO				BAJO			
	d7	d6	d5	d4	d3	d2	d1	d0
	Sp	R6	R5	R4	R3	R2	R1	R0

Sp(d7) Puesto a CERO en transmisión, ignorado en recepción

R6-R0	Velocidades	R6	R5	R4	R3	R2	R1	R0
	Reservado	0	0	0	0	0	0	0
	600	0	0	0	0	0	0	1
	1200	0	0	0	0	0	1	0
	2400	0	0	0	0	0	1	1
	3600	0	0	0	0	1	0	0
	4800	0	0	0	0	1	0	1
	7200	0	0	0	0	1	1	0
	Reservado	0	0	0	0	1	1	1
	9600	0	0	0	1	0	0	0
	14 400	0	0	0	1	0	0	1
	Reservado	0	0	0	1	0	1	0
	19 200	0	0	0	1	0	1	1
	Reservado	0	0	0	1	1	0	0
	Reservado	0	0	0	1	1	0	1
	48 000	0	0	0	1	1	1	0
	56 000	0	0	0	1	1	1	1
	Reservado	0	0	1	0	0	0	0
	50	0	0	1	0	0	0	1
	75	0	0	1	0	0	1	0
	110	0	0	1	0	0	1	1
	150	0	0	1	0	1	0	0
	200	0	0	1	0	1	0	1
	300	0	0	1	0	1	1	0
	12 000	0	0	1	0	1	1	1
	Reservado	0	0	1	1	0	0	0
					a			
	Reservado	1	1	1	1	1	1	0
	64 000	1	1	1	1	1	1	1

FIGURA I-12/V.110

Codificación del parámetro 3

ALTO				BAJO			
d7	d6	d5	d4	d3	d2	d1	d0
Sp	Fc	TNIC	RNIC	x	x	x	Mm

NIC	Reloj independiente de la red *(network independent clock)* (véase el § 5)							
Sp	(Reserva): Puesto a CERO en transmisión, ignorado en recepción							
Fc	(Control de flujo):							
	No se soporta control de flujo de extremo a extremo		0					
	Se soporta control de flujo de extremo a extremo		1					
TNIC	Si el TA no necesita utilizar NIC			0				
	Si el TA necesita utilizar NIC			1				
RNIC	Si el TA no puede aceptar NIC				0			
	Si el TA puede aceptar NIC				1			
Mm	(Módem):							
	TA no conectado a un módem							0
	TA conectado a un módem							1
x	Reservado (si no se utiliza, puesto a CERO e ignorado en recepción)							

FIGURA I-13/V.110

Codificación del parámetro 4

I.6.5 *Situación*

Para informar al TA par que un intercambio de parámetros ha tenido éxito, se transmitirá una secuencia de octetos de situación PREPARADO hacia el par según los procedimientos del § I.5. La figura I-14/V.110 muestra la codificación del octeto de situación PREPARADO.

Para informar al TA par de que él se encuentra en una condición de reposo previo al intercambio de parámetros, se transmite una secuencia de octetos de estado de REPOSO hacia el par según a los procedimientos del § I.5. La figura I-15/V.110 muestra la codificación del mensaje para el octeto de situación REPOSO.

El octeto de estado RELLENO se utiliza como relleno entre transferencia de parámetros según a los procedimientos del § I.5. La figura I-16/V.110 presenta la codificación del octeto de situación RELLENO.

Para informar al TA par de que el canal está inactivo en ese momento se transmite una secuencia de octetos de estado INACTIVO hacia el par según los procedimientos del § I.5. La figura I-17/V.110 ilustra la codificación del octeto de situación INACTIVO.

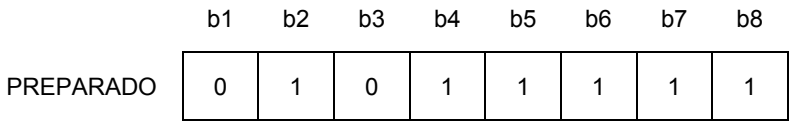


FIGURA I-14/V.110

Codificación del octeto PREPARADO

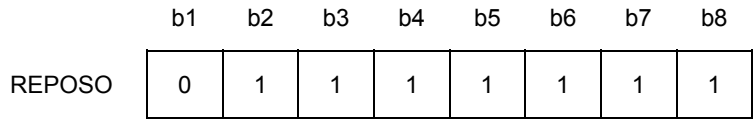


FIGURA I-15/V.110

Codificación del octeto de REPOSO

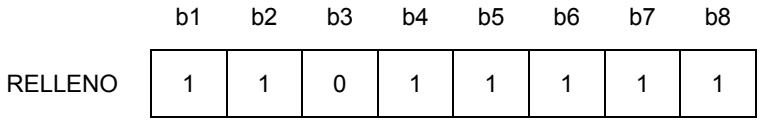


FIGURA I-16/V.110

Codificación del octeto RELLENO

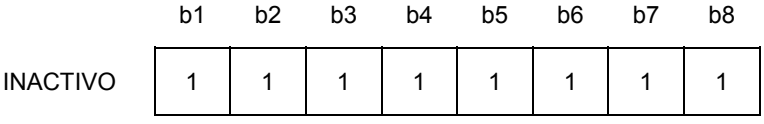


FIGURA I-17/V.110

Codificación del octeto INACTIVO

I.6.6 *Mantenimiento*

Este grupo de mensajes basado en tres octetos se utiliza para transportar información asociada a las operaciones de mantenimiento. El grupo de mensajes consiste en una secuencia de octetos de instrucción MANTENIMIENTO seguida de una serie de parejas de octetos de datos BAJO-ALTO, transmitiéndose en la pareja el octeto de datos BAJO antes que el octeto de datos ALTO. La figura I-18/V.110 muestra las codificaciones de los mensajes.

I.7 *Valores de los temporizadores*

I.7.1 *Valores de los temporizadores para el intercambio de parámetros*

El temporizador T1 será al menos de ocho segundos pero siempre inferior al temporizador T1 del § 4.1.2.2.

El temporizador T2 será de tres segundos.

I.7.2 *Valores de los temporizadores para mantenimiento*

El temporizador T3 será de 60 segundos.

I.8 *Diagramas de transición de estados*

I.8.1 *Generalidades*

En este punto se presentan los diagramas de transición de estados para mostrar los estados de un adaptador de terminal en las siguientes situaciones:

– un adaptador terminal que no soporta el intercambio de información de parámetros (figura I-19/V.110);

– un adaptador terminal que interfunciona con un adaptador terminal que no soporta el intercambio de la información de parámetros (figura I-20/V.110);

– un adaptador terminal capaz de soportar el intercambio de la información de parámetros (figura I-21/V.110);

– un adaptador terminal capaz de soportar un bucle 4 de prueba para mantenimiento (figura I-22/V.110).

A continuación se ofrece un resumen de los estados básicos implicados.

Estado 0 – Nulo

Estado 1 – Inactivo

Estado 2 – Esperando sincronización – transferencia de datos

Estado 3 – Intercambio por defecto

Estado 4 – Transferencia de datos

Estado 5 – Intercambio IPE por defecto

Estado 6 – Esperando sincronización – intercambio de parámetros

Estado 7 – Intercambio de parámetros

Estado 8 – Esperando resincronización

Estado 9 – Sin intercambio

Estado 10 – Esperando reentrada en IPE

Estado 11 – Cierre del bucle 4 de mantenimiento

	b1	b2	b3	b4	b5	b6	b7	b8
MANTENIMIENTO	0	1	1	1	0	1	1	1
BAJO	d0	d1	d2	d3	0	1	0	1
ALTO	d4	d5	d6	d7	1	1	0	1

Codificación de mantenimiento

ALTO				BAJO			
d7	d6	d5	d4	d3	d2	d1	d0
Sp	Rt	L1	L0	x	x	x	R1

Sp(d7) Puesto a CERO en transmisión, ignorado en recepción

Rt (Petición de temporizador T3 – § I.5.7):
- No se necesita temporizador 0
- Se necesita temporizador 1

L1-L0 (Bucle requerido):

	L1	L0
Sin bucle cerrado	0	0
Bucle de prueba 4 (Recomendaciones de la serie I.600)	0	1
Reservado	1	0
Reservado	1	1

R1 (d0 bucle de prueba 5):
(Recomendaciones de la serie I.600)

	R1
No se necesita bucle de prueba 5	0
Se necesita bucle de prueba 5	1

x Reservado (si no se utiliza, puesto a CERO e ignorado en recepción)

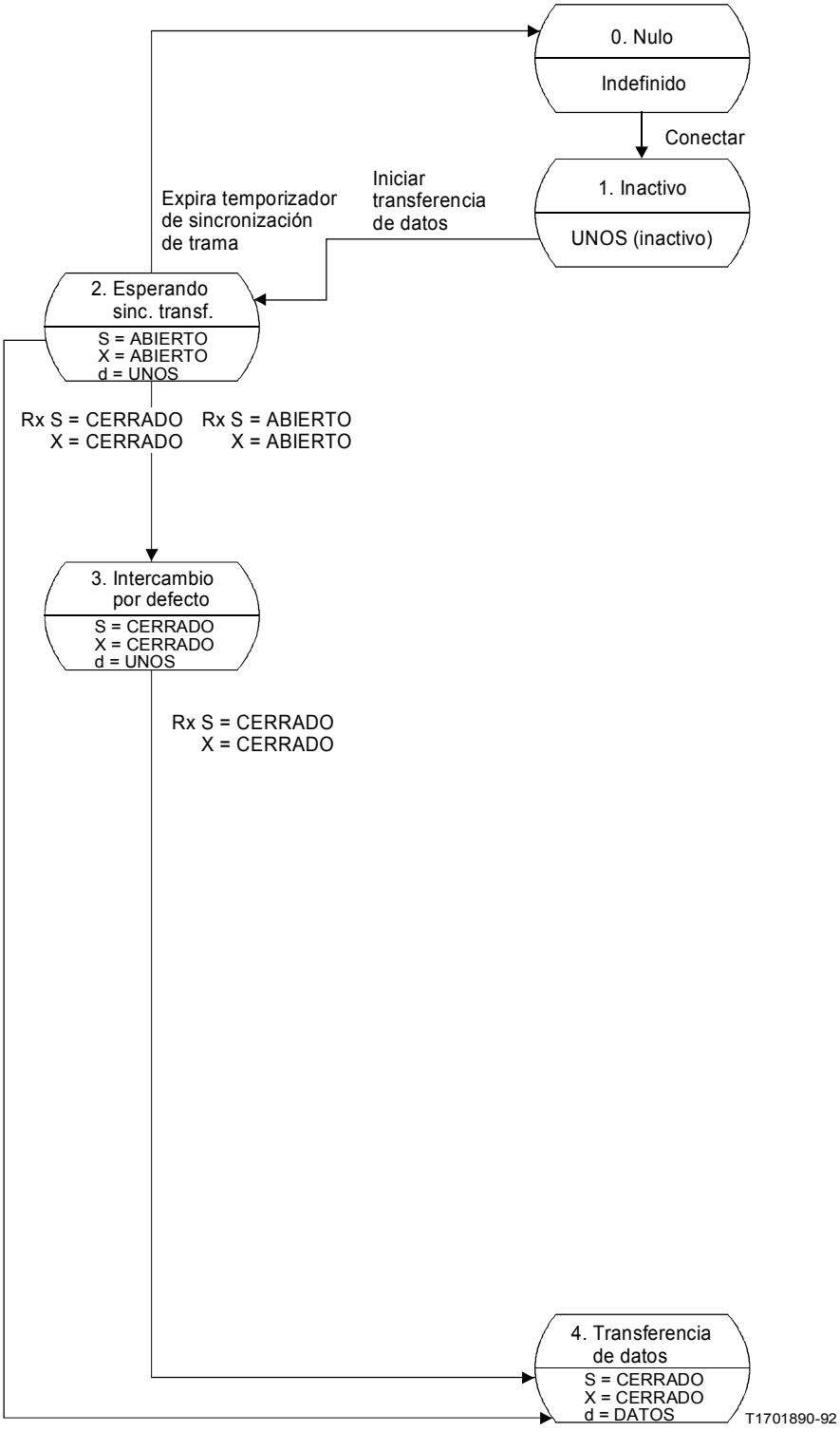
Nota 1 – El bucle de prueba 5 se aplica tan próximo al interfaz del punto de referencia R como sea posible, y está fuera del alcance de esta Recomendación.

Nota 2 – Las definiciones de los bucles 4 y 5 se encuentran en las Recomendaciones de la serie I.600.

Nota 3 – Las definiciones se refieren al sentido del TA llamante al TA llamado. En la dirección inversa representan la confirmación de la función de mantenimiento.

FIGURA I-18/V.110

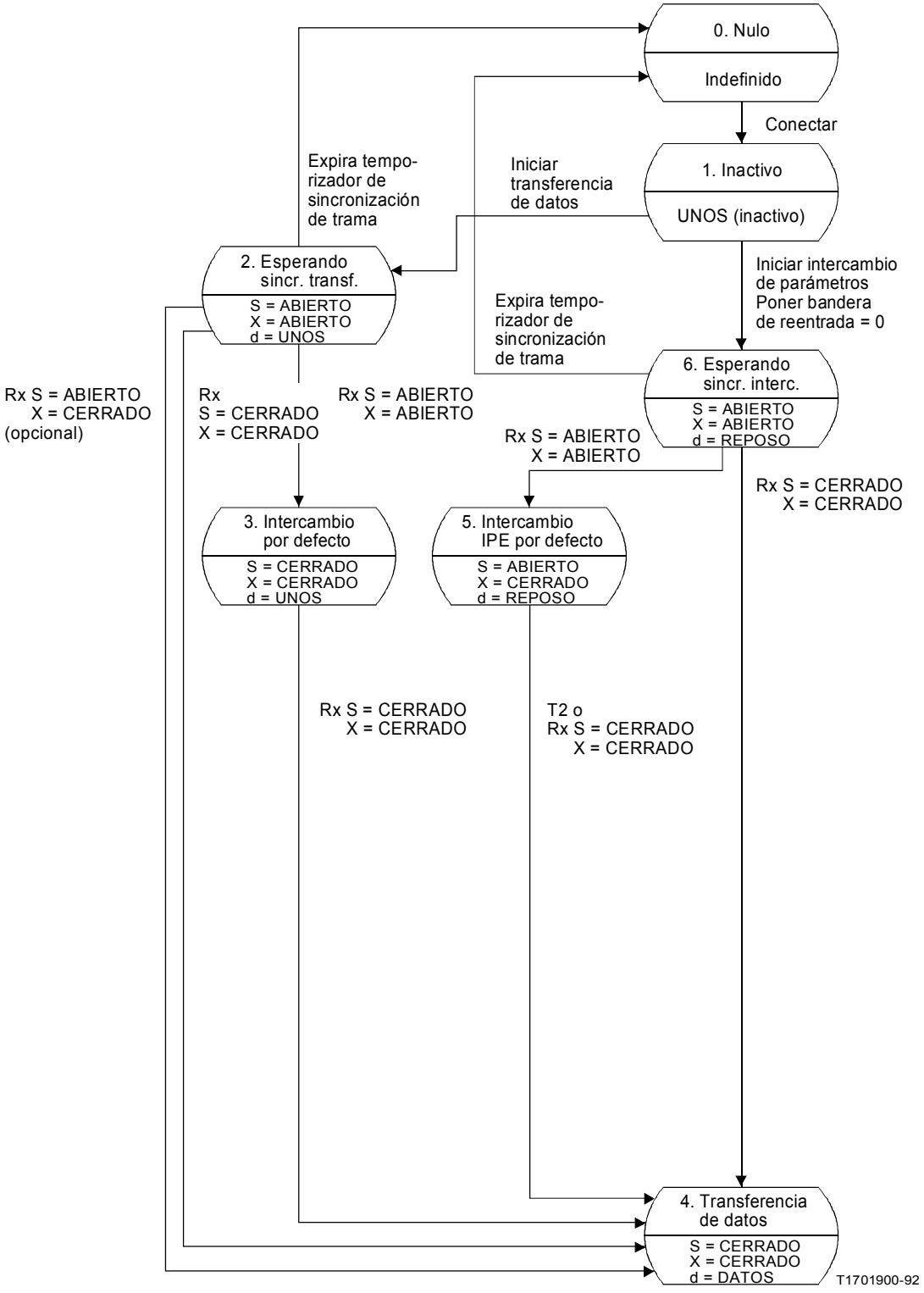
Codificación del grupo de mensajes MANTENIMIENTO



Nota – No se muestran secuencias de liberación.

FIGURA I-19/V.110

Diagrama de estados: TA que no soporta IPE



Nota – No se muestran secuencias de liberación.

FIGURA I-20/V.110

Diagrama de estados: interfuncionamiento con un TA que no soporta IPE

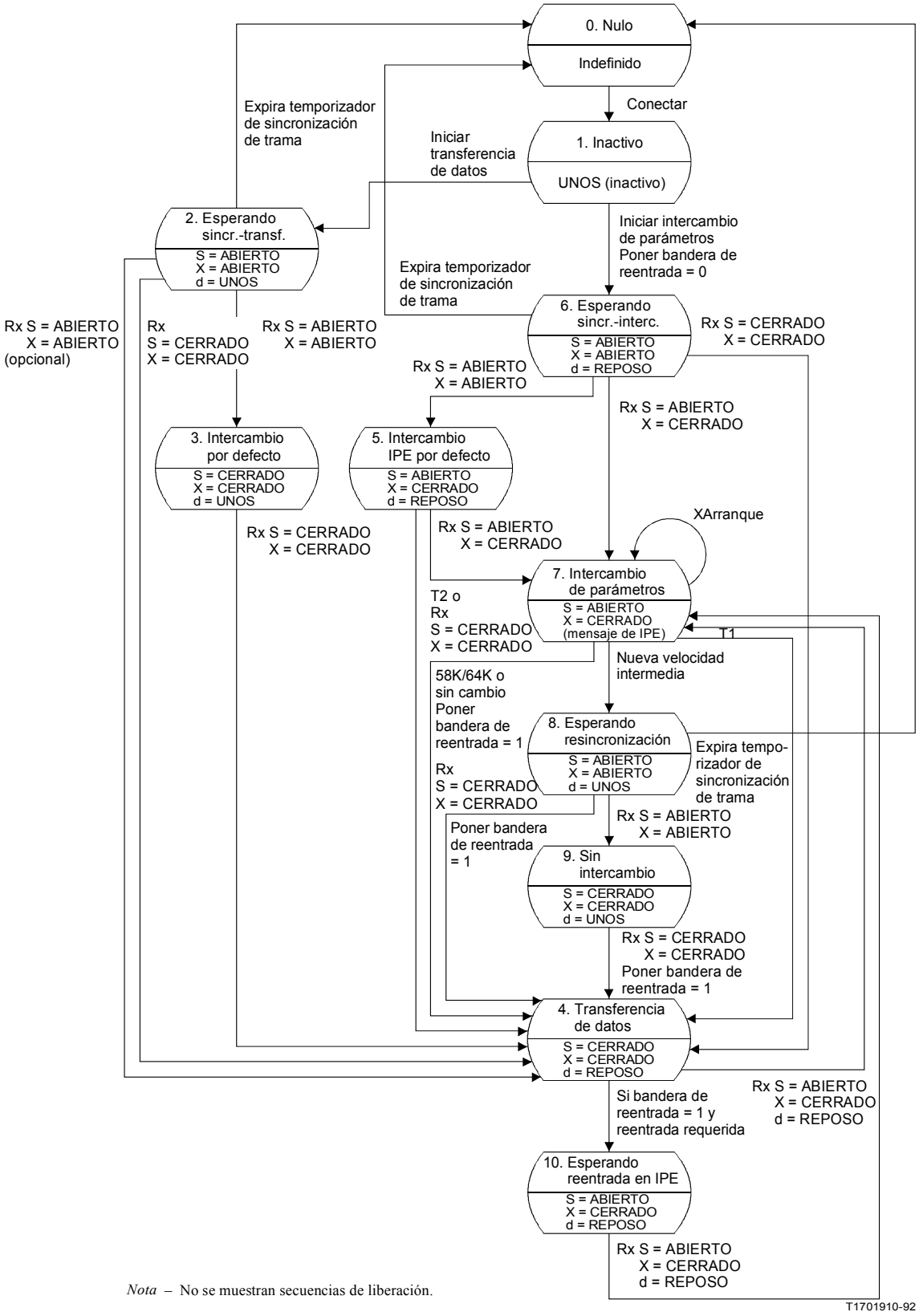
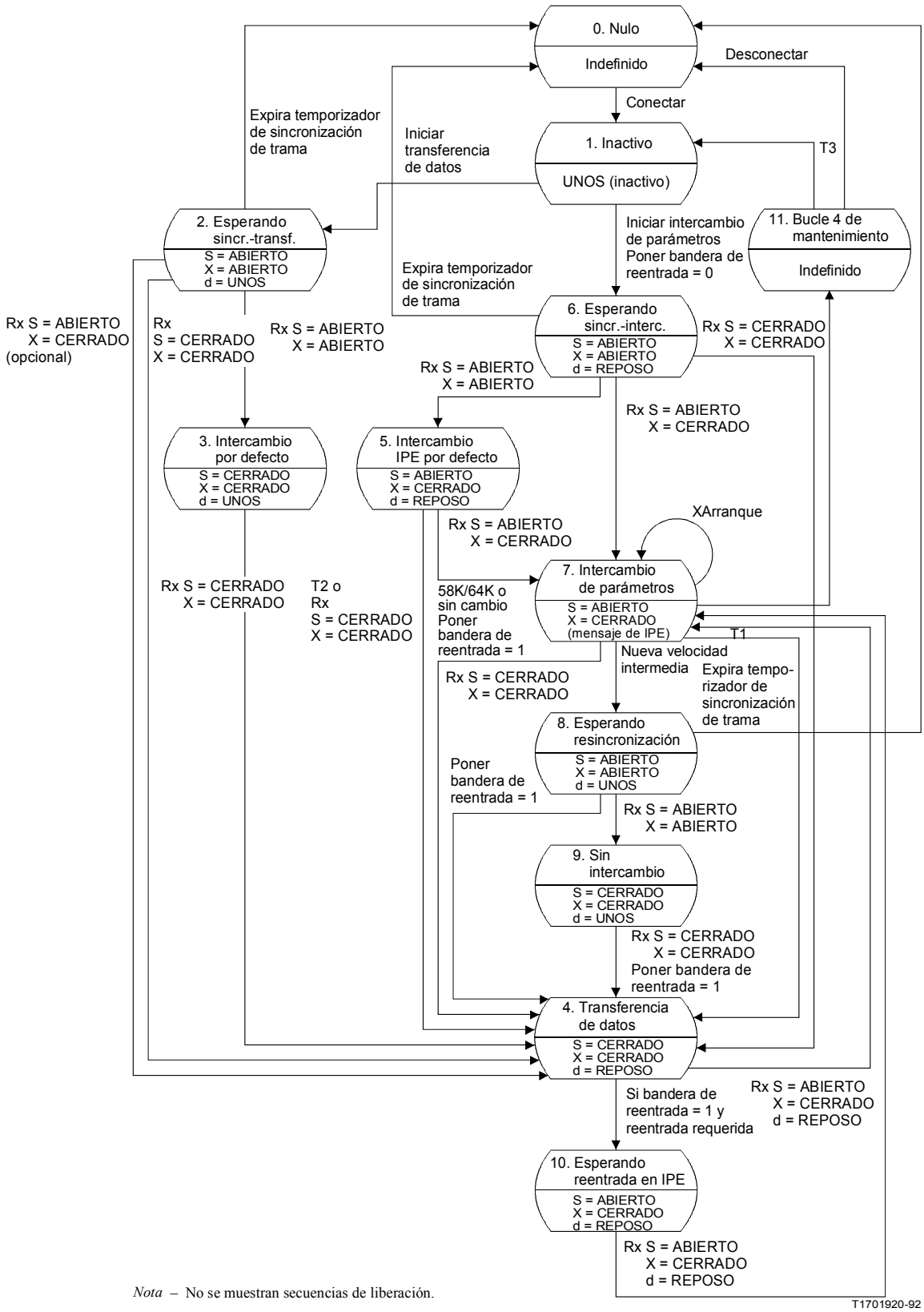


FIGURA I-21/V.110

Diagrama de estados: TA que soporta IPE



Nota – No se muestran secuencias de liberación.

FIGURA I-22/V.110

Diagrama de estados: cierre del bucle 4 de mantenimiento

APÉNDICE II

(a la Recomendación V.110)

Correspondencia de los procedimientos Rec. V.25 *bis* con el protocolo Rec. Q.931

II.1 *Generalidades*

Las capacidades de señalización por el canal D de acceso de usuario RDSI se definen en la Recomendación Q.931. La correspondencia de los procedimientos de señalización de la interfaz Rec. V.25 *bis* con el protocolo Rec. Q.931 en el punto de referencia S/T se describe a continuación:

La representación lógica de esta función de correspondencia se muestra en la figura II-1/V.110:

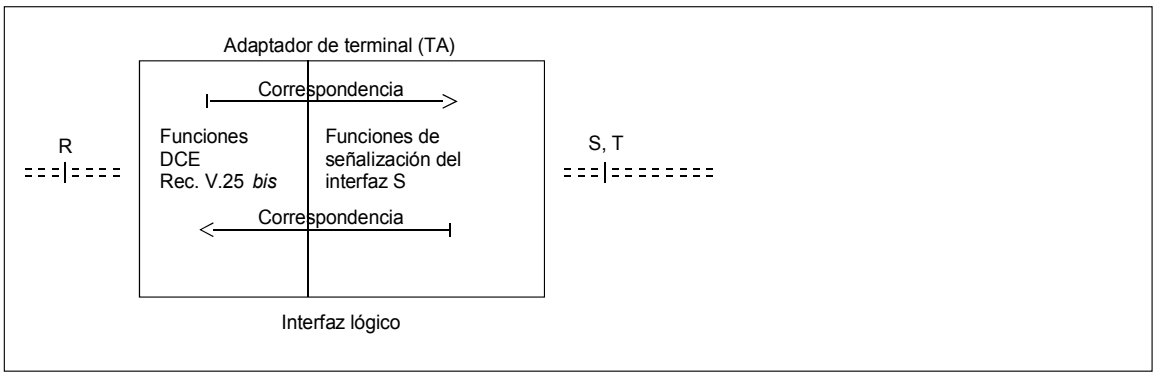


FIGURA II-1/V.110

Correspondencia de funciones Rec. V.25 *bis* en el adaptador de terminal

Las capacidades de señalización por el canal D de los terminales basados en Rec. V.25 *bis* comprenderán los mensajes de señalización definidos en la Recomendación Q.931.

La descripción y las figuras siguientes muestran ejemplos de correspondencia de las funciones Rec. V.25 *bis* con procedimientos de control de llamada RDSI. Se reconoce que existen otras posibilidades y opciones de usuario, pero este punto tiene por objeto proporcionar directrices generales sobre un medio satisfactorio de soporte de los procedimientos Rec. V.25 *bis*. Sólo se muestran los procedimientos normales de establecimiento de la comunicación y liberación de llamada. Los puntos siguientes tienen por títulos los términos de los mensajes de señalización en la interfaz S.

Se recuerda la lista de los circuitos que intervienen en el establecimiento de la comunicación según la Recomendación V.25 bis:

- Preparado para transmitir (106)
- Aparato de datos preparado (107)
- Terminal de datos preparado (108/2)
- Transmisión de datos (103)
- Recepción de datos (104)
- Indicador de llamada (125)

Este apéndice trata del establecimiento y liberación de la comunicación. Toda utilización específica de los circuitos de enlace Rec. V.24 descrita a continuación es aplicable únicamente a estas fases. La gestión de los circuitos de enlace durante la fase de transmisión de datos no figura en este apéndice.

El estado de los demás circuitos de enlace no forma parte de este apéndice. No obstante, para garantizar la máxima compatibilidad con los equipos existentes, los demás circuitos de enlace deben conservar su función normal definida en la Recomendación V.24 durante el procedimiento automático de llamada.

En particular, para garantizar el correcto funcionamiento del DTE, la condición del circuito 109 debe seguir la condición del circuito 106.

El DTE puede decidir mantener el circuito 105 CERRADO durante el procedimiento automático de llamada, pero el TA no deberá reconocer esa condición.

II.2 *Origen de la comunicación*

II.2.1 *Establecimiento de la comunicación*

II.2.1.1 *Desde el TA*

En el estado preparado (Rec. V.25 *bis*), el DTE presenta el circuito 108/2 CERRADO y 103 = '1'. El TA presenta 106 = ABIERTO, 107 = ABIERTO, 125 = ABIERTO y 104 = '1' (estado 2 del diagrama de estado Rec. V.25 *bis*).

En respuesta a la detección del circuito 108/2 CERRADO, el TA presenta el 106 CERRADO, que es equivalente a una indicación invitación a marcar (serie X), y el DTE entra en el diálogo DTE-DCE presentando la instrucción petición de llamada con identificación (CRI, *call request with idenfication*) o petición de llamada con número (CRN, *call request with number*). En respuesta a 108/2 CERRADO, el TA habrá iniciado la interfaz en la activación de la capa 1 del punto de referencia S/T, como en la Recomendación I.430 del CCITT.

La capa 2 en la interfaz en el punto de referencia S/T se establecerá a petición de la capa 3 cuando deba enviarse el mensaje de establecimiento, de acuerdo con la Recomendación Q.931 del CCITT.

Cuando se recibe el final de la instrucción válida en la interfaz R, el TA transmite un mensaje establecimiento por el canal D pidiendo la capacidad portadora a 64 kbit/s sin restricciones para una transferencia en modo circuito.

El usuario puede también especificar la adaptación de terminal de capa 1 en el elemento de información de compatibilidad de capa inferior del mensaje ESTABLECIMIENTO de comunicación. (Véase la Recomendación Q.931, anexo L «Principios de codificación de la información de capa baja».)

El elemento de información dirección de la parte llamada se codificará en bloque con la dirección completa de la parte llamada recibida de la interfaz Rec. V.25 *bis*.

II.2.1.2 *Acuse de ESTABLECIMIENTO/Llamada en curso (desde la central)*

La reacción de la red al mensaje ESTABLECIMIENTO recibido del TA puede ser:

– Envío de LLAMADA EN CURSO

  Cuando el mensaje LLAMADA EN CURSO es recibido a través del canal D de la interfaz en el punto de referencia S/T, el canal B es atribuido y el TA se conecta al canal B.

– Envío de acuse ESTABLECIMIENTO.

  Cuando el mensaje acuse ESTABLECIMIENTO dirigido al TA es recibido a través del canal D en la interfaz en el punto de referencia S/T, el canal B es atribuido al TA.

II.2.1.3 *CONEXIÓN (desde la central)*

Cuando se recibe CONEXIÓN por el canal D en la interfaz en el punto de referencia S/T, el TA transmite cualquier respuesta del DCE al DTE llamante y pasa el estado 5 «Tono de respuesta detectado» conmutando a ABIERTO el circuito 106.

El TA prosigue hasta el estado conexión a línea descrito en el § 4.1.2, que completa la fase de control Rec. V.25 *bis* con el circuito 107 CERRADO.

II.2.2 *Llamada recibida de un DTE/TA distante*

II.2.2.1 *ESTABLECIMIENTO de la comunicación (desde la central)*

El TA aceptará un mensaje ESTABLECIMIENTO independientemente del estado 1 o estado 2 de la interfaz Rec. V.25 *bis*. Cuando un mensaje ESTABLECIMIENTO es recibido por el canal D en la interfaz S, el TA seguirá los procedimientos para determinar la verificación de compatibilidad (velocidad de señalización de datos) que figuran en la Recomendación Q.931. Si el TA determina que puede responder a la llamada entrante, sigue los procedimientos de la Recomendación Q.931.

El TA indica una llamada entrante por la interfaz Rec. V.25 *bis* poniendo 125 = CERRADO, 104 = '1', 107 = ABIERTO, pasando así al estado 8 llamada entrante.

Si el DTE no presenta el circuito 108/2 = CERRADO en un plazo T′ de un temporizador, el TA rechaza la llamada con un mensaje RECHAZO DE LLAMADA indicando que no hay respuesta del DTE.

II.2.2.2 *CONEXIÓN (desde el TA)*

Cuando el estado 9 llamada entrante reconocida es presentado por el DTE poniendo el circuito 108/2 CERRADO (obsérvese que puede ser inmediato si el DTE presenta el circuito 108/2 permanentemente CERRADO) para aceptar la llamada entrante, el TA transmite un mensaje CONEXIÓN por el canal D de la interfaz en el punto de referencia S/T.

II.2.2.3 *Acuse de CONEXIÓN (desde la central)*

Cuando un mensaje acuse de CONEXIÓN es recibido por el canal D en la interfaz en el punto de referencia S/T, el TA seleccionado por ese mensaje señala línea tomada (estado 13) presentando el circuito 125 = ABIERTO al DTE después de presentar respuestas positivas, si las hay.

El TA prosigue hasta el estado conexión a línea descrito en el § 4.1.2, que completa la fase de control de llamada Rec. V.25 *bis* con el circuito 107 = CERRADO.

II.3 *Liberación de la llamada* (figuras II-2/V.110 y II-3/V.110)

II.3.1 *DESCONEXIÓN (desde el TA)*

Una liberación por el DTE (estado 7) 103 = '1' 108/2 = ABIERTO es transmitida por el TA a través del canal D hacia el DTE distante.

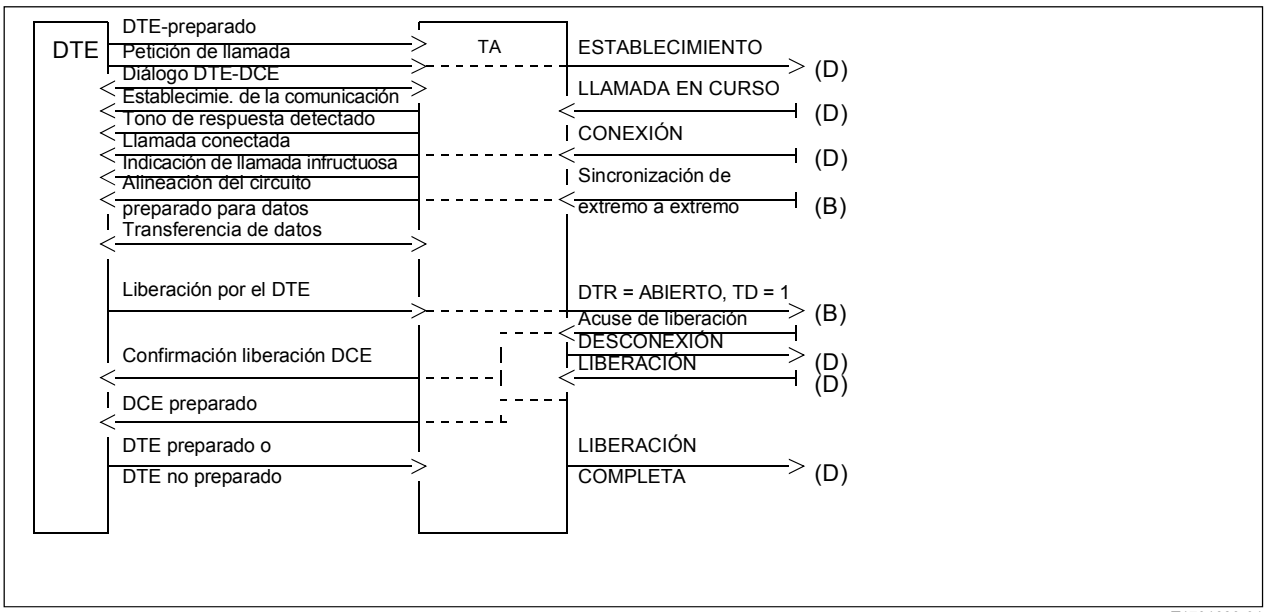
El TA del DTE que libera, al reconocer el estado 7 en la interfaz Rec. V.25 *bis*, desconecta los circuitos 103, 104 y 108/2 del canal B. El TA hace corresponder los bits de situación y de datos en el canal B con circuito 108/2 ABIERTO y 103 = '1' y espera el acuse de liberación del DTE distante (108/2 = ABIERTO, 103 = '1') durante un plazo de diez segundos. El TA transmite entonces la confirmación de liberación del DCE al DTE que libera conmutando a ABIERTO el circuito 107 (no hay estado correspondiente de la interfaz Rec. V.25 *bis*). También transmite un mensaje DESCONEXIÓN por el canal D de la interfaz en el punto de referencia S/T.

Después de recibir el mensaje LIBERACIÓN por el canal D, el TA envía LIBERACIÓN COMPLETA a la central, y el DTE entra en los estados DTE preparado o DTE no preparado.

II.3.2 *DESCONEXIÓN (desde la central)*

En el caso de la liberación por parte de la red, la central local transmite el mensaje DESCONEXIÓN por el canal D al TA que ha de ser liberado. Después de recibir el mensaje DESCONEXIÓN en el TA, el TA transmite un mensaje LIBERACIÓN por el canal D a la central.

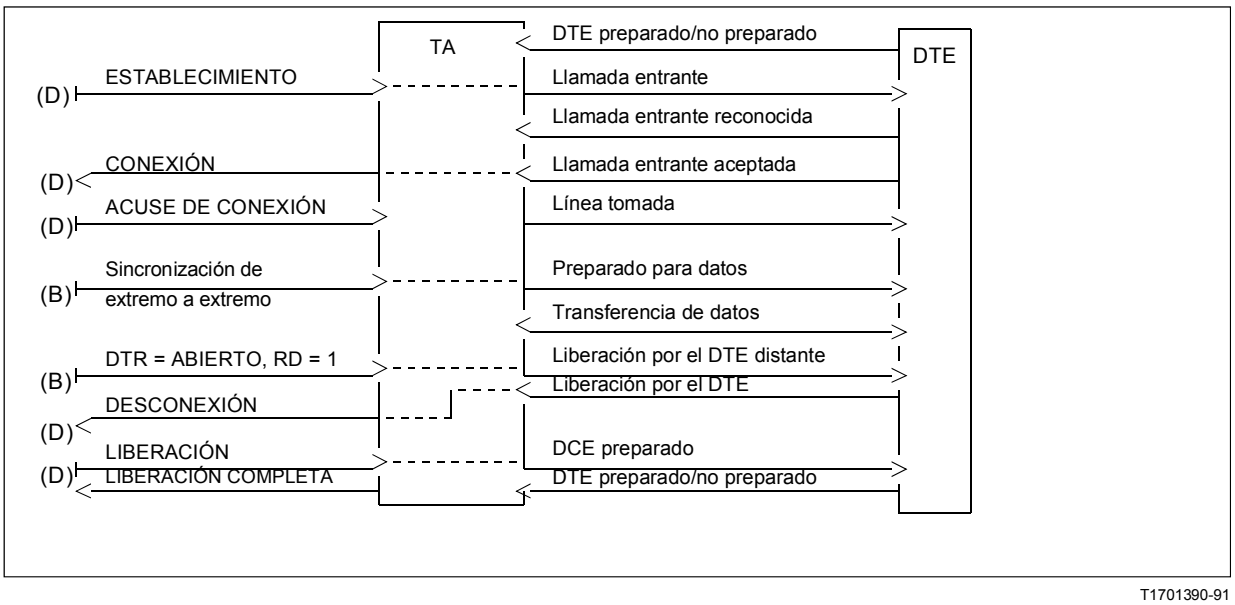
Si la interfaz Rec. V.25 *bis* está en la fase establecimiento de la comunicación y no ha alcanzado todavía los estados 5, 6 ó 12, y si DESCONEXIÓN contiene el motivo de la liberación, el TA pasa al estado 3 «diálogo DTE-DCE» y transmite la correspondiente indicación de fallo de llamada al DTE antes de liberación de la llamada.



DTR Terminal de datos preparado (*data terminal ready*)
TD Transmisión de datos (*transmitted data*)

FIGURA II-2/V.110

Ejemplo Rec. V.25 *bis* de establecimiento de comunicación y liberación de llamada por el DTE



RD Recepción de datos (*received data*)

FIGURA II-3/V.110

Ejemplo según la Rec. V.25 *bis* de establecimiento de comunicación y liberación de llamada por el DCE

En otro caso, el TA transmite la indicación liberación de DCE (107 = ABIERTO, 103 = '1') a través de la interfaz Rec. V.25 *bis* al DTE, el cual devuelve al TA la confirmación de liberación de DTE, que es idéntica a liberación por el DTE 108/2 = ABIERTO, 104 = '1' descrita en el § 4.3.3. de la Recomendación V.24 (no hay estados de interfaz Rec. V.25 *bis*). Si el DTE no presenta 108/2 = ABIERTO dentro de un plazo T, el TA envía DESCONEXIÓN al canal D al expirar el temporizador.

II.3.3 *DESCONEXIÓN (dentro de banda entre TA)*

Cuando el DTE inicia la liberación por el DTE, este estado es transmitido dentro del intervalo por el canal B y recibido como indicación de liberación del DCE equivalente a una desconexión de la RTPC en el DTE 107 = ABIERTO.

El TA reconoce la petición de liberación recibida dentro de banda por el canal B en la interfaz en el punto de referencia S/T, separa los hilos 103, 108/2 del canal B y transmite al DTE la indicación de liberación del DCE, 104 = ABIERTO, 107 = ABIERTO.

Después de que el DTE que ha de liberarse ha recibido la confirmación de liberación del DTE (108/2 = ABIERTO, 104 = '1') del DTE liberante, transmite un mensaje DESCONEXIÓN por el canal D y libera el canal B.

Después de recibir un mensaje de liberación por el canal D, el TA libera la referencia de llamada, envía un mensaje LIBERACIÓN COMPLETA a la central, y la interfaz Rec. V.25 *bis* entra en el estado DTE no preparado o DTE preparado según el estado de 108/2.

II.3.4 *LIBERACIÓN COMPLETA*

Cuando se recibe LIBERACIÓN COMPLETA por el canal D en la interfaz en el punto de referencia S/T del TA del DTE liberado, la interfaz Rec. V.25 *bis* entra en el estado DTE preparado o DTE no preparado, según el estado del circuito 108/2.

II.3.5 *Respuesta negativa a una llamada entrante*

El mensaje LIBERACIÓN COMPLETA con el código de caso apropiado es enviado por un TA que soporta un terminal compatible con la información contenida en el mensaje ESTABLECIMIENTO, para indicar que la llamada no puede aceptarse en este momento por el motivo siguiente: condición ocupado del terminal llamado (véase la figura II-4/V.110).

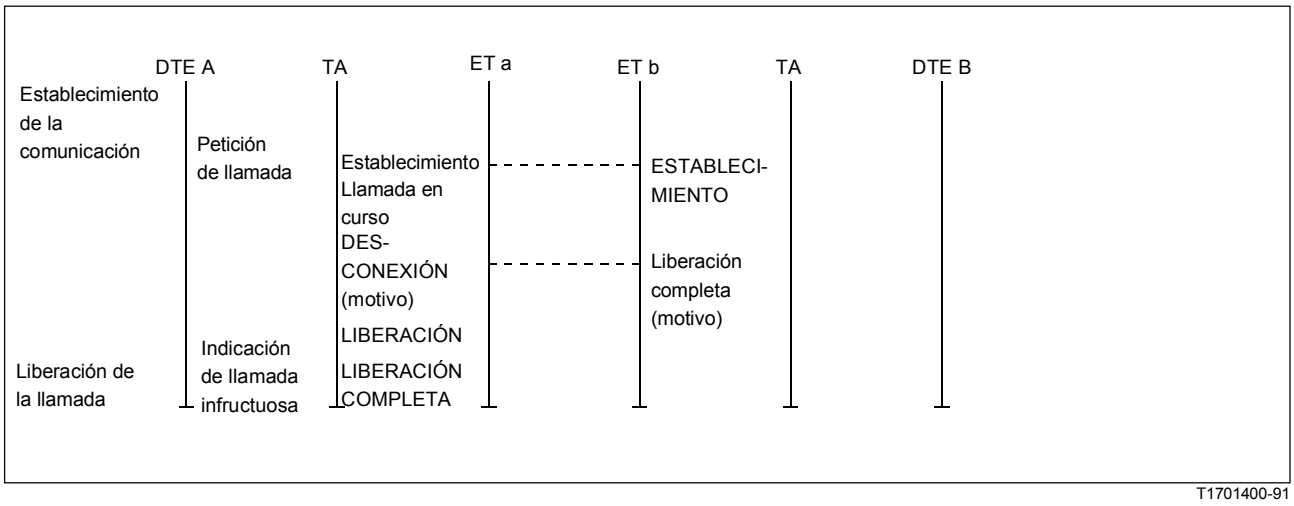


FIGURA II-4/V.110

Respuesta negativa a una llamada entrante

II.4 *Llamada directa*

II.4.1 *Establecimiento de la comunicación y liberación de la llamada por el DTE en llamada directa*

El proceso se describe mejor en la figura II-5/V.110.

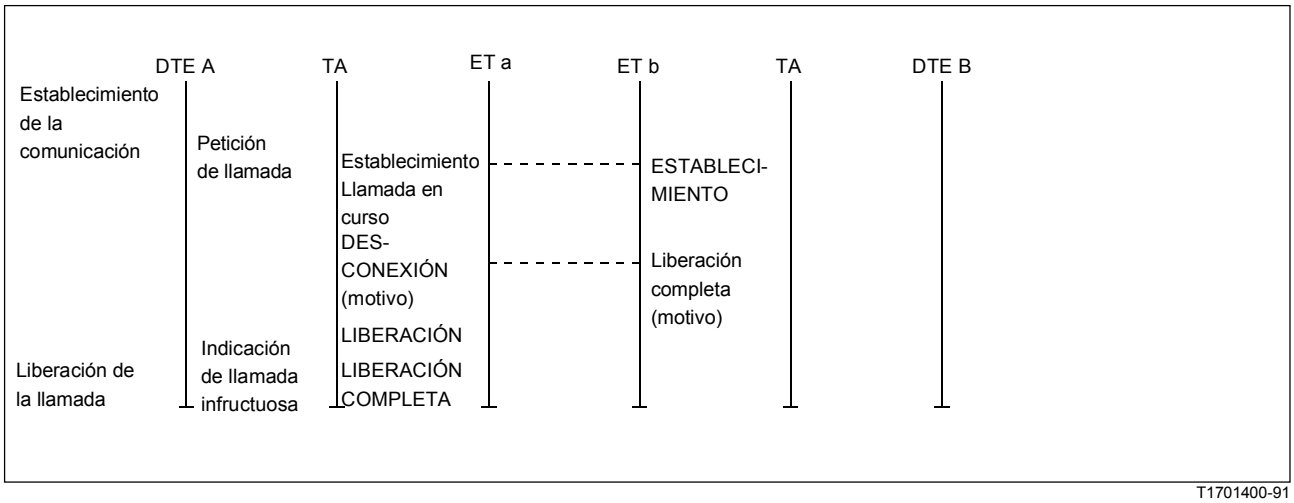


FIGURA II-4/V.110

Respuesta negativa a una llamada entrante

II.4.2 *Establecimiento de comunicación y liberación de llamada por el DCE en llamada directa*

El proceso se describe mejor en la figura II-6/V.110.

II.5 *Correspondencia de las causas de la Recomendación Q.931 con las indicaciones y respuestas de llamada de la Recomendación V.25 bis*

En varios casos será necesario hacer corresponder las causas de la Recomendación Q.931 con las indicaciones de la Recomendación V.25 *bis*. El TA utilizará el cuadro II-1/V.110 para hacer corresponder las causas de los mensajes Rec. Q.931 con las señales de progresión de llamada o de indicación de fallo de llamada Rec. V.25 *bis*. La RDSI proporciona los códigos de causa al TA.

El tratamiento de la indicación de fallo de llamada (CFI, *call failure indication*) por el DTE puede ser un asunto nacional. CFI(AB) debe significar para el DTE que no sirve de nada que el DTE llame de nuevo, porque tienen que hacerse algunos cambios dentro del DTE antes de que la llamada pueda ser fructuosa; CFI(ET) ha de significar para el DTE una condición transitoria, el DTE puede reintentar la llamada sin efectuar cambios; CFI(NT) indica un fallo grave de la llamada y el DTE debe esperar antes de reintentarla; CFI(INV) está reservado para instrucciones locales no válidas y no corresponde a ningún código de causa RDSI.

No todas las causas Q.931 serán comunicadas a la interfaz R. El principio general tenido en cuenta en el cuadro II.1/V.110 es distinguir entre la causas 0 a 31 por eventos normales (en una llamada), causas 32 a 47 por recurso no disposible, causas 48 a 63 por servicio no disponible, causas 64 a 79 por servicio no introducido, causas 80 a 95 por mensaje inválido, causas 96 a 111 por error de protocolo, causas 112 a 127 por funcionamiento entre redes.

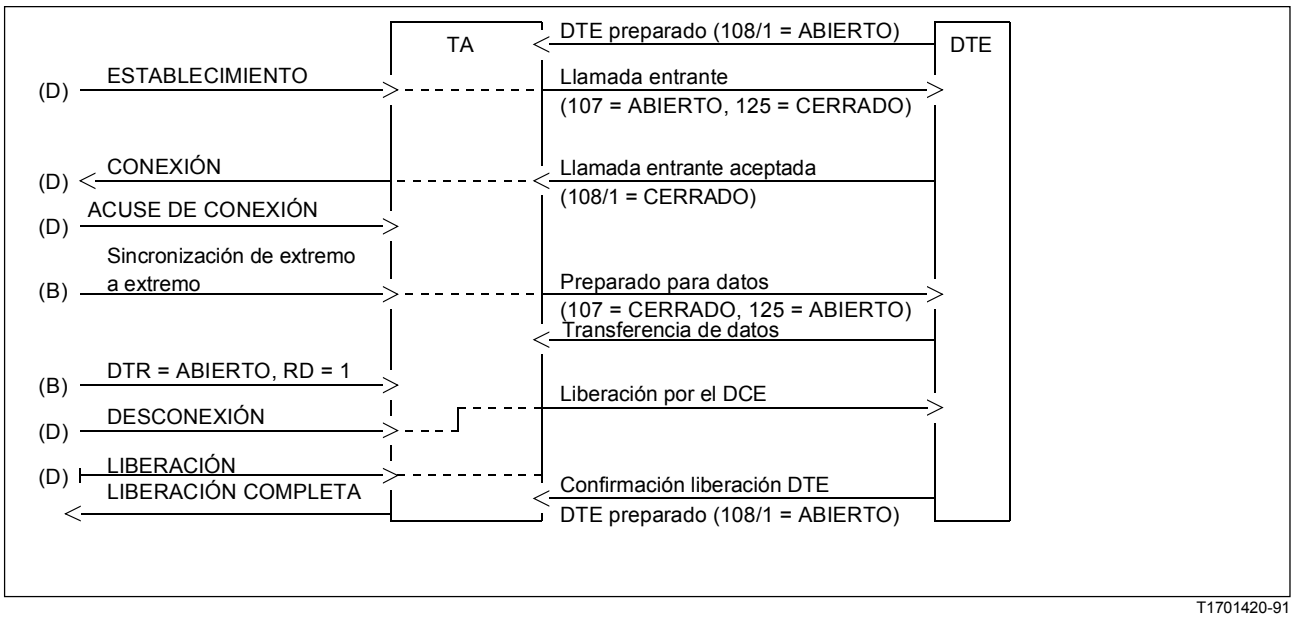


FIGURA II-6/V.110

Establecimiento de la comunicación y liberación de la llamada por el DCE en llamada directa según la Rec. V.25 *bis*

II.6 *Información adicional para tratar situaciones excepcionales*

Cuando la llamada es liberada prematuramente o se produce un fallo de llamada, se aplican las reglas de las Recomendaciones Q.931 y V.25 *bis*. Los procedimientos siguientes se derivan para la correspondencia mutua entre los puntos de referencia R y S.

II.6.1 *Colisión de llamadas*

La llamada entrante desde la central tiene prioridad sobre la llamada saliente hacia la central (para el DTE V.25 *bis*, que está normalmente ligado a la RTPC).

II.6.1.1 *Colisión de llamadas en la interfaz V.25 bis*

El TA aceptará un mensaje ESTABLECIMIENTO entrante. Cuando se detecta una colisión de llamadas en la interfaz V.25 *bis* (AT presenta indicación de llamada entrante, DTE V.25 *bis* presenta petición de llamada), el TA demorará la llamada saliente para ocuparse de las llamadas entrantes, aceptará la llamada entrante y no tratará la llamada saliente.

II.6.1.2 *Colisión de llamadas en la interfaz en el punto de referencia S/T*

Se aplicarán los procedimientos definidos en la Recomendación Q.931.

II.6.2 *No hay canal disponible*

Si no hay ningún canal disponible, incluido ningún canal B, en la interfaz en el punto de referencia S/T para el establecimiento de la conexión, un mensaje ESTABLECIMIENTO saliente es contestado desde la central mediante un mensaje LIBERACIÓN COMPLETA con la causa 34 = no hay canal disponible. Esto se corresponde en la interfaz V.25 *bis* con la indicación de fallo de llamada tono ocupado (ET, *engaged tone*).

CUADRO II-1/V.110

Punto	Causa Rec. Q.931	Código RDSI	Respuesta a una llamada Rec. V.25 *bis*	Código Rec. V.25 *bis*
1	Número no asignado o no atribuido	1	No obtenible	AB
2	No hay ruta hacia la red especificada	2	No obtenible	NT
3	No hay ruta hacia el destino	3	No obtenible	AB
4	Canal inaceptable	6	No obtenible	ET
5	Llamada por un canal establecido	7		AB
6	Liberación normal	16	No aplicable	Ninguno
7	Usuario ocupado	17	Número ocupado	ET
8	Expiración de temporizador	18	No hay conexión	NT
9	No hay respuesta	19	No hay conexión	NT
10	Llamada rechazada	21	No hay conexión	NT
11	Número cambiado	22	Número cambiado	AB
12	Liberación de usuario no seleccionado	26	No hay conexión	AB
13	Destino fuera de servicio	27	No hay conexión	NT
14	Formato de número no válido	28	Error de señales de selección	AB
15	Facilidad pedida no proporcionada	29		AB
16	Respuesta a consulta de estado	30		AB
17	Normal, sin especificar	31		AB
18	No hay circuito disponible	34	No hay conexión	ET
19	Red fuera de servicio	38	No hay conexión	NT
20	Fallo temporal	41	Fuera de servicio	NT
21	Congestión en el equipo de conmutación	42	Congestión de red	NT
22	Información de acceso descartada	43	No hay conexión	NT
23	Circuito solicitado no disponible	44	No hay conexión	ET
24	Recurso no disponible	47	Congestión de red	NT
25	Calidad de servicio no disponible	49		AB
26	Petición de facilidad inválida	50		AB
27	Capacidad portadora no autorizada	57	Clase de usuario incompatible	AB
28	Capacidad portadora no disponible	58	Congestión de red	ET
29	Servicio no disponible	63	No hay conexión	AB
30	Servicio portador no implementado	65	Petición de facilidad inválida	AB
31	Tipo de canal no introducido	66	Petición de facilidad inválida	AB

CUADRO II-1/V.110 *(cont.)*

Punto	Causa Rec. Q.931	Código RDSI	Respuesta a una llamada Rec. V.25 *bis*	Código Rec. V.25 *bis*
32	Facilidad solicitada no introducida	69	Petición de facilidad inválida	AB
33	Sólo se dispone de servicio portador digital con restricciones	70	Petición de facilidad inválida	AB
34	Servicio no introducido	79	Petición de facilidad inválida	AB
35	Valor de referencia de llamada no válido	81		NT
36	Canal identificado inexistente	82	Sin informe	
37	Identificación de llamada inexistente	83	Sin informe	
38	Identificación de llamada en uso	84	Sin informe	
39	No hay llamada suspendida	85	Sin informe	
40	Llamada con la identificación liberada	86	Sin informe	
41	Destino incompatible	88		AB
42	Selección de red de tránsito no válida	91	Sin informe	
43	Mensaje no válido	95	Sin informe	
44	Elemento de información obligatorio ausente	96	Sin informe	
45	Tipo de mensaje inexistente	97	Error de protocolo, sin informe	
46	Mensaje incompatible	98	Error de protocolo, sin informe	
47	Elemento de información inexistente	99	Error de protocolo, sin informe	
48	Contenido de elemento de información no válido	100	Error de protocolo, sin informe	
49	Mensaje no compatible	101	Error de protocolo, sin informe	
50	Recuperación al expirar el temporizador	102	Sin informe	
51	Error de protocolo, sin especificar	111	Error de protocolo, sin informe	
52	Interfuncionamiento, sin especificar	127	No aplicable	

Nota – La indicación de fallo de nueva llamada para comunicar situaciones relacionadas con la RDSI en la interfaz V.25 *bis* queda en estudio.

II.6.3 *Liberación de llamada prematura*

II.6.3.1 *No hay respuesta a un mensaje ESTABLECIMIENTO saliente*

Si la central no responde a un mensaje ESTABLECIMIENTO saliente, el DTE iniciará, después de una temporización fijada por el temporizador T2 de la Administración nacional, la liberación mediante la puesta del circuito 108/2 a ABIERTO. En su punto de referencia S, el TA enviará un mensaje LIBERACIÓN COMPLETA (código de causa 31: normal, sin especificar). La interfaz Rec. V.25 *bis* retornará a DTE preparado o DTE no preparado.

En el otro extremo, si un TA está provisto del temporizador opcional T303 (véase la Recomendación Q.931), puede iniciar el procedimiento de liberación en la interfaz en el punto de referencia S/T como se ha indicado anteriormente, transmitiendo LIBERACIÓN COMPLETA (código de causa 102: recuperación al expirar el temporizador). En la interfaz V.25 *bis*, el TA envía la indicación de fallo de llamada ausencia de tono.

Impreso en Suiza

Ginebra, 1993